

Винахід відноситься до області електровимірювальної техніки та може бути використаний як самостійно, так і у складі інформаційно-вимірювальних систем для вимірювань різних видів параметрів змінної напруги електричної мережі, що визначають показники якості електроенергії.

Відомий цифровий вольтметр змінної напруги періодичних сигналів, який має у своєму складі вхідний пристрій, комутатор, аналого-цифровий перетворювач, арифметичний пристрій, блок реєстрації та блок керування (Горлач А.А., Минц М.Я., Чинков В.Н. Цифровая обработка сигналов в измерительной технике. - К.: Техніка, 1985, с.59, рис.13).

Однак даний вольтметр має обмежені функціональні можливості та низьку точність вимірювання середньоквадратичного та амплітудного значень реальних сигналів електричної мережі.

Найближчим до запропонованого є цифровий вольтметр змінної напруги (Авт. Св. СРСР №647425, кл. G01R19/00, від 07.05.1991), що містить аналоговий комутатор, перший інформаційний вхід якого є входом вольтметра, а перший вихід з'єднано з входом першого аналого-цифрового перетворювача, послідовно з'єднані дільник напруги та другий аналого-цифровий перетворювач, послідовно з'єднані мультиплексор, обчислювальний блок та блок індикації, другий вихід аналогового комутатора підключено до входу дільника напруги, виходи першого аналого-цифрового перетворювача з'єднані з першими інформаційними входами мультиплексоора, другі інформаційні входи якого підключені до виходів другого аналого-цифрового перетворювача, адресні входи мультиплексоора під'єднані до першого входу логічного елемента І, другий вхід якого підключено до першого входу керування аналогового комутатора, а вихід цього елемента І до другого входу керування аналогового комутатора, керуючі входи обох аналого-цифрових перетворювачів з'єднані між собою.

Структура відомого цифрового вольтметра забезпечує вимірювання лише середньоквадратичного значення сигналів електромережі із значними динамічними відхиленнями форми від синусоїдальної, що декларуються в ГОСТ 13109-97. Згідно наведеного стандарту, якість електроенергії регламентується амплітудними і часовими параметрами швидких спотворень форми сигналів в промисловій та побутовій електромережах. Причому, такі спотворення приймають як додатні, так і від'ємні значення напруг на фоні низькочастотного сигналу першої гармоніки мережі.

У відомому цифровому вольтметрі враховується вплив додатних і від'ємних відхилень від приблизно синусоїдальної форми на результуюче середньоквадратичне значення вхідної напруги лише в одному випадку. Коли другий аналого-цифровий перетворювач видає прямі двійкові коди як результати перетворення додатної та від'ємної вхідної напруги.

Частіше, відомі аналого-цифрові перетворювачі (напр., К1108ПВ1, К1108ПВ2 - див. Федорков Б.Г., Телец В.А. Микросхемы ЦАП и АЦП: Функционирование, параметры, применение. - М.: Энергоатомиздат, 1990. - 320с.) забезпечують інший варіант перетворення. При $U_{вх}=0В$ для дванадцятирозрядного аналого-цифрового перетворювача на виході його отримують шістнадцятковий код $N_{вих}=800H$. У випадку досягнення додатної границі перетворення ($+U_{вхmax}$) маємо $N_{вихmax}^{+}=FFFFH$, а від'ємної границі ($-U_{вхmax}$) $N_{вихmax}^{-}=000H$.

Використання такого пристрою в якості другого аналого-цифрового перетворювача не забезпечить врахування від'ємних спотворень форми вхідної напруги при обчисленні її середньоквадратичного значення по причині невірної роботи в даному випадку логічного елемента АБО-НЕ, котрий керує роботою мультиплексоора. Крім того, відомий цифровий вольтметр змінної напруги характеризується обмеженими функціональними властивостями щодо вимірювання таких важливих параметрів спотворених сигналів, що мають місце під час виникнення перенапруги чи провалів напруги та появи імпульсів, накладених на низькочастотну складову напруги першої гармоніки (ГОСТ 13109-97).

Отже, цей прототип має обмежені функціональні можливості для вимірювань різних видів параметрів змінної напруги електричної мережі, що визначають показники якості електроенергії.

В основу винаходу поставлене завдання створити цифровий вольтметр змінної напруги електромережі з розширеними функціональними можливостями, в якому завдяки введенню нових елементів та зв'язків крім основного режиму роботи - вимірювання середньоквадратичного значення змінної напруги в нормальному усталеному процесі мережі - забезпечуються ще три різних режими його роботи, тобто - виявлення і відслідкування явищ перенапруги, провалу напруги і імпульсних спотворень синусоїдальної форми з вимірюванням їхніх основних параметрів.

Поставлене завдання досягається за рахунок того, що в цифровий вольтметр змінної напруги електромережі, котрий містить аналоговий комутатор, перший інформаційний вхід якого є входом вольтметра, а перший вихід з'єднано з входом першого аналого-цифрового перетворювача, послідовно з'єднані дільник напруги та другий аналого-цифровий перетворювач, послідовно з'єднані мультиплексор, обчислювальний блок та блок індикації, другий вихід аналогового комутатора підключено до входу дільника напруги, виходи першого аналого-цифрового перетворювача з'єднані з першими інформаційними входами мультиплексоора, другі інформаційні входи якого підключені до виходів другого аналого-цифрового перетворювача, адресні входи мультиплексоора під'єднані до першого входу логічного елемента І, другий вхід якого підключено до першого входу керування аналогового комутатора, а вихід цього елемента І до другого входу керування аналогового комутатора, керуючі входи обох аналого-цифрових перетворювачів з'єднані між собою, згідно винаходу, додатково містить блок виявлення імпульсу, двополярний піковий детектор, детектор полярності, аналізатор коду та чотири перемикачі, причому до входу вольтметра підключені своїми входами блок виявлення імпульсу, двополярний піковий детектор і детектор полярності, а перші виводи перемикачів підключені відповідно до першого, другого, третього і четвертого входів керування обчислювального блока, а другі виводи всіх перемикачів з'єднані між собою та підключені до земляної шини, перший і другий виходи двополярного пікового детектора підключені до другого і третього інформаційних входів аналогового комутатора відповідно, перший та другий входи керування пікового детектора з'єднані з першим та другим керівними виходами обчислювального блока, п'ятий і шостий входи керування якого підключені відповідно до виходів блоку виявлення імпульсу та детектора полярності, виходи другого аналого-цифрового перетворювача підключені до входів аналізатора коду, вихід якого з'єднано з сьомим входом керування обчислювального блока, третій та четвертий керівні виходи котрого підключені відповідно до входів керування обох аналого-цифрових перетворювачів та другого входу елемента І, а п'ятий і шостий керівні виходи обчислювального блока з'єднані відповідно з третім і четвертим входами керування аналогового комутатора.

За рахунок введення нових елементів та взаємозв'язків одержана універсальна структура, що забезпечує розширення функціональних можливостей, а саме - можливість додатково контролювати спотворення вхідного

сигналу у від'ємному масштабі перевищення границі перетворення першого аналого-цифрового перетворювача в основному режимі роботи запропонованого цифрового вольтметра та завдяки трьом іншим режимам роботи - вимірювати основні параметри якості електроенергії при появі перенапруги, провалу напруги і імпульсних відхилень сигналу мережі від синусоїдальної форми. Це дозволяє всебічно аналізувати та контролювати якість електроенергії в промисловій і побутовій мережах, що сприяє підвищенню надійності і ефективності роботи різноманітного технологічного, силового та побутового обладнання.

На Фіг.1 представлена функціональна схема цифрового вольтметра;

на Фіг.2 - блок виявлення імпульсу;

на Фіг.3 - схема двополярного пікового детектора;

на Фіг.4 - схема аналізатора коду;

на Фіг.5 - часові діаграми роботи вольтметра в режимі вимірювання імпульсних спотворень низькочастотних синусоїдальних сигналів.

Цифровий вольтметр змінної напруги електромережі містить аналоговий комутатор 1, перший аналого-цифровий перетворювач 2, обчислювальний блок 3, блок індикації 4, блок виявлення імпульсу 5, дільник напруги 6, другий аналого-цифровий перетворювач 7, аналізатор коду 8, логічний елемент І 9, мультиплексор 10, двополярний піковий детектор 11, детектор полярності 12, чотири перемикачі 13-16.

Перший інформаційний вхід аналогового комутатора 1 є входом вольтметра, а перший вихід з'єднано з входом першого аналого-цифрового перетворювача 2. Дільник напруги 6 та другий аналого-цифровий перетворювач 7 з'єднані послідовно, а мультиплексор 10, обчислювальний блок 3 та блок індикації 4 також з'єднані послідовно. Другий вихід аналогового комутатора 1 підключено до входу дільника напруги 6, виходи першого аналого-цифрового перетворювача 2 з'єднані з першими інформаційними входами мультиплексора 10, другі інформаційні входи якого підключені до виходів другого аналого-цифрового перетворювача 7. Адресні входи мультиплексора 10 під'єднані до першого входу логічного елемента І 9, другий вхід якого підключено до першого входу керування аналогового комутатора 1, а вихід цього елемента І 9 - до другого входу керування аналогового комутатора 1. Керуючі входи обох аналого-цифрових перетворювачів 2, 7 з'єднані між собою. До входу вольтметра своїми входами підключені блок виявлення імпульсу 5, двополярний піковий детектор 11 і детектор полярності 12. Перші виводи перемикачів 13-16 підключені відповідно до першого, другого, третього і четвертого входів керування обчислювального блока 3, а другі виводи всіх перемикачів 13-16 з'єднані між собою та підключені до земляної шини. Перший і другий виходи двополярного пікового детектора 11 підключені до другого і третього інформаційних входів аналогового комутатора 1 відповідно, а перший та другий виходи керування пікового детектора 11 з'єднані з першим та другим керівними виходами обчислювального блока 3, п'ятий і шостий входи керування якого підключені відповідно до виходів блоку виявлення імпульсу 5 та детектора полярності 12. Виходи другого аналого-цифрового перетворювача 7 підключені до входів аналізатора коду 8, вихід якого з'єднано з сьомим входом керування обчислювального блока 3, третій та четвертий керівні виходи котрого підключені відповідно до входів керування обох аналого-цифрових перетворювачів 2, 7 та другого входу елемента І 9, а п'ятий і шостий керівні виходи обчислювального блока 3 з'єднані відповідно з третім і четвертим входами керування аналогового комутатора 1.

Блок виявлення імпульсу 5 (Фіг.2) містить диференціатор 17, перший 18 і другий 19 компаратори напруги, інвертор напруги 20, логічний елемент АБО 21.

Вихід диференціатора 17 з'єднано з першими входами першого 18 і другого 19 компараторів напруги, виходи яких підключені до входів логічного елемента АБО 21. Другий вхід першого компаратора напруги 18 підключено до опорної напруги U_{om} та входу інвертора напруги 20, вихід якого з'єднано з другим входом другого компаратора напруги 19.

Двополярний піковий детектор 11 (Фіг.3) містить перший 22 і другий 23 операційні підсилювачі, перший 24, другий 25, третій 26 і четвертий 27 діоди, перший 28 та другий 29 конденсатори, перший 30 і другий 31 ключі.

Входом двополярного пікового детектора 11 є неінвертуючі входи операційних підсилювачів 22 і 23. Вихід першого операційного підсилювача 22 з'єднано з анодом третього діода 26 і катодом першого діода 24, вихід другого операційного підсилювача 23 - з катодом четвертого діода 27 і анодом другого діода 25. Анод першого діода 24, катод другого діода 25 та перші виводи конденсаторів 28 і 29 підключені до земляної шини. Другий вивід першого конденсатора 28 з'єднано з інвертуючим входом першого операційного підсилювача 22, катодом третього діода 26 і першим виходом двополярного пікового детектора 11. Другий вивід другого конденсатора 29 з'єднано з інвертуючим входом другого операційного підсилювача 23, анодом четвертого діода 27 і другим виходом двополярного пікового детектора 11. Перший ключ 30 підключений паралельно до першого конденсатора 28, а другий ключ 31 - паралельно до другого конденсатора 29. Входи керування першого 30 і другого 31 ключів є відповідно першим і другим входами керування двополярного пікового детектора 11.

Аналізатор коду 8 (Фіг.4) містить перший 32 та другий 33 логічні елементи АБО, перший 34 та другий 35 логічні елементи І, логічний елемент І-НЕ 36.

Старший розряд вхідної шини аналізатора коду 8 підключено до перших входів другого логічного елемента АБО 33 та логічного елемента І-НЕ 36, другі входи яких з'єднані відповідно з виходом першого логічного елемента І 34 та виходом першого логічного елемента АБО 32. Інші розряди вхідної шини аналізатора коду 8 підключені до відповідних входів першого логічного елемента АБО 32 і першого логічного елемента І 34. Виходи другого логічного елемента АБО 33 та логічного елемента І-НЕ 36 з'єднані з входами другого логічного елемента І 35, вихід якого є виходом аналізатора коду 8.

Цифровий вольтметр змінної напруги електромережі працює наступним чином.

При включенні першого перемикача 13 на земляну шину задається режим 1 вимірювання середньоквадратичного значення напруги у встановленому процесі роботи мережі.

За допомогою сигналу з четвертого керівного виходу обчислювального блока 3 аналоговий комутатор 1 забезпечує підключення вхідного вимірюваного сигналу з його першого інформаційного входу через перший вихід на вхід першого аналого-цифрового перетворювача 2 і одночасно постійне підключення сигналу з другого виходу через дільник напруги 6 на вхід другого аналого-цифрового перетворювача 7.

Коефіцієнт передачі дільника напруги 6 вибрано таким чином, щоб забезпечити необхідний масштаб вхідного сигналу другого аналого-цифрового перетворювача 7, верхня границя перетворення якого збільшена в деяке число n разів у порівнянні з першим аналого-цифровим перетворювачем 2. Завдяки цьому числу n визначається

також кількість S старших розрядних виходів другого аналого-цифрового перетворювача 7, які підключені до відповідної кількості входів аналізатора коду 8 (наприклад, враховуючи знаковий розрядний вихід Z , при $n=4$, $S=Z+2=3$ необхідно вибрати двовходові логічні елементи перший АБО 32 та перший І 34, залишаючи решту логічних елементів 33, 35 і 36 аналізатора коду 8 - також двовходовими - див. Фіг.4).

Аналізатор коду 8 працює таким чином.

Якщо рівень вхідного додатнього сигналу за напругою не перевищує масштабу першого аналого-цифрового перетворювача 2, то на двох старших розрядних виходах другого аналого-цифрового перетворювача 7 (не враховуючи знакового при $n=4$, $S=Z+2=3$) присутні рівні логічного нуля, а на інших його розрядних виходах код змінюється прямо пропорційно до коду з виходів першого аналого-цифрового перетворювача 2 та відповідних змін миттєвих значень вхідної напруги. При цьому на виходах логічних елементів аналізатора коду 8 встановлені рівні: 32 та 34 - нуль, 33 та 36 - одиниця (при додатній вхідній напрузі $Z=1$), 35 - одиниця (Фіг.4). Це вказує мультиплексору 10 на необхідність підключення до інформаційних входів обчислювального блока 3 коду перетвореного першим аналого-цифровим перетворювачем 2 вхідного сигналу. Коли рівень вхідного від'ємного сигналу за напругою не перевищує масштабу першого аналого-цифрового перетворювача 2, то на двох старших розрядних виходах другого аналого-цифрового перетворювача 7 (не враховуючи знакового при $n=4$, $S=Z+2=3$) присутні рівні логічної одиниці. А на виходах логічних елементів матимуть відповідно місце такі рівні: 32 та 34 - одиниця, 33 та 36 - одиниця (при від'ємній вхідній напрузі $Z=0$), 35 - одиниця (Фіг.4).

У випадку дванадцятирозрядних першого 2 та другого 7 аналого-цифрових перетворювачів при $n=4$ перевищення додатньої границі перетворення першого аналого-цифрового перетворювача 2 настає при значенні

$$N_{\text{вих}}^+ = N_{0\text{вих}} + \frac{N_{\text{вих.max}}^+}{n} = 2048 + 512 = 2560$$

вихідного коду другого перетворювача 7, де $N_{0\text{вих}}$ відповідає вхідній напрузі $U_{\text{вх}}=0\text{В}$. При цьому в одному чи обох двох старших розрядних виходах другого аналого-цифрового перетворювача 7 (не враховуючи знакового) з'являється логічна одиниця, що призводить до зміни коду на виході аналізатора коду 8 з одиниці на нуль завдяки відповідній зміні логічних рівнів на виходах першого елемента АБО 32, елемента І-НЕ 36 та другого елемента 135 (Фіг.4).

Аналогічно перевищення від'ємної границі перетворення першого аналого-цифрового перетворювача 2

$$N_{\text{вих}}^- = N_{0\text{вих}} - \frac{N_{\text{вих.max}}^+}{n} = 1535$$

настає при значенні вихідного коду другого перетворювача 7. При цьому в одному чи обох двох старших розрядних виходах другого аналого-цифрового перетворювача 7 (не враховуючи знакового) з'являється логічний нуль. Це викликає появу нуля на виході першого елемента І 34 та - в подальшому нулі на виходах другого елемента АБО 33 і другого елемента І 35, тобто - нуля на виході аналізатора коду 8 (Фіг.4).

Цей рівень передається елементом 19 до другого керуючого входу аналогового комутатора 1, завдяки чому буде заборонено надходження вхідного сигналу з першому виходу останнього на вхід першого аналого-цифрового перетворювача 2. Одночасно цей сигнал з виходу аналізатора коду 8 стимулює мультиплексор 10 до встановлення на інформаційних входах обчислювального блока 3 коду з розрядних виходів другого аналого-цифрового перетворювача 7.

Згідно закладеної програми в обчислювальному блоці 3 відбувається визначення середньоквадратичного U_{α} чи середнього U_c значення змінної напруги електромережі. Обчислювальний блок 3 реалізовано на основі структури одно-кристалової мікро-ЕОМ. Результат вимірювання відображається блоком 4 індикації.

Робочий цикл вольтметра складається з певної кількості однакових тактів, число яких визначається кількістю точок t дискретизації вхідного сигналу за період T .

Детектор полярності 12 виділяє інтервал часу, пропорційний періоду T вхідного вимірюваного сигналу, і таким чином допомагає встановити в обчислювальному блоці 3 значення m . Отже детектор полярності задає момент початку чергового циклу вимірювання $U_{\text{ск}}$, що сприяє запуску роботи програми обчислювального блока 3.

Протягом кожного такту циклу вимірювання виконується наступна послідовність кроків програми. Імпульси з першого виходу обчислювального блоку 3 використовуються для керування роботою першого 2 і другого 7 аналого-цифрових перетворювачів. При цьому в останній спочатку відбувається перетворення в код миттєвого значення напруги, далі автоматично, як було описано вище, приймається обчислювальним блоком 3 відповідний код від першого 2 чи другого 7 аналого-цифрового перетворювачів та піднімається до квадрату. Отримане значення потім додається до раніше накопиченої суми квадратів кодів миттєвих значень напруги.

Слід відзначити, що в кінці першого такту, тобто на початку кожного періоду повторення вхідної напруги, раніше накопичений код суми квадратів ділиться на код m числа точок дискретизації. Після цього виконується підпрограма добування кореня квадратного з отриманого числа і отримується код U_{α} .

Отже, структура обчислювального блоку 3 виконує встановлену в його пам'яті програм послідовність дій алгоритму обчислення $U_{\text{ск}}$ (або у разі потреби U_c).

Якщо вмикається на землю другий перемикач 14, то в обчислювальному блоці 3 ініціюється алгоритм пошуку явища перенапруги в електромережі (режим 2). При цьому також визначається середньоквадратичне значення $U_{\text{ск}}$ вхідної, практично синусоїдальної напруги $U_{\text{вх}}$, що надходить через аналоговий комутатор 1 та перетворюється за вищевикладеним алгоритмом для режиму 1.

Відмінність тільки полягає в тому, що одночасно з опрацюванням коду кожного миттєвого значення вхідної напруги з метою визначення середньоквадратичного значення $U_{\text{ск}}$ ще й записується код кожного миттєвого значення у внутрішній пристрій оперативної пам'яті обчислювального блоку 3.

Отримане значення $U_{\text{ск}}$ після реалізації чергового вимірювання порівнюється з певним пороговим значенням $U_{\text{пор1}}$. Коли $U_{\text{ск}} < U_{\text{пор1}}$, то в комірки пристрою оперативної пам'яті обчислювального блоку 3 замість раніше записаних кодів миттєвих значень вхідної напруги попереднього циклу визначення $U_{\text{ск}}$ заносяться нові миттєві значення, котрі належать до даного циклу вимірювань. Невиконання наведеної умови сприймається як відсутність явища перенапруги в контрольованій електромережі. Завдяки програмі, закладеній в обчислювальному блоці 3, неперервно здійснюється алгоритм обчислення $U_{\text{ск}}$. Момент перевищення $U_{\alpha} > U_{\text{пор1}}$ означає появу перенапруги. При цьому зберігаються коди миттєвих значень вхідної напруги за попередній період вимірювання (останній перед виникненням перенапруги) та запам'ятовуються в спеціальній ділянці оперативної пам'яті обчислювального

блока 3 коди всіх миттєвих значень напруги під час явища перенапруги. Поза тим продовжують одночасно шукати U_{ck} за наступний період повторення на предмет перевірки наведеної нерівності. Під час того, як проходить явище перенапруги справджується нерівність $U_{ck} > U_{пор1}$. Крім того, програмно аналізують коди миттєвих значень попереднього періоду T_{j-1} та періоду T_j , в якому з'явилась перенапруга. В тих однойменних точках дискретизації T_{j-1} і T_j , де з'явилась суттєва різниця, більша за модуль від значення 1.1 ($U_{Tj} - U_{Tj-1}$), вважають, що виявлено власне початок явища перенапруги. Це використовують в подальшому в обчислювальному блоці 3 для запуску внутрішнього таймера, котрий забезпечує визначення часу тривання перенапруги t_{un} . Слід відзначити, що об'єм оперативної пам'яті $N_{оп}$ вибрано так, щоб забезпечити певний можливий час тривання перенапруги. Наприклад, для найбільшої тривалості часу перенапруги $(t_{un})_{max} = 10 \text{ сек.}$, при максимальному розмірі коду будь-якого миттєвого значення вхідної напруги в 2 байти і при кількості точок дискретизації на період повторення $n_T = 128$ та номінальній частоті повторення $f_H = 50 \text{ Гц}$ максимальний об'єм спеціальної оперативної пам'яті обчислювального блока 3 повинен бути $N_{оп} = 2 \cdot n_T \cdot f_H \cdot (t_{un})_{max} = 128000$ байтів. Крім миттєвих значень $U_{вх}$ протягом тривання перенапруги фіксуються також коди U_{ck} за кожен період повторення даного явища, що несуттєво збільшує визначений $N_{оп}$.

Як і в режимі 1, в режимі 2 відбувається аналогічно синхронна робота обох аналого-цифрових перетворювачів 2 і 7, що дозволяє при перевищенні масштабу першого 2 використовувати вихідні коди другого 7 аналого-цифрового перетворювача.

Момент закінчення явища перенапруги початкове фіксується при настанні $U_{ck} < U_{пор1}$. Після цього зберігається інформація про всі миттєві та середньоквадратичні значення вхідної напруги, отриманні на протязі перенапруги та за перший період $T_{з1}$, коли виявлено закінчення цього явища, тобто, коли $U_{ck} < U_{пор1}$. Точний момент закінчення перенапруги визначається на основі аналізу кодів миттєвих значень $U_{вх}$ за останній період перенапруги та перший період $T_{з1}$ повернення до нормального усталеного процесу в електромережі, так само, як вище визначався момент більш точного початку даного явища.

У випадку включення на землю третього перемикача 15 цифровий вольтметр налаштовується на пошук і дослідження провалів напруги в електромережі (режим 3). Як і в режимах 1 та 2 тут теж визначаються середньоквадратичні значення U_{ck} вхідної напруги за кожен $T_{з1}$. Виникненням провалу напруги вважається справдження нерівності $U_{ck} < U_{пор2} = 0.8 \cdot U_{ckном}$, де $U_{ckном}$ - номінальне середньоквадратичне значення напруги контрольованої мережі. Як і в режимі 2 неперервно знаходиться U_{ck} та перевіряється наведена нерівність. Протягом її дотримання аналогічно записуються коди миттєвих значень $U_{вх}$ останнього перед виникненням провалу періоду та за інтервал часу його тривання, ще й відповідні U_{ck} - в пристрій оперативної пам'яті обчислювального блоку 3.

Характерною особливістю явища провалу напруги є можливість різкого спотворення вхідної напруги - до неперіодичного характеру його форми. Тому, в останньому періоді T_{j-1} нормального режиму зміни вхідної напруги програмою обчислювального блока 3 фіксується кількість $n_{тпр}$ точок дискретизації T_{j-1} . Протягом провалу напруги значення $n_{тпр}$ використовується для визначення U_{ck} . Приблизно закінчення даного явища визначається, коли $U_{ck} > U_{пор2}$. Більш точно початок та закінчення провалу напруги визначають, аналогічно як і в режимі 2, на основі дослідження миттєвих значень $U_{вх}$. Так само таймером обчислювального блоку 3 визначається сумарна тривалість провалу напруги, а в пристрої оперативної пам'яті останнього зберігається графік його перебігу.

Включенням на землю четвертого перемикача 16 встановлюють в цифровому вольтметрі режим 4 виявлення і відслідкування амплітуди і тривалості імпульсних спотворень форми синусоїдальних сигналів мережі. При цьому має місце накладання на низькочастотний сигнал імпульсів в різних точках його періоду повторення (Фіг.5,а). Цей сумарний сигнал надходить на вхід блоку виявлення імпульсу 5, а саме - на диференціатор 17 (Фіг.2). По причині більшої крутизни фронту і спаду імпульсу від швидкості наростання синусоїди диференціатор 17 формує різнополярні короткі імпульси в моменти виникнення і закінчення імпульсів (Фіг.5,б). Вихідний сигнал диференціатора 17 діє на входи компараторів напруги 18, 19 блоку виявлення імпульсу 5, де порівнюються з опорним значенням $U_{оп}$ та його інверсним - $U_{оп}$, отриманим за допомогою інвертора напруги 20 (Фіг.2). Значення $U_{оп}$ вибрано так, щоб відповідати найбільшому можливому приросту вхідної синусоїдальної напруги з частотою повторення мережі. Таким чином, на виході логічного елементу АБО 21, що об'єднує виходи компараторів напруги 18, 19 (Фіг.2), утворюються пари прямокутних імпульсів (фіксують початок та закінчення кожного з вхідних імпульсів - Фіг.5,в), котрі надходять на п'ятий вхід керування обчислювального блоку 3. За допомогою програми в останньому визначається тривалість часу між додатнім фронтом першого імпульсу кожної пари імпульсів та спадом другого імпульсу даної пари, що надходить з виходу блоку виявлення імпульсу 5. Ця тривалість часу дорівнює тривалості імпульсу t_{imp} , котрий виник у вхідному низькочастотному сигналі мережі. Крім того, з врахуванням сигналу від детектора полярності 12 в обчислювальному блоці 3 (надходить на його шостий вхід керування) визначається за відповідною підпрограмою місце появи імпульсу в тій чи іншій половині періоду повторення синусоїдальної напруги.

Одночасно, з появою першого імпульсу пари на п'ятому вході керування обчислювального блоку 3, після програмного аналізу останнім сигналу з його шостого входу керування формується ним керуючий сигнал на першому чи другому його керівних виходах для розмикання, в залежності від потреби, першого 30 чи другого 31 ключа пікового двополярного детектора 11 (Фіг.3). Таким чином, останній сприймає сигнал імпульсної напруги мережі безпосередньо з входу даного цифрового вольтметра. Детектор 11 побудовано таким чином, що він складається з двох схожих частин (Фіг.3).

Перше коло являє собою піковий детектор додатної полярності, реалізований на першому операційному підсилювачі 22 з першим 24 і третім 26 діодами та паралельно з'єднаними першим конденсатором 28 і першим ключем 30. Друге коло є схожою схемою, лише протилежної полярності - піковим детектором від'ємної полярності - на другому операційному підсилювачі 23, другому 25 і четвертому 27 діодах та паралельно з'єднаних другим конденсаторі 29 і другим ключі 31. У випадку відсутності імпульсів на виходах обох кіл встановлено нульові значення напруг, оскільки при цьому перший 28 та другий 29 конденсатори закорочені, відповідно, першим 30 та другим 31 ключами.

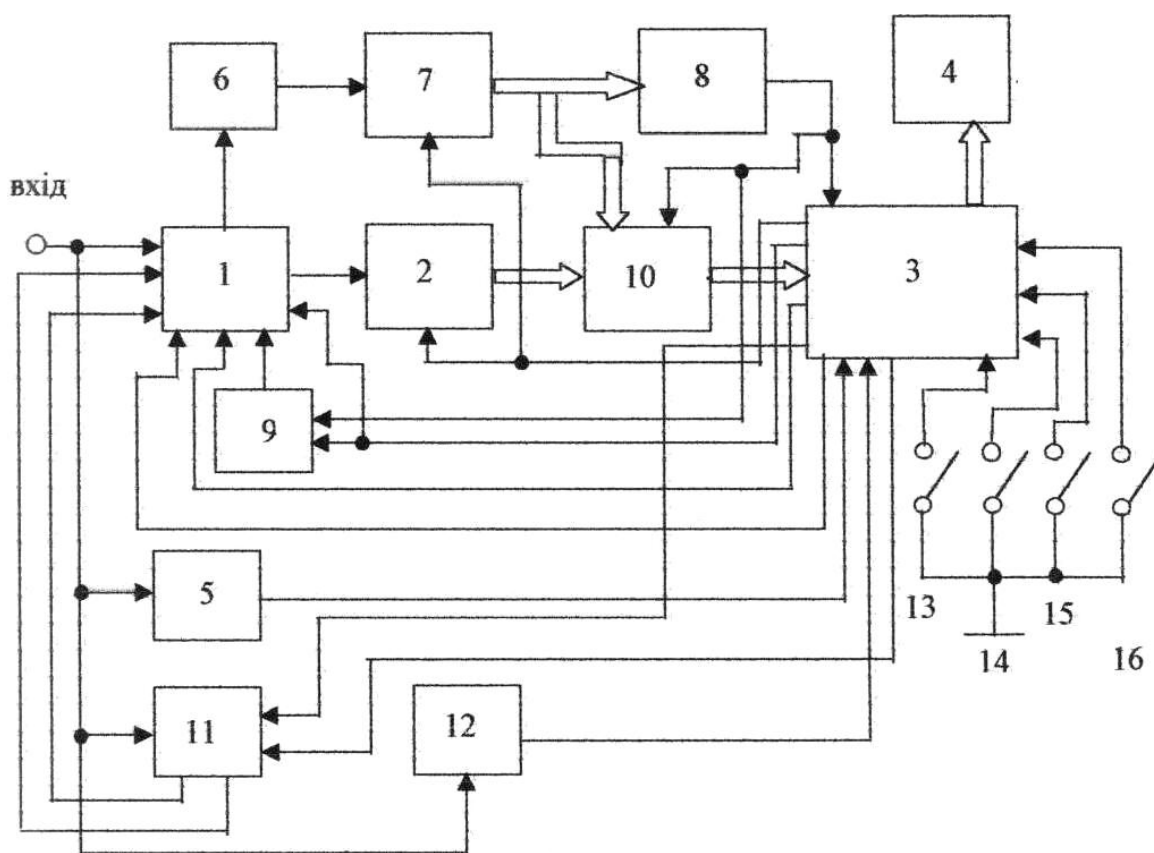
Поява імпульсу в певній половині періоду низькочастотного синусоїдального сигналу (напр., в додатній - Фіг.5а,г) спричиняє розмикання відповідного ключа (першого 30 - Фіг.3) за сигналом з конкретного керівного виходу (першого) обчислювального блоку 3. При цьому в першому колі (піковий детектор додатної полярності) детектора 11 перший конденсатор 28 заряджається до амплітудного значення вхідного імпульсу, а на першому

виході детектора 11 встановиться амплітуда додатного імпульсу $U_{\text{імп}}^+$ (Фіг.5,г). Виникнення імпульсу у від'ємному півперіоді синусоїди викликає такий же заряд відповідно другого конденсатора 29 (друге коло детектора 11) завдяки розмиканню другого ключа 31 сигналом з другого керівного виходу обчислювального блоку 3. А на

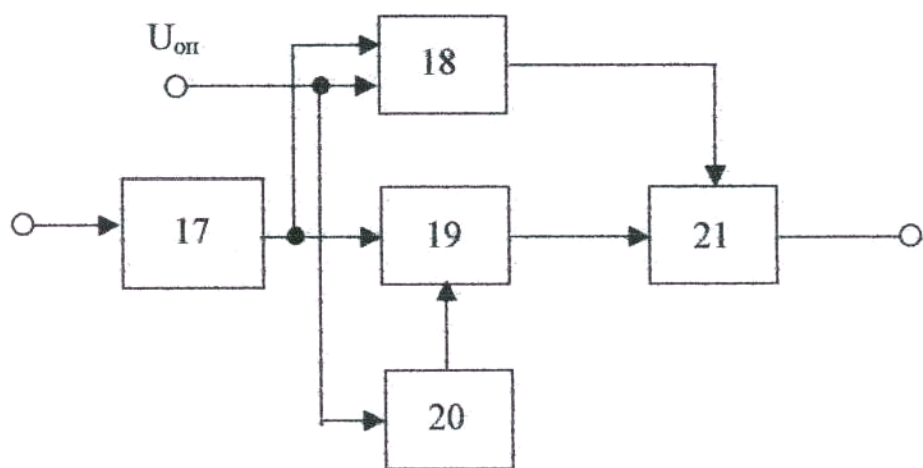
другому виході детектора 11 встановиться амплітуда від'ємного імпульсу $U_{\text{імп}}^-$ у відповідний момент (Фіг.5,д).

Одразу з приходом другого імпульсу пари на п'ятому вході керування обчислювального блоку 3, що свідчить про закінчення вхідного імпульсу, останній в залежності від полярності імпульсу і половини періоду низькочастотного сигналу (за вихідним сигналом детектора полярності 12) скеровує комутацію в аналоговому комутаторі 1 так, щоб підключити необхідний з виходів пікового детектора 11 до входів першого аналого-цифрового перетворювача 2 та через дільник напруги 6 до входу другого аналого-цифрового перетворювача 7. Після цього сигнал з третього керівного виходу обчислювального блоку 3 задає виконання процедури перетворення для обох аналого-цифрових перетворювачів. Як було вказано вище, при описі режиму 1 запропонованого цифрового вольтметра, на основі сигналу аналізатора коду 8 обчислюваний блок 3 вибирає код від першого 2 чи другого 7 перетворювачів. Після цього обчислюваний блок 3 формує на своєму першому або другому керівному виході короткий імпульс, котрий обнулює ту частину пікового детектора, з виходу якої востаннє брався вихідний сигнал (Фіг.5,е,є), тобто вмикає перший 30 чи другий 31 ключ двополярного пікового детектора 11.

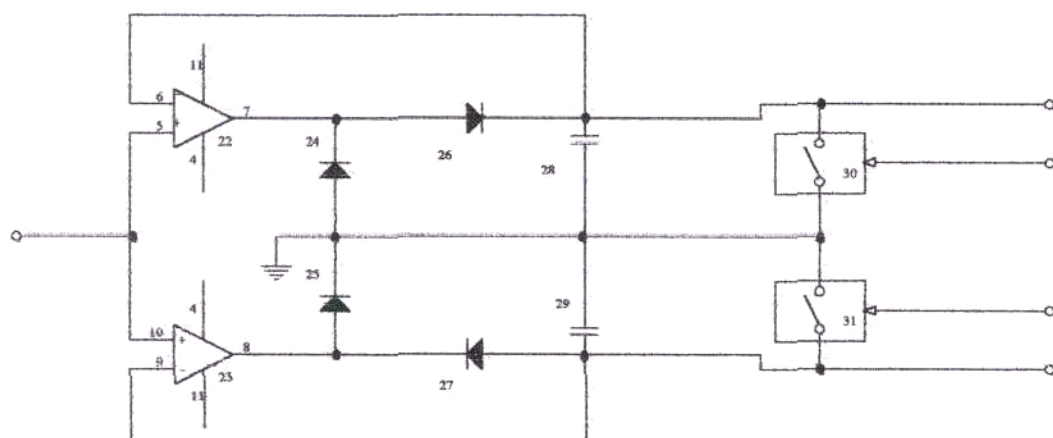
Таким чином, запропонований цифровий вольтметр представляє собою універсальну структуру з широкими функціональними можливостями для покращеного аналізу, вимірювання та дослідження параметрів якості електроенергії в різноманітних мережах, що характеризуються можливими явищами перенапруги, провалів напруги та імпульсних швидких відхилень форми сигналів.



фiг. 1



фиг. 2



фиг. 3

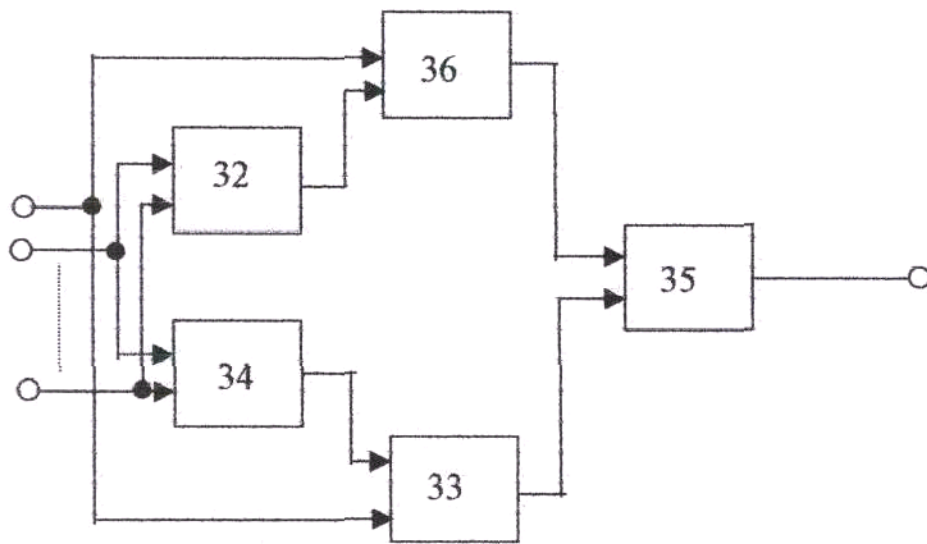
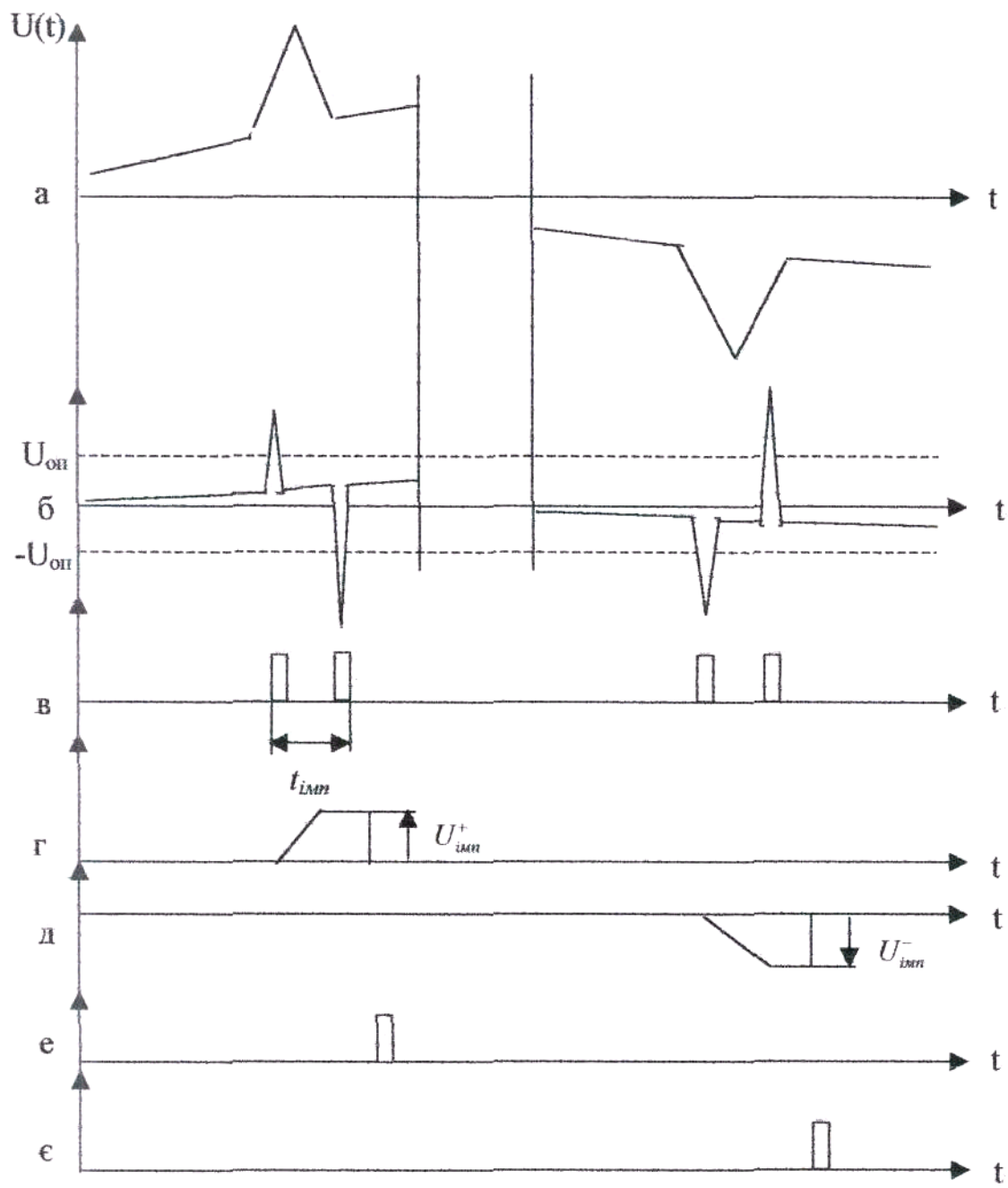


fig. 4



фиг. 5