



СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1406516** **A1**

(51) 4 G 01 R 27/00

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 4094148/24-09

(22) 15.05.86

(46) 30.06.88. Бюл. № 24

(71) Львовский политехнический инсти-
тут им. Ленинского комсомола

(72) Р.Н.Огирко, Я.В.Пацарнюк,
Е.И.Моргул, В.А.Яцук и А.М.Чернов

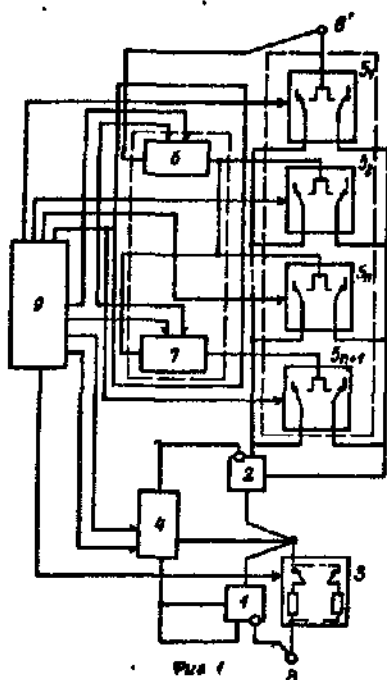
(53) 621.316.8(088.8)

(56) Авторское свидетельство СССР
№ 924615, кл. G 01 R 27/00, 1979.

(54) МАГАЗИН СОПРОТИВЛЕНИЯ

(57) Изобретение относится к электро-
измерительной технике. Цель изобре-
тения - расширение диапазона воспро-
изведения. Магазин сопротивлений со-
держит повторители 1 и 2 напряжения,
управляемый мультirezистор 3, управ-

ляемый делитель 4 напряжения, пере-
ключатели 5.1-5.n, пассивный магазин
сопротивления (ПМС) 6 и блок управ-
ления (БУ) 9. Магазин сопротивлений
работает в трех поддиапазонах: для
воспроизведения низкоомных, средне-
омных и высокоомных сопротивлений.
БУ 9 осуществляет установку масштаба-
показателя степени p в десятичной си-
стеме счисления и мантиссы μ уста-
навливаемого значения сопротивления
магазина-имитатора. Цель достигается
введением переключателей 5, ПМС 6,
состоящего из декад 7.1-7.n и БУ 9.
Устр-во по п.п.2 и 3 ф-лы отличается
выполнением БУ 9 и декад 7.1-7.n.
2 з.п.ф-лы, 3 ил.



ЭДФ-4

(19) **SU** (11) **1406516** **A1**

Изобретение относится к электро-измерительной технике и может быть использовано в качестве широко-диапазонной прецизионной многозначной меры электрического сопротивления системы темного назначения.

Цель изобретения - расширение диапазона воспроизведения.

На фиг.1 представлена структурная электрическая схема предлагаемого магазина сопротивления; на фиг.2 - структурная электрическая схема блока управления; на фиг.3 - структурная электрическая схема одной из декад пассивного магазина сопротивления.

Магазин сопротивления содержит первый и второй повторители 1 и 2 напряжения, управляемый мультirezистор 3, управляемый делитель 4 напряжения, $n+1$ переключателей $5_1, 5_2, \dots, 5_n, 5_{n+1}$, пассивный магазин 6 сопротивления, содержащий n декад $7_1, 7_2, \dots, 7_n$, входные зажимы 8 и 8', блок 9 управления содержит регистр 10 ввода, многовыходовые элементы ИЛИ $11_1, 11_2, 11_3, (n+1)$ буферных регистров $12_1, 12_2, \dots, 12_n$, дешифратор 13, декада 14 пассивного магазина сопротивления содержит девять резисторов $15_1, 15_2, \dots, 15_9$, девять ключевых элементов $16_1, 16_2, \dots, 16_9$, дополнительный дешифратор 17.

Магазин сопротивления работает следующим образом.

С помощью блока 9 управления (БУ) осуществляют установку масштаба - показателя степени p в десятичной системе счисления и мантиссы μ устанавливаемого значения сопротивления магазина - имитатора. При этом команду установки (УМ) степени p передают из БУ 9 по выходам адреса управляемого мультirezистора 3 и по выходам адреса пассивного магазина сопротивления (ПМС) 6, а команду установки мантиссы μ - по выходам данных управляемого делителя 4 напряжения (УДН) и по выходам данных пассивного магазина 6 сопротивления (ПМС).

Предлагаемый магазин сопротивления служит для воспроизведения низкоомных ($p \leq m$), среднеомных ($m < p \leq m+1-1$) и высокоомных ($p \geq m+1$) сопротивлений.

Рассмотрим работу устройства в каждом из указанных поддиапазонов.

При воспроизведении сопротивления (фиг.1) в низкоомном диапазоне $p \leq m$ БУ 9 устанавливают границы посредством подключения соответствующего масштабу p резистора в УМ 3, соединяют неинвертирующий вход и среднюю точку источников питания второго повторителя 2 напряжения через переключатель 5_1 с выходом устройства и отключают выходы декад ПМС 6 от неинвертирующего входа и средней точки источников питания второго повторителя 2 напряжения. Мантиссу μ БУ 9 передает только в УДН 4 через выходы данных УДН.

БУ 9 (фиг.2) в этом случае работает следующим образом.

С регистра 10 ввода (РВ) сигнал адреса поступает на дешифратор (ДШ) 13, а сигнал данных на входы всех буферных регистров (БР) $12_1, \dots, 12_{n+1}$. Сигналы с выходов ДШ 13 от первого до $(m-1)$ -го непосредственно, а m -го выхода через второй элемент ИЛИ 11_2 подают в соответствующие линии адреса УМ 3, включая тем самым в УМ 3 необходимый при данной степени p воспроизводимого значения сопротивления резистор. Значение сопротивления этого резистора возрастает с ростом степени p . Сигнал, поступивший с выхода первого элемента ИЛИ 11_1 , в одну из линий адреса ПМС 6, подают на первый переключатель 5_1 и переводят его левый (фиг.1) вывод в правое положение, а правый вывод в левое положение, тем самым подключают неинвертирующий вход и среднюю точку источников питания второго повторителя 2 к второму входу устройства. Остальные переключатели $5_2, \dots, 5_{n+1}$ переводят в такое положение: левые выводы в левое, а правые в правое (фиг.1) положение. Сигнал, появившийся на любом из выходов от первого до m -го ДШ 13, через первый элемент ИЛИ 11_1 разрешает работу первого БР 12_1 , т.е. передачу когда с его входа на выход, далее через шину данных УДН 4 непосредственно в УДН 4. На остальные БР $12_2, \dots, 12_{n+1}$ подают запрещающий их работу сигнал. В качестве БР применяют шинные формирователи с тремя состояниями.

Код μ в УДН 4 преобразуют в обратный и тем самым устанавливают коэффициент передачи УДН 4 равным $1-\mu$. Через выходы магазина сопротивления

пропускают ток I и создают на сопротивлении R_{0i} включенного резистора УМ 3 падение напряжения $I_k R_{0i}$, где $i=1, 2, \dots, m$. С помощью первого повторителя 1 напряжения, включенного по схеме повторителя на операционном усилителе с гальванически развязанными цепями питания, это напряжение подают на вход УДН 4, который передает его на свой выход с коэффициентом передачи $1-\mu$, второй повторитель, включенный также по схеме повторителя напряжения на операционном усилителе с гальванически развязанными цепями питания, передает выходное напряжение УДН 4, равное $(1-\mu) I_k R_{0i}$, на свои выходные зажимы: средняя точка источников питания и выход второго повторителя 2 напряжения. Падение напряжения U_M между входами магазина сопротивления равно алгебраической сумме напряжения $I_k R_{0i}$ и выходного напряжения второго повторителя 2 напряжения.

$$U_M = I_k R_{0i} - I_k R_{0i} (1-\mu) = \mu I_k R_{0i}, \quad (1)$$

а имитируемое магазином сопротивление R_M равно

$$R_M = \frac{U_M}{I_k} = \mu R_{0i}. \quad (2)$$

Переходное сопротивление контактов переключателя 5_1 , а также сопротивление соединительных проводов между неинвертирующим входом и средней точкой источников питания второго повторителя 2 напряжения не влияет на воспроизводимое значение сопротивления, поскольку в цепи между неинвертирующим входом и соответствующим входом магазина сопротивления не протекают токи и не создают в ней падение напряжения, а второй повторитель 2 напряжения как усилитель с практически бесконечно большим коэффициентом усиления обеспечивает равенство потенциалов своих входов относительно выхода (точки соединения выходов первого и второго повторителей 1 и 2 напряжения и общей шины УДН 4). Таким образом, потенциал этого входа будет равен потенциалу инвертирующего входа второго повторителя 2 напряжения и, следовательно, сопротивления между неинвертирующим входом и входом устройства, а также средней точкой источников питания второго повторителя напряжения и входом не будут вносить дополнительной погрешности в

магазине сопротивления при воспроизведении низкоомных сопротивлений.

При воспроизведении среднеомных сопротивлений $m < p \leq m+1-1$ блок 9 управления подключает в УМ 3 резистор с максимальным сопротивлением. Это обеспечивают (фиг.2) подачей сигнала с любого от $m+1$ -го до $(m+1-1)$ -го выхода ДШ 13 через второй элемент ИЛИ 11₂ и через линию шины адреса УМ, соединенную с выходом второго элемента ИЛИ 11₂, на соответствующий ключ УМ 3. Сигналы с выхода ДШ 13 от $(m+1)$ до $(m+1-1)$ -го подают на переключатели 5_2 , при этом сигнал от $(m+1)$ -го выхода подают на переключатель 5_2 и т.д. до появления сигнала с $(m+1)$ -го выхода ДШ 13. Поскольку на выходах 1- m ДШ 13 в этом поддиапазоне нет сигнала, то на выходе первого элемента ИЛИ 11₁ будет сигнал, запрещающий работу первого БР 12, который также производит коммутацию первого переключателя 5_1 в положение, при котором левый вывод находится в левом, а правый в правом (фиг.1) положении. Подача сигнала на любой из переключателей 5_2 устанавливает его в такое положение, при котором левый вывод находится в правом, а правый вывод в левом (фиг.1) положении. Если сигнал подан, например, на переключатель 5_1 , то он тем самым соединяет неинвертирующий вход и среднюю точку источников питания второго повторителя 2 напряжения между собой и с одним выводом первой декады ПМС 6, второй вывод которой подключен к второму входу. Остальные переключатели устанавливают в положение, аналогичное переключателю 5_1 . Таким образом, подача сигнала на любой из переключателей 5_2 приводит к соединению неинвертирующего входа и средней точки источников питания второго повторителя 2 напряжения между собой и подключению их к выходам соответствующей от первой до $(1-1)$ -й декад ПМС 6.

Сигналом, появляющимся на выходах от $(m+1)$ -го до $(m+1-1)$ -го ДШ 13 (фиг.2), разрешают работу БР от второго 12₂ до 12 1-го. При этом код μ данных переписывают с входов на выход соответствующего регистра. Разряды 1, ..., 1 кода μ следующим образом распределяют между УДН 4 и ПМС: с выхода второго БР 12₂ старший разряд

кода μ данных через одну из линий шины данных ПМС подают на первую декаду 7 ПМС 6 и устанавливают в ней соответствующее значение сопротивления, остальные $(1-1)$ младшие разряды кода μ через шину данных УДН 4 подают в УДН 4, где находят обратный код и устанавливают в УДН 4 коэффициент деления, соответствующий этому коду, с выхода третьего БР 12, два старшие разряда кода μ подают на первую и вторую декады 7, и 7, ПМС 6 (самый старший на вторую) и устанавливают в них соответствующее значение сопротивления, остальные $(1-2)$ разряды подают в УДН 4, где находят обратный код и устанавливают в УДН 4 соответствующий коэффициент деления, с выхода каждого последующего БР на один старший разряд больше подают в ПМС 6, остальные в УДН 4, с выхода 1-го БР $(1-1)$ старший разряд передают в ПМС 6 и устанавливают в декадах от первой 7, до $(1-1)$ -й соответствующие значения сопротивления, последний младший разряд подают в УДН 4.

Через входы магазина сопротивления пропускают ток и получают падение напряжения

$$U_M = I_X \sum_{j=1}^{l-1} n_j R_j + I_X R_{\max} - I_X \times \times R_{\max} (1-x) = I_X \sum_{j=1}^{l-1} n_j R_j + I_X \times \times R_{\max} x, \quad (3)$$

где $i = 1, 2, \dots, l-1$ - текущий номер включенной декады;

n_j - количество резисторов, которые не зашунтированы ключевыми элементами в каждой декаде;

R_j - значение единичного сопротивления в каждой декаде;

R_{\max} - максимальное сопротивление УМ 3;

x - код остальных разрядов $1-i$ мантииссы μ , а имитируемое магазином сопротивление R_M равно

$$R_M = \sum_{j=1}^{l-1} n_j \cdot R_j + R_{\max} x. \quad (4)$$

При воспроизведении высокоомных сопротивлений $n_j (m+1)$ 9 БУ устанавливает нулевое значение сопротивления УМ 3. Это обеспечивают путем подачи сигнала с любого от $(m+1)$ -го до $(m+n)$ -го выхода ДШ 13 через третий элемент ИЛИ 11, и одну из соединенных

с его выходом линий шины адреса УМ 3 на соответствующий ключ УМ 3. Сигналы с этих же выходов ДШ 13 подают на переключатели 5, причем с появлением сигнала на $(m+1+i)$ -м выходе ДШ 13 переводят $(1+i)$ -й переключатель в положение, при котором его левый вывод находится в правом, а правый в левом (фиг.1) положении, остальные переключатели находятся в положении, при котором их левые выводы в левом, а правые в правом положении.

С появлением сигнала на $(m+1+i)$ -ом выходе ДШ 13 подают разрешающий его работу сигнал на $(1+i)$ -й БР и переписывают код μ мантииссы с его входа на выход. Код μ через шину данных ПМС 6 подают на декады 7, ..., 7, ПМС 6, причем старший разряд подают на $(1+i)$ -ю декаду, а младший на i -ю декаду. На остальные $(n-1)$ декад ПМС 6 подают нулевой код, (что легко осуществить на переключающих реле), обеспечив и включив их нормально замкнутые контакты так, чтобы средние выводы находились в левом (фиг.3) положении. Предлагаемое устройство в этом случае используют как ПМС. Пропускают ток I_X через входы магазина сопротивления. Падение напряжения на УМ 3 равно нулю, поэтому и выходные напряжения первого повторителя 1 напряжения УДН 4 и второго повторителя 2 напряжения также равны нулю. Ток I_X создает падение напряжения на включенных декадах ПМС 6. Воспроизводимое магазином сопротивление R_M равно

$$R_M = \sum_{j=1}^l n_j \cdot R_j, \quad (5)$$

где $j=1, 2, \dots, l$ - текущий номер включенной декады;

n - количество резисторов, которые не зашунтированы ключевыми элементами в каждой декаде;

R_j - значение единичного сопротивления в каждой декаде.

Выполнение декад на переключателях 16, ..., 16, (фиг.3) позволит значительно уменьшить влияние переходного сопротивления коммутирующих элементов на точность воспроизводимого сопротивления, поскольку при указанном подключении декадных резисторов к выходным зажимам ПМС, на точность воспроизводимого сопротивления влияет переходное сопротивление только одного коммутирующего элемента. Пред-

лагаемое устройство позволит повысить точность воспроизведения сопротивления по сравнению с традиционными программно-управляемыми магазинами сопротивления.

Ф о р м у л а и з о б р е т е н и я

1. Магазин сопротивления, содержащий первый и второй повторители напряжения, выполненные на операционных усилителях с источниками питания со средней точкой, между инвертирующим входом и выходом первого повторителя напряжения включен управляемый мультirezистор, а между неинвертирующим входом первого и инвертирующим входом второго повторителей напряжения включен управляемый делитель напряжения, отвод которого соединен с объединенными выходами первого и второго повторителей напряжения, при этом инвертирующий вход первого повторителя напряжения является одним из входов магазина сопротивления, отличающийся тем, что, с целью расширения диапазона воспроизведения, введены пассивный магазин сопротивления, содержащий n декад, $n+1$ переключателей и блок управления, при этом первые входы всех переключателей объединены и подключены к неинвертирующему входу второго повторителя напряжения, вторые входы объединены и подключены к средней точке источника питания второго повторителя напряжения, выход первого переключателя является другим входом магазина сопротивления и соединен с входом пассивного магазина сопротивления, выходы остальных переключателей подключены к соответствующим выводам декад пассивного магазина сопротивления, управляющие входы которых подключены к соответствующим выходам данных пассивного магазина сопротивления блока управления, управляющие входы переключателей соединены с соответствующими выходами адреса пассивного магазина сопротивления блока управления, управляющие входы управляемого делителя напряжения и управляемого мультirezистора соединены с соответствующими выходами данных управляемого делителя напряжения и управляемого мультirezистора блока управления.

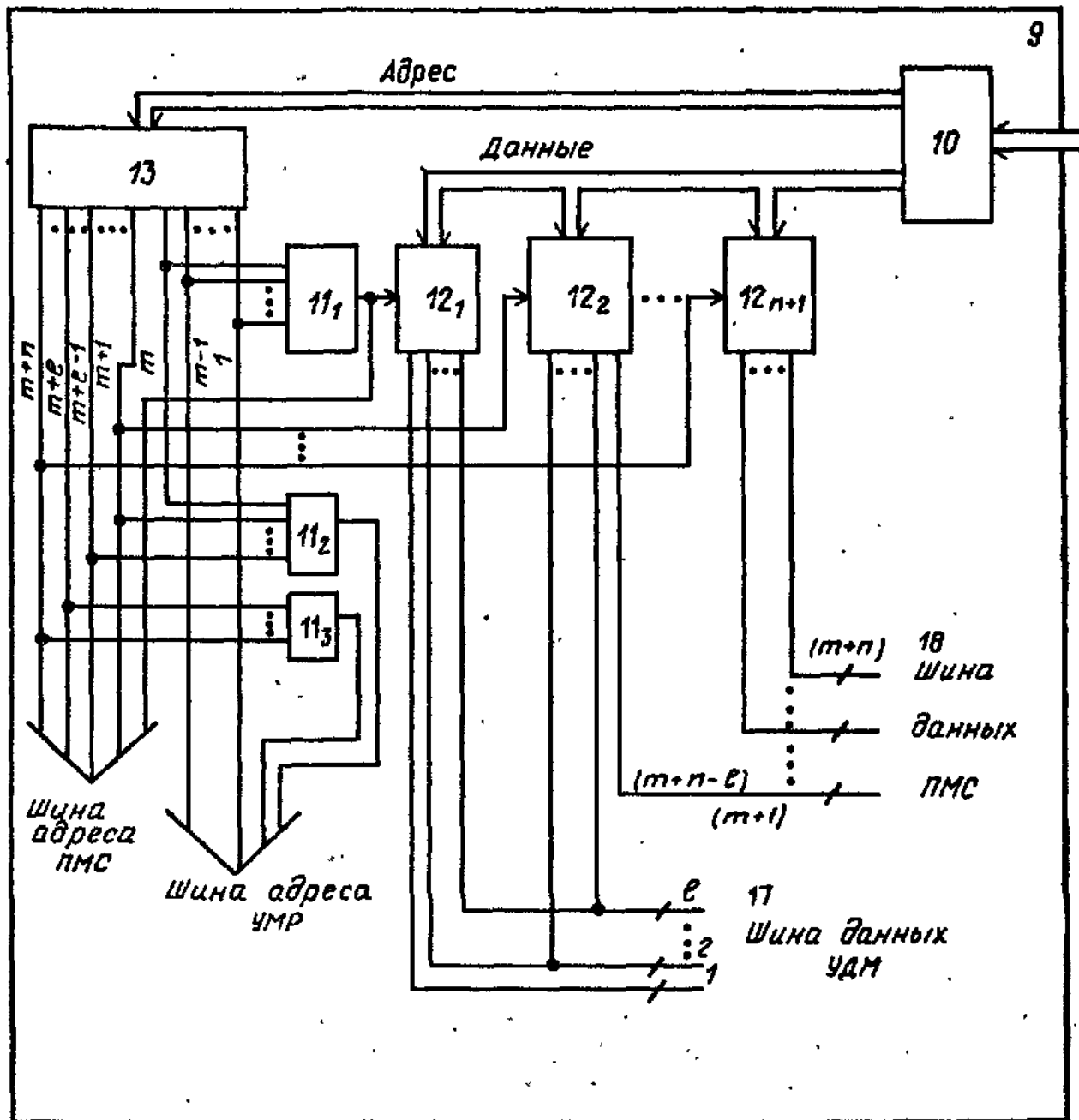
2. Магазин сопротивления по п.1, отличающийся тем, что

блок управления выполнен на регистре ввода, дешифраторе, трех многовыходных элементах ИЛИ и $n+1$ буферных регистрах, при этом вход регистра ввода является входом блока управления, выход данных регистров, выходы адреса регистра ввода соединены с входом дешифратора, первые m выходов которого подключены к входам первого элемента ИЛИ, 1 выходов с m -го и $(m+1)$ -й - к входам второго элемента ИЛИ, остальные $n+1$ выходов с $(m+1)$ -го по $(m+n)$ -й - к входам третьего элемента ИЛИ, выход первого элемента ИЛИ соединен с управляющим входом первого буферного регистра и является выходом адреса пассивного магазина сопротивления, выходы второго и третьего элементов ИЛИ являются выходом адреса управляемого мультirezистора, выходы с первого по $(m-1)$ -й дешифратора также являются выходом адреса управляемого мультirezистора, выходы дешифратора с $(m+1)$ -го до $(m+n)$ -го подключены к управляющим входам, начиная с второго до $(n+1)$ -го буферного регистра и являются выходами адреса пассивного магазина сопротивления, 1 выходов первого буферного регистра являются выходами данных управляемого делителя напряжения, $1-i+1$ выходов каждого последующего буферного регистра являются выходами данных управляемого делителя напряжения, а $i-1$ выходов являются выходами данных пассивного магазина сопротивления, где i - номер буферного регистра, 1 - количество включенных разрядов магазина пассивного сопротивления, m - количество резисторов в управляемом мультirezисторе.

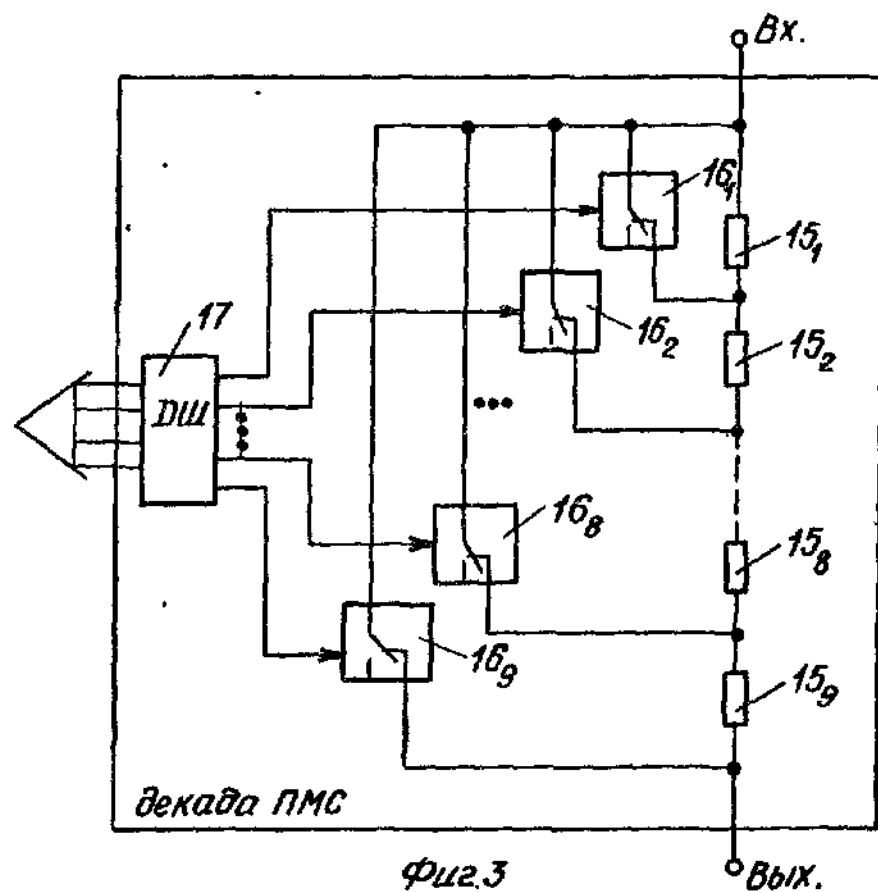
3. Магазин сопротивления по п.1, отличающийся тем, что каждая декада пассивного магазина сопротивления состоит из девяти резисторов, девяти ключевых элементов, дополнительного дешифратора, причем резисторы соединены между собой последовательно, а первый вывод первого резистора является входом декады, второй вывод девятого резистора является выходом декады, входы ключевых элементов соединены и являются входом декады, а выход каждого ключевого элемента соединен с выходом соответствующего резистора, при этом управляющие входы ключевых элементов

подсоединены к выходу дополнительного дешифратора, вход которого являет-

ся выходом данных пассивного магазина на сопротивления.



Фиг. 2



Редактор Ю.Серода Составитель Н.Дубровская
 Техред Л.Сердюкова Корректор В.Бутяга

Заказ 3188/41

Тираж 772

Подписное

ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4

