



УКРАЇНА

(19) UA (11) 29646 (13) A

(51) 6 G01N27/90

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС

ДО ДЕКЛАРАЦІЙНОГО ПАТЕНТУ
НА ВИНАХІДвидається під
відповідальність
власника
патенту

(54) ПРИСТРІЙ ДЛЯ ВИХОРОСТРУМОВОГО КОНТРОЛЮ

(21) 96041529

(22) 17.04.1996

(24) 15.11.2000

(33) UA

(46) 15.11.2000, Бюл. № 6, 2000 р.

(72) Бучма Ігор Михайлович, Бучма Орест Ігорович, Столярчук Петро Гаврилович

(73) ДЕРЖАВНИЙ УНІВЕРСИТЕТ "ЛЬВІВСЬКА ПОЛІТЕХНІКА"

(57) Пристрій для вихорострумowego контролю, що містить послідовно з'єднані генератор змінної напруги та першу і другу обмотки параметричного вихорострумowego перетворювача, причому точка з'єднання генератора і другої обмотки вихорострумowego перетворювача під'єднана до загальної шини, модулятор, що складається з першого та другого комутаторів, кожен з яких виконаний з двома сигнальними входами, одним керуючим входом та одним виходом, а також диференціального підсилювача, причому перший сигнальний вхід першого комутатора підключений до точки з'єднання генератора і першої обмотки вихорострумowego перетворювача, другий сигнальний вхід першого комутатора і перший сигнальний вхід другого комутатора підключені до точки з'єднання першої і другої обмоток вихорострумowego перетворювача, другий сигнальний вхід другого комутатора підключений до загальної шини, вихід першого комутатора підключений до першого входу диференціального підсилювача, вихід другого комутатора підключений до другого входу диференціального підсилювача, а вихід диференціального підсилювача є виходом модулятора, послідовно з'єднані перший підсилювач, вхід якого підключений до виходу модулятора, та аналоговий елемент пам'яті, послідовно з'єднані другий підсилювач, вхід якого підключений до точки з'єднання першої і другої обмоток вихорострумowego перетворювача, квадратурний фазообертач, перший компаратор, другий вхід якого підключений до загальної шини, та лічильний тригер, вихід якого підключений до керуючих входів першого та другого комутаторів моду-

лятора, перший одновібратор, вхід якого підключений до виходу першого компаратора, а вихід - до керуючого входу аналогового елемента пам'яті, другий одновібратор та індикатор, який відрізняється тим, що в нього додатково введені аналоговий інвертор, третій комутатор, виконаний з двома сигнальними входами, одним керуючим входом і одним виходом, послідовно з'єднані повторювач напруги, інтегратор та другий компаратор, другий вхід якого підключений до загальної шини, RS-тригер, послідовно з'єднані дільник частоти, третій одновібратор, схема виділення періоду та перша логічна схема I, послідовно з'єднані друга логічна схема I та четвертий одновібратор, послідовно з'єднані генератор тактових імпульсів, третя логічна схема I, лічильник імпульсів та регістр, причому вихід аналогового елемента пам'яті підключений до входу аналогового інвертора та першого сигнального входу третього комутатора, а другий сигнальний вхід третього комутатора підключений до виходу аналогового інвертора, керуючий вхід третього комутатора підключений до виходу лічильного тригера, а вихід третього комутатора підключений до входу повторювача напруги, вихід другого компаратора підключений до першого входу другої логічної схеми I, а також через другий одновібратор до R-входу лічильника імпульсів та R-входу RS-тригера, вихід якого підключений до керуючого входу інтегратора, другий вхід схеми виділення періоду та другий вхід першої логічної схеми I підключені до інверсного виходу лічильного тригера, вихід першої логічної схеми I підключений до S-входу RS-тригера, другий вхід другої логічної схеми I підключений до виходу схеми виділення періоду, вихід другої логічної схеми I підключений до другого входу третьої логічної схеми I, вхід дільника частоти підключений до інверсного виходу першого компаратора, вихід четвертого одновібратора підключений до стробуючого входу регістра і є виходом сигналу "КІНЕЦЬ ПЕРЕТВОРЕННЯ", вихід регістра підключений до входу індикатора і є виходом результату вимірювання в цифровій формі.

Винахід відноситься до області неруйнівного контролю вихорострумовим методом і може бути використаний для побудови вимірювачів товщини сталених листових конструкцій при односторон-

ньому доступі до них, наприклад, нафтоналивних резервуарів, мостів, кораблів, тощо, а також для побудови дефектоскопів, структуроскопів. Може бути використаний в машинобудівній, авіаційній,

(19) UA (11) 29646 (13) A

хімічний, кораблебудівний та інших галузях промисловості.

Відомий пристрій для вихорострумowego контролю, що складається з генератора змінної напруги, вихорострумowego перетворювача, резистора, попереднього підсилювача, вибірного підсилювача, фазообертача, підсилювача обмежувача, синхронного детектора, фільтра нижніх частот та індикатора (кн. Дорофеев А.Л., Казамапов Ю.Г. Электромагнитная дефектоскопия. - М.: Машиностроение, 1980, стр. 109-110, рис. 36).

Однак пристрій має невисоку чутливість та дрейф нуля, що обумовлені вибірним підсилювачем, підсилювачем обмежувачем та синхронним детектором.

Найбільш близьким до пропонованого рішення є пристрій для вихорострумowego контролю, що складається з послідовно з'єднаних генератора змінної напруги та першої та другої обмоток параметричного вихорострумowego перетворювача, причому точка з'єднання генератора і другої обмотки вихорострумowego перетворювача під'єднана до загальної шини, модулятора, що складається з першого та другого комутаторів, кожен з яких виконаний з двома сигнальними входами, одним керуючим входом та одним виходом, а також першого диференціального підсилювача, причому перший сигнальний вхід першого комутатора підключений до точки з'єднання генератора і першої обмотки вихорострумowego перетворювача, другий сигнальний вхід першого комутатора і перший сигнальний вхід другого комутатора підключені до точки з'єднання першої і другої обмоток вихорострумowego перетворювача, другий сигнальний вхід другого комутатора підключений до загальної шини, вихід першого комутатора підключений до першого входу першого диференціального підсилювача, вихід другого комутатора підключений до другого входу першого диференціального підсилювача, а вихід першого диференціального підсилювача є виходом модулятора, послідовно з'єднаних першого підсилювача, вхід якого підключений до виходу модулятора, першого аналогового елементу пам'яті, другого диференціального підсилювача, атенюатора, фільтра, що виділяє сигнал прямокутної форми, другого підсилювача, синхронного детектора та індикатора, другого аналогового елементу пам'яті, вхід якого підключений до виходу першого підсилювача, а вихід - до другого входу другого диференціального підсилювача, послідовно з'єднаних третього підсилювача, вхід якого підключений до точки з'єднання першої і другої обмоток вихорострумowego перетворювача, фазообертача, компаратора, другий вхід якого підключений до загальної шини, лічильного тригера та першого однобратора, вихід якого підключений до керуючого входу першого аналогового елементу пам'яті, причому вихід лічильного тригера підключений до керуючих входів першого і другого комутаторів модулятора, фільтра, що виділяє сигнал прямокутної форми, та синхронного детектора, другого однобратора, вихід якого підключений до керуючого входу другого аналогового елементу пам'яті, а вхід - до виходу компаратора, послідовно з'єднаних третього диференціального підсилювача, перший вхід якого підключений до точки з'єднання обмоток вихорострумowego перетворювача,

а другий - до точки з'єднання другої обмотки вихорострумowego перетворювача і генератора, четвертого підсилювача, третього аналогового елементу пам'яті та четвертого диференціального підсилювача, вихід якого підключений до третього входу другого диференціального підсилювача, четвертого аналогового елементу пам'яті, вхід якого підключений до виходу четвертого підсилювача, а вихід - до другого входу четвертого диференціального підсилювача, причому керуючі входи третього та четвертого аналогових елементів пам'яті підключені відповідно до виходів першого та другого однобраторів (заявка на патент України № В 4300915 (02) 2146 від 21.03.1994, G01N27/90).

Однак пристрій має невисоку швидкість на низьких та інфранизьких частотах (більш ніж 10 періодів вихідного коливання генератора змінної напруги), що обумовлено великою постійною часу фільтра для виділення сигналу прямокутної форми.

В основу винаходу поставлено завдання створити пристрій для вихорострумowego контролю підвищеної швидкості, час вимірювання якого був би не більше двох періодів вихідного коливання генератора змінної напруги з автоматичним одержанням результату вимірювання в цифровій формі для можливості узгодження його з комп'ютером.

Поставлене завдання вирішується тим, що в пристрій для вихорострумowego контролю, що містить послідовно з'єднані генератор змінної напруги та першу і другу обмотки параметричного вихорострумowego перетворювача, причому точка з'єднання генератора і другої обмотки вихорострумowego перетворювача під'єднана до загальної шини, модулятор, що складається з першого та другого комутаторів, кожен з яких виконаний з двома сигнальними входами, одним керуючим входом та одним виходом, а також диференціального підсилювача, причому перший сигнальний вхід першого комутатора підключений до точки з'єднання генератора і першої обмотки вихорострумowego перетворювача, другий сигнальний вхід першого комутатора і перший сигнальний вхід другого комутатора підключені до точки з'єднання першої і другої обмоток вихорострумowego перетворювача, другий сигнальний вхід другого комутатора підключений до загальної шини, вихід першого комутатора підключений до першого входу диференціального підсилювача, вихід другого комутатора підключений до другого входу диференціального підсилювача, а вихід диференціального підсилювача є виходом модулятора, послідовно з'єднані перший підсилювач, вхід якого підключений до виходу модулятора, та аналоговий елемент пам'яті, послідовно з'єднані другий підсилювач, вхід якого підключений до точки з'єднання першої і другої обмоток вихорострумowego перетворювача, квадратурний фазообертач, перший компаратор, другий вхід якого підключений до загальної шини, та лічильний тригер, вихід якого підключений до керуючих входів першого та другого комутаторів модулятора, перший однобратор, вхід якого підключений до виходу першого компаратора, а вихід - до керуючого входу аналогового елементу пам'яті, другий однобратор та індикатор, додатково введені аналоговий інвертор, третій комутатор, виконаний з двома сигнальними входами, одним керуючим

входом і одним виходом, послідовно з'єднані повторювач напруги, інтегратор та другий компаратор, другий вхід якого підключений до загальної шини, RS-тригер, послідовно з'єднані дільник частоти, третій одновібратор, схема виділення періоду та перша логічна схема I, послідовно з'єднані друга логічна схема I та четвертий одновібратор, послідовно з'єднані генератор тактових імпульсів, третя логічна схема I, лічильник імпульсів та регістр, причому вихід аналогового елементу пам'яті підключений до входу аналогового інвертора та першого сигнального входу третього комутатора, другий сигнальний вхід третього комутатора підключений до виходу аналогового інвертора, керуючий вхід третього комутатора підключений до виходу лічильного тригера, а вихід третього комутатора підключений до входу повторювача напруги, вихід другого компаратора підключений до першого входу другої логічної схеми I, а також через другий одновібратор - до R-входу лічильника імпульсів та R-входу RS-тригера, вихід якого підключений до керуючого входу інтегратора, другий вхід схеми виділення періоду та другий вхід першої логічної схеми I підключені до інверсного виходу лічильного тригера, вихід першої логічної схеми I підключений до S-входу RS-тригера, другий вхід другої логічної схеми I підключений до виходу схеми виділення періоду, вихід другої логічної схеми I підключений до другого входу третьої логічної схеми I, вхід дільника частоти підключений до інверсного виходу першого компаратора, вихід четвертого одновібратора підключений до стробуючого входу регістру і є виходом сигналу "КІНЕЦЬ ПЕРЕТВОРЕННЯ", вихід регістру підключений до входу індикатора і є виходом результату вимірювання в цифровій формі.

Введення аналогового інвертора, третього комутатора, повторювача, інтегратора, другого компаратора, RS-тригера, схеми виділення періоду, першої та другої логічних схем I дозволило перетворити відносно різницю амплітуд вихідних напруг обмоток вихорострумowego перетворювача за час, рівний двом періодам вихідного коливання генератора змінної напруги в інтервал часу і цим підвищити швидкість.

Введення генератора тактових імпульсів, четвертого одновібратора, третьої логічної схеми I, лічильника імпульсів та регістра дозволило перетворити інтервал часу в цифровий код, значення якого висвічується індикатором.

Введення дільника частоти та третього одновібратора дозволило забезпечити автоматичний режим вимірювання.

На фіг. 1 зображена структурна схема пристрою, а на фіг. 2 - часові діаграми.

Пристрій складається з послідовно з'єднаних генератора 1 змінної напруги та першої і другої обмоток параметричного вихорострумowego перетворювача 2, причому точка з'єднання генератора 1 і другої обмотки вихорострумowego перетворювача 2 під'єднана до загальної шини, модулятора 3, що складається з першого та другого комутаторів, кожен з яких виконаний з двома сигнальними входами, одним керуючим входом і одним виходом, та диференціального підсилювача, причому перший сигнальний вхід першого комутатора підключений до точки з'єднання генератора 1 і першої об-

мотки вихорострумowego перетворювача 2, другий сигнальний вхід першого комутатора і перший сигнальний вхід другого комутатора підключені до точки з'єднання першої і другої обмоток вихорострумowego перетворювача 2, другий сигнальний вхід другого комутатора підключений до загальної шини, вихід першого комутатора підключений до першого входу диференціального підсилювача, вихід другого комутатора підключений до другого входу диференціального підсилювача, а вихід диференціального підсилювача є виходом модулятора 3, послідовно з'єднаних першого підсилювача 4, вхід якого підключений до виходу модулятора 3, аналогового елементу 5, третього комутатора 6, виконаного з двома сигнальними входами, одним керуючим входом та одним виходом, повторювача напруги 7, інтегратора 8, другого компаратора 9, другий вхід якого підключений до загальної шини, послідовно з'єднаних другого підсилювача 10, вхід якого підключений до точки з'єднання першої і другої обмоток вихорострумowego перетворювача 2, квадратурного фазообертача 11, першого компаратора 12, другий вхід якого підключений до загальної шини, та лічильного тригера 13, вихід якого підключений до керуючих входів першого та другого комутаторів модулятора 3 та третього комутатора 6, послідовно з'єднаних схеми виділення періоду 14, другий вхід якої підключений до інверсного виходу лічильного тригера 13, та першої логічної схеми I 15, другий вхід якої підключений до інверсного виходу лічильного тригера 13, RS-тригера 16, S-вхід якого підключений до виходу першої логічної схеми I 15, а вихід - до керуючого входу інтегратора 8, першого одновібратора 17, вхід якого підключений до виходу першого компаратора 12, а вихід - до керуючого входу аналогового елементу пам'яті 5, аналогового інвертора 18, вхід якого підключений до виходу аналогового елементу пам'яті 5, а вихід - до другого сигнального входу третього комутатора 6, другого одновібратора 19, вхід якого підключений до виходу другого компаратора 9, а вихід - до R-входу лічильника імпульсів 25 та R-входу RS-тригера 16, послідовно з'єднаних дільника частоти 20, вхід якого підключений до інверсного виходу першого компаратора 12, та третього одновібратора 21, вихід якого підключений до першого входу схеми виділення періоду 14, послідовно з'єднаних другої логічної схеми I 22, перший вхід якої підключений до виходу другого компаратора 9, а другий вхід - до виходу схеми виділення періоду 14, та четвертого одновібратора 23, послідовно з'єднаних генератора тактових імпульсів 24, третьої логічної схеми I 25, лічильника імпульсів 25, регістра 27 та індикатора 28, причому другий вхід третьої логічної схеми I 25 підключений до виходу другої логічної схеми I 22, вихід четвертого одновібратора 23 підключений до стробуючого входу регістру 27 і є виходом сигналу "КІНЕЦЬ ПЕРЕТВОРЕННЯ", а вихід регістру 27 є виходом результату вимірювання в цифровій формі.

Пристрій працює таким чином.

Змінна напруга $u_2 = U_2 \cos \omega t$, що знімається з другої обмотки вихорострумowego перетворювача 2 (фіг. 2а), підсилюється підсилювачем 10 та зсувається по фазі на $\pi/2$ квадратурним фазообертачем 11 (фіг. 2в) так, щоб після перетворення її першим компаратором 12 в сигнал прямокутної

форми (фіг. 2г) фронти його співпадали з момен-
тами, що відповідають максимумам вихідних сиг-
налів u_1 та u_2 відповідно першої та другої обмоток
вихорострумowego перетворювача 2 (фіг. 2а, б).

Вихідний сигнал першого компаратора 12 ке-
рує роботою лічильного тригера 13, на виході яко-
го формується послідовність імпульсів (фіг. 2д, д')
зі шпаруватістю 2. Ця послідовність керує роботою
першого та другого комутаторів модулятора 3 та
комутатора 6.

Хай в один півперіод керуючого сигналу з ви-
ходу лічильного тригера 13 (фіг. 2д) виходи пер-
шого і другого комутаторів модулятора 3 і третього
комутатора 6 підключаються до своїх перших (вер-
хні на фіг. 1) входів. В цьому випадку спад напруги
 $u_1 = U_1 \cos \omega t$ на першій обмотці вихорострумowego
перетворювача 2 (фіг. 2а) прикладається між вхо-
дами диференціального підсилювача модулято-
ра 3.

Оскільки півперіод вихідного сигналу лічильно-
го тригера 13 дорівнює періоду T вихідної напруги
генератора 1, то в першому півперіоді керуючого
сигналу (фіг. 2д) на виході модулятора 3 з'явля-
ється період напруги u_1 , причому з'являється на-
пруга u_1 в момент, що відповідає її амплітудному
значенню (фіг. 2і).

Вихідний сигнал модулятора 3, підсилений під-
силювачем 4, поступає на вхід аналогового еле-
менту пам'яті 5. В цей же момент на вхід першого
одновібратора 17 з виходу першого компарато-
ра 12 поступає додатний фронт імпульсу (фіг. 2г).
При цьому на виході першого одновібратора 17
формується короткий імпульс (фіг. 2ж), на протязі
дії якого елемент пам'яті 5 запам'ятовує амплітуд-
не значення підсиленої напруги u_1 . По закінченні
вихідного імпульсу першого одновібратора 17 в
стаціонарному режимі напруга, що запам'яталася
елементом пам'яті 5, буде рівна

$$U_{\text{ЕП}} = K_{\Pi} \left[U_2 \cdot e^{-\frac{T}{\tau_{\text{зб}}}} + \left(U_1 - U_2 \cdot e^{-\frac{T}{\tau_{\text{зб}}}} \right) \left(1 - e^{-\frac{t_i}{\tau_{\text{зан}}}} \right) \right] \quad (1)$$

де

K_{Π} - коефіцієнт підсилення першого підсилю-
вача 4;

$\tau_{\text{зан}} = R_{\text{зан}} \cdot C$ - постійна часу елементу пам'яті 5 в
режимі запам'ятовування;

C - ємність конденсатора елементу пам'яті 5;

$R_{\text{зан}}$ - активний опір елементу пам'яті 5 в режи-
мі запам'ятовування;

$\tau_{\text{зб}} = R_{\text{вт}} \cdot C$ - постійна часу елементу пам'яті 5 в
режимі зберігання інформації;

$R_{\text{вт}}$ - опір втрат елементу пам'яті 5 в режимі
зберігання інформації, що зумовлює розряд кон-
денсатора.

Звівши подібні і враховуючи зміну напруги (1) в
часі за рахунок розряду конденсатора (фіг. 2к)
одержимо

$$U_{\text{ЕП}(t)} = K_{\Pi} \left[U_1 + \left(U_1 - U_2 \cdot e^{-\frac{T}{\tau_{\text{зб}}}} \right) e^{-\frac{t_i}{\tau_{\text{зан}}}} e^{-\frac{t}{\tau_{\text{зб}}}} \right] \quad (2)$$

В інший півперіод керуючого сигналу з виходу
лічильного тригера 13 (фіг. 2д') виходи першого і
другого комутаторів модулятора 3 і третього кому-
татора 6 підключаються до своїх других (нижніх на
фіг. 1) входів. В цьому випадку спад напруги $u_2 =$

$= U_2 \cos \omega t$ на другій (нижній на фіг. 1) обмотці вихо-
рострумowego перетворювача 2 (фіг. 2б) приклада-
ється між входами диференціального підсилювача
модулятора 3. Тоді на виході модулятора з'явля-
ється період напруги u_2 (фіг. 2і), причому з'явля-
ється ця напруга в момент, що відповідає його ам-
плітудному значенню.

Після підсилення підсилювачем 4, напруга u_2
поступає на вхід аналогового елементу пам'яті 5. В
цей же момент на вхід першого одновібратора 17 з
виходу першого компаратора 12 поступає додатний
фронт імпульсу (фіг. 2г). При цьому на виході пер-
шого одновібратора 17 формується короткий ім-
пульс (фіг. 2ж), на протязі дії якого елемент пам'я-
ті 5 запам'ятовує амплітудне значення підсиленої
напруги u_2 . По закінченні вихідного імпульсу пер-
шого одновібратора 17 напруга, що запам'яталася
елементом пам'яті 5, буде рівна

$$U'_{\text{ЕП}} = K_{\Pi} \left[U_1 \cdot e^{-\frac{T}{\tau_{\text{зб}}}} - \left(U_1 \cdot e^{-\frac{T}{\tau_{\text{зб}}}} - U_2 \right) \left(1 - e^{-\frac{t_i}{\tau_{\text{зан}}}} \right) \right] \quad (3)$$

Звівши подібні і враховуючи зміну напруги (3) в
часі за рахунок розряду конденсатора (фіг. 2к)
одержуємо

$$U'_{\text{ЕП}(t)} = K_{\Pi} \left[U_2 + \left(U_1 \cdot e^{-\frac{T}{\tau_{\text{зб}}}} - U_2 \right) e^{-\frac{t_i}{\tau_{\text{зан}}}} e^{-\frac{t}{\tau_{\text{зб}}}} \right] \quad (4)$$

Так по чергово змінюючи одна одну через пів-
періоду, напруги, що описуються виразами (2) і (4),
формують напругу на виході елементу пам'яті 5
(фіг. 2к).

Напруга на виході аналогового інвертора 18 є
протифазною до напруги на елементі пам'яті 5
(фіг. 2к').

Процес вимірювання залежить від RS-триге-
ра 16, що спочатку знаходиться в нульовому стані
(фіг. 2л). Вихідна напруга RS-тригера 16 по керую-
чому входу блокує роботу інтегратора 8.

З приходом переднього фронту вихідного ім-
пульсу дільника частоти 20 (фіг. 2й) одновібрато-
ра 21 формує одиночний імпульс (фіг. 2з), по яко-
му схема виділення періоду 14 формує додатний
імпульс тривалістю $2T$ (фіг. 2е), де T - період ви-
хідного коливання генератора 1. По цьому імпульсу
перша логічна схема 15 виділяє один вихідний ім-
пульс лічильного тригера 13 тривалістю T , що по-
ступає на вхід S RS-тригера 16 і встановлює на йо-
го виході високий рівень напруги (фіг. 2л). Ця на-
пруга поступає на керуючий вхід інтегратора 8 і
дозволяє його роботу.

Розпочинається перший півперіод інтегруван-
ня протягом часу T .

В цей півперіод вхід інтегратора 8 через третій
комутатор 6 та повторювач 7 підключений до ви-
ходу аналогового інвертора 18, на якому діє інвер-
сна напруга до тої, що описується виразом (4)
(фіг. 2к').

Враховуючи те, що інтегратор 8, якщо його ви-
конати на операційному підсилювачі, інвертує на-
пругу, вихідна напруга інтегратора 8 буде додат-
ною (фіг. 2м), і на протязі часу T , що визначає
тривалість першого півперіоду інтегрування, буде
описуватися виразом

$$u'_{\text{вих8}}(t) = \frac{1}{R_i C_i} \int_0^T u'_{\text{ЕП}}(t) dt = \\ = \frac{K_n}{\tau_i} \int_0^T \left[U_2 + \left(U_1 \cdot e^{-\frac{T}{\tau_{\text{зб.}}} - U_2} \right) e^{-\frac{t_i}{\tau_{\text{зан.}}}} \right] e^{-\frac{t}{\tau_{\text{зб.}}}} dt,$$

де

$\tau_i = R_i C_i$ - стала інтегрування;

R_i, C_i - відповідно опір та ємність інтегратора.

Винесемо сталий член за знак інтегралу

$$u'_{\text{вих8}}(t) = \frac{K_n}{\tau_i} \left[U_2 + \left(U_1 e^{-\frac{T}{\tau_{\text{зб.}}} - U_2} \right) e^{-\frac{t_i}{\tau_{\text{зан.}}}} \right] \int_0^T e^{-\frac{t}{\tau_{\text{зб.}}}} dt.$$

Враховуючи, що

$$\int e^{ax} dx = \frac{1}{a} e^{ax}$$

одержимо вираз для напруги на інтеграторі 8 в кінці першого півперіоду інтегрування, тобто за час T

$$u'_{\text{вих8}}(t) = \frac{K_n \tau_{\text{зб.}}}{\tau_i} \left[U_2 + \left(U_1 e^{-\frac{T}{\tau_{\text{зб.}}} - U_2} \right) e^{-\frac{t_i}{\tau_{\text{зан.}}}} \right] \times \\ \times \left(e^{-\frac{t}{\tau_{\text{зб.}}}} - 1 \right) \quad (5)$$

Після цього вхід інтегратора 8 за допомогою третього комутатора 6 підключається до виходу аналогового елементу 5, на виході якого діє додатня напруга (фіг. 2к), що описується виразом (2).

Починається другий півперіод інтегрування. Напруга на виході інтегратора 5 починає зменшуватися. Цей процес зменшення напруги на виході інтегратора 8 можна описати виразом

$$U_{\text{вих8}}(t) = U_{\text{вих8}}(T) - \frac{1}{R_i C_i} \int_0^t U_{\text{ЕП}}(t) dt. \quad (6)$$

Підставивши в (6) вирази (5) і (2) та провівши спрощення одержимо

$$U_{\text{вих8}}(t) = \frac{K_n \tau_{\text{зб.}}}{\tau_i} \left\{ \left[U_2 + \left(U_1 e^{-\frac{T}{\tau_{\text{зб.}}} - U_2} \right) e^{-\frac{t_i}{\tau_{\text{зан.}}}} \right] \times \right. \\ \times \left(e^{-\frac{T}{\tau_{\text{зб.}}}} - 1 \right) - \left[U_1 - \left(U_1 - U_2 e^{-\frac{T}{\tau_{\text{зб.}}}} \right) e^{-\frac{t_i}{\tau_{\text{зан.}}}} \right] \times \\ \times \left(e^{-\frac{t}{\tau_{\text{зб.}}}} - 1 \right) \left. \right\} \quad (7)$$

Враховуючи те, що амплітуда напруги u_1 , якою здійснюється розряд конденсатора інтегратора 8, більша ніж u_2 , то час t_1 , на протязі якого напруга на виході інтегратора 8 стане рівною нулю, буде менший ніж період T . Позначимо різницю $T - t_1 = t_2$. В момент t_1 , коли напруга (7) стане рівною нулю, спрацює компаратор 9 і на його виході з'явиться імпульс високого рівня (фіг. 2н). По фронту цього імпульсу другий одновібратор 19 видасть короткий імпульс, який встановить лічильник імпульсів 26 та RS-тригер 16 в нульовий стан. Це заблокує роботу інтегратора 8.

Одночасно з цим друга логічна схема І 22 відділить імпульс, тривалість якого буде рівною t_2 (фіг. 2о). Цей імпульс дозволить проходження ім-

пульсів тактового генератора 24 через третю логічну схему І 25 на лічильник імпульсів 26 (фіг. 2п). По закінченні імпульсу тривалістю t_2 четвертий одновібратор 23 сформує короткий імпульс, яким числовий код з лічильника 26 перепишеться в регістр 27 і висвітиться на індикаторі 28. Одночасно вихід регістра 27 є виходом результату перетворення в цифровій формі, а вихідний імпульс четвертого одновібратора 23 є стробом готовності цього результату.

Цифровий еквівалент часу t_2 , протягом якого підраховуються імпульси лічильником 26, можна виразити через кількість імпульсів N_x

$$t_2 = \frac{N_x}{f},$$

де f - частота імпульсів тактового генератора 24.

Визначимо який же величині пропорційний виміряний інтервал часу

$$t_2 = T - t_1. \quad (8)$$

Щоб вияснити це, знайдемо чому рівний проміжок часу t_1 . Це можна зробити, прирівнявши вихідну напругу (7) інтегратора 8 до нуля, оскільки в момент t_1 напруга на виході інтегратора 8 стане рівною нулю, тобто

$$\frac{K_n \tau_{\text{зб.}}}{\tau_i} \left\{ \left[U_2 + \left(U_1 e^{-\frac{T}{\tau_{\text{зб.}}} - U_2} \right) e^{-\frac{t_i}{\tau_{\text{зан.}}}} \right] \left(e^{-\frac{T}{\tau_{\text{зб.}}}} - 1 \right) - \right. \\ \left. - \left[U_1 - \left(U_1 - U_2 e^{-\frac{T}{\tau_{\text{зб.}}}} \right) e^{-\frac{t_i}{\tau_{\text{зан.}}}} \right] \left(e^{-\frac{t_1}{\tau_{\text{зб.}}}} - 1 \right) \right\} = 0$$

Взявши до уваги, що при $x \ll 1$

$$e^x = 1 + \frac{x}{1} + \frac{x^2}{2!} + \dots$$

і враховуючи для спрощення виводу тільки два перших члени розкладу, одержимо

$$\left[U_2 + \left(U_1 - U_1 \frac{T}{\tau_{\text{зб.}}} - U_2 \right) e^{-\frac{t_i}{\tau_{\text{зан.}}}} \right] \left(-\frac{T}{\tau_{\text{зб.}}} \right) - \\ - \left[U_1 - \left(U_1 - U_2 + U_2 \frac{T}{\tau_{\text{зб.}}} \right) e^{-\frac{t_i}{\tau_{\text{зан.}}}} \right] \left(\frac{t_1}{\tau_{\text{зб.}}} \right) = 0$$

Звідси

$$t_1 = \frac{\left[U_2 + \left(U_1 - U_2 - U_1 \frac{T}{\tau_{\text{зб.}}} \right) e^{-\frac{t_i}{\tau_{\text{зан.}}}} \right] T}{U_1 - \left(U_1 - U_2 + U_2 \frac{T}{\tau_{\text{зб.}}} \right) e^{-\frac{t_i}{\tau_{\text{зан.}}}}} \quad (9)$$

Підставивши (9) у (8) знайдемо t_2

$$t_2 = T - t_1 = T \left(1 - \frac{\left[U_2 + \left(U_1 - U_2 - U_1 \frac{T}{\tau_{\text{зб.}}} \right) e^{-\frac{t_i}{\tau_{\text{зан.}}}} \right] T}{U_1 - \left(U_1 - U_2 + U_2 \frac{T}{\tau_{\text{зб.}}} \right) e^{-\frac{t_i}{\tau_{\text{зан.}}}}} \right)$$

Зробивши відповідні перетворення представимо останній вираз у такому виді

$$t_2 = T \frac{U_1 - U_2}{U_1} [1 +$$

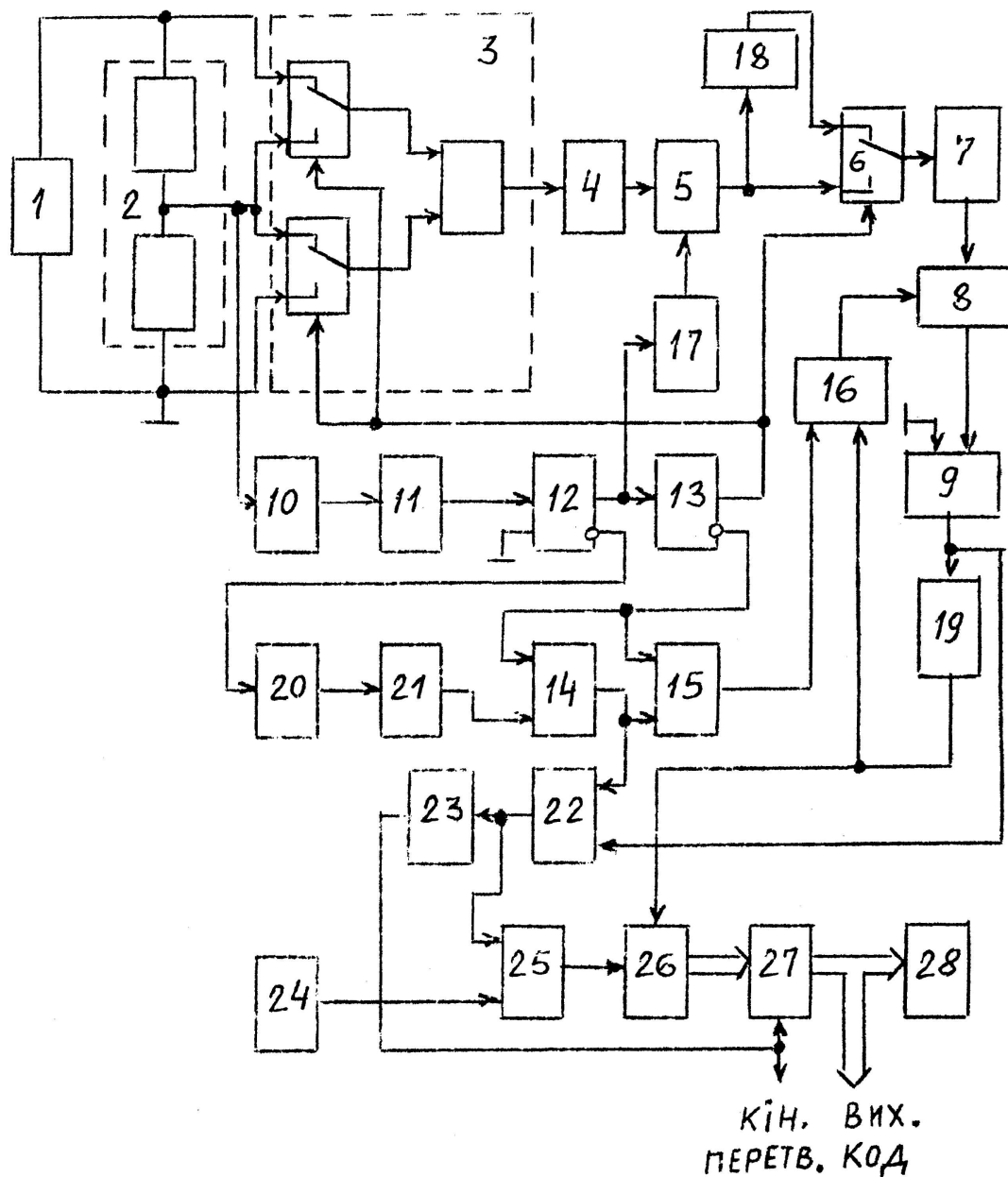
$$+ \frac{\left(\frac{U_1 - U_2}{U_1} - 2 \right) e^{-\frac{t_i}{\tau_{зап.}}} + \frac{T}{\tau_{заб.}} \left(\frac{U_2}{U_1} + 1 \right) e^{-\frac{t_i}{\tau_{зап.}}}}{1 - \left(\frac{U_1 - U_2}{U_1} + \frac{U_2}{U_1} \frac{T}{\tau_{заб.}} \right) e^{-\frac{t_i}{\tau_{зап.}}}} \quad (10)$$

Перший член виразу (10) пропорційний вимірюваній величині - відносній різниці амплітуд обмоток вихорострумів перетворювача $U_1 - U_2 / U_1$. Другий член - це похибка вимірювання, причому ця похибка стає рівною нулю, якщо вимірювана різниця амплітуд дорівнює нулю. Тобто похибка не є адитивною, а значить не обмежує порогової чутливості пристрою.

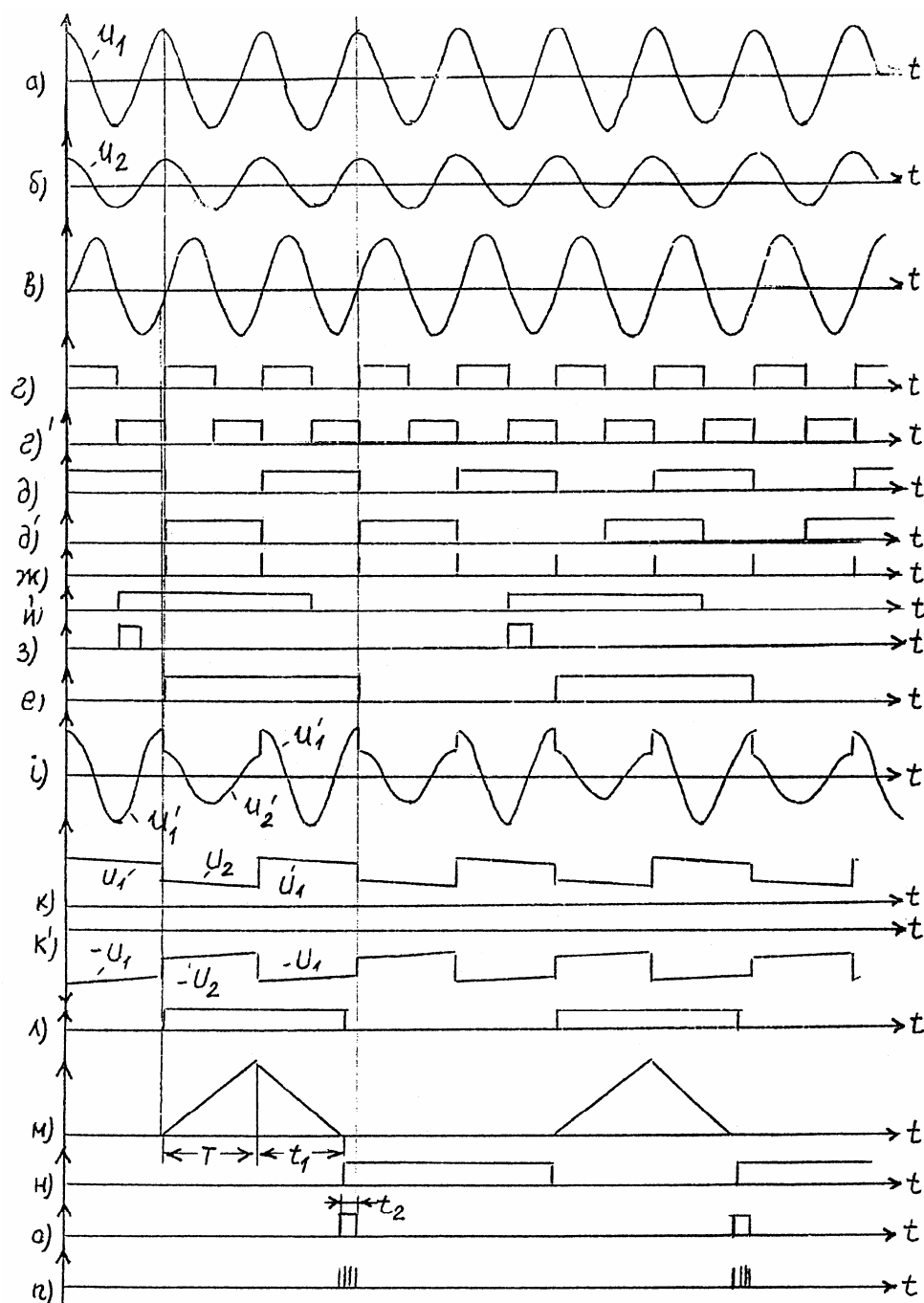
Отже, пристрій характеризується низьким порогом чутливості і забезпечує одержання результату вимірювання автоматично в цифровій формі

за час, рівний двом періодам вихідного коливання генератора 1.

Таким чином, введення в пристрій аналогового інвертора 18, третього комутатора 6, повторювача 7, інтегратора 8, другого компаратора 9, RS-тригера 16, дільника частоти 20, третього одновібратора 21, схеми виділення періоду 14, першої логічної схеми 15, другої логічної схеми 12, четвертого одновібратора 23, генератора тактових імпульсів 24, третьої логічної схеми 15, лічильника імпульсів 26 та регістра 27 вигідно відрізняє запропоноване технічне рішення від прототипу, бо дозволяє при низькій пороговій чутливості забезпечити вимірювання за час, рівний двом періодам вихідного коливання генератора 1 змінної напруги, автоматичний режим роботи пристрою та можливість узгодження його з комп'ютером.



Фиг. 1



Фіг. 2

ДП "Український інститут промислової власності" (Укрпатент)
 Україна, 01133, Київ-133, бульв. Лесі Українки, 26
 (044) 295-81-42, 295-61-97

Підписано до друку _____ 2002 р. Формат 60x84 1/8.
 Обсяг _____ обл.-вид. арк. Тираж 35 прим. Зам. _____

УкрІНТЕІ, 03680, Київ-39 МСП, вул. Горького, 180.
 (044) 268-25-22