



СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) SU (11) 1713107 A1

(51)5 Н 04 В 1/58

ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГКНТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

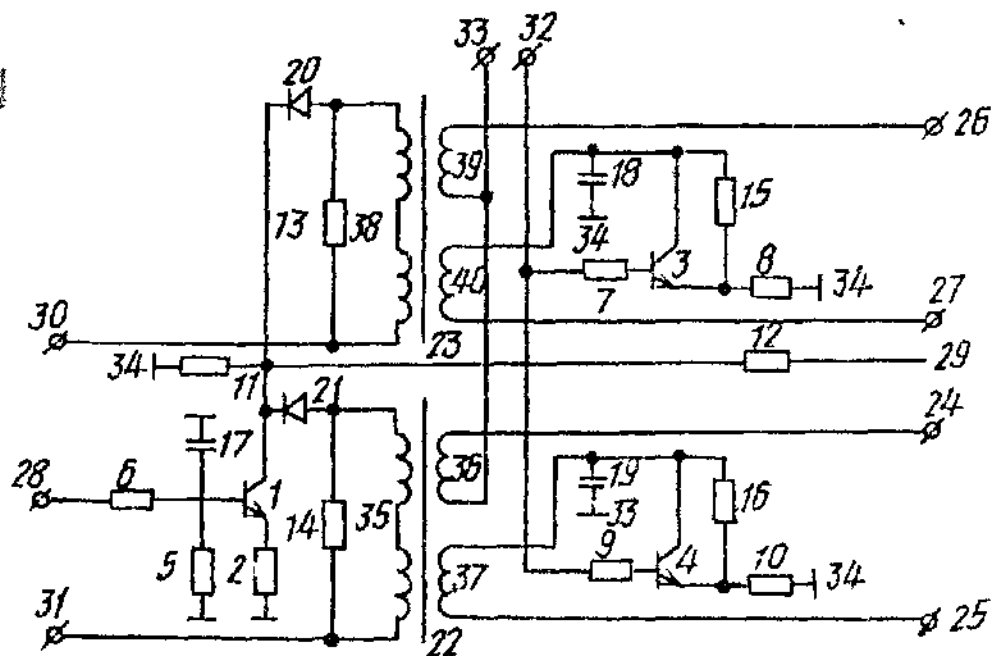
К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

1

(21) 4809420/09
(22) 02.04.90
(46) 15.02.92. Бюл. № 6
(71) Центральный научно-исследовательский институт связи
(72) Г.П. Абугов, В.Н. Литвиненко и А.М. Рахман
(53) 621.395.376(088.8)
(56) Бирюков В.А. и др. Аппаратура уплотнения ИКМ-12М для сельской связи. М.: Связь, 1976, с. 45-53.
(54) УСТРОЙСТВО ДЛЯ РАЗЪЕДИНЕНИЯ И ОБЪЕДИНЕНИЯ ЦИФРОВЫХ КАНАЛОВ

2

(57) Изобретение относится к технике электрической связи. Цель изобретения — уменьшение временных искажений коммутируемых сигналов. С этой целью в устройстве коллектор первого транзистора 1 соединен через первый и второй диоды 20 и 21 с выводами первых обмоток трансформаторов 22 и 23, вторые обмотки которых подключены к шинам 27, 28 и 29, 30 соответственно первого и второго цифрового каналов. 1 ил.



РПФ-К

(19) SU (11) 1713107 A1

для разъединения и объединения цифровых каналов.

Устройство содержит первый транзистор 1, эмиттер которого соединен с первым выводом первого резистора 2, второй 3 и третий 4 транзисторы, с второго по тринадцатый резисторы 5-16, первый 17, второй 18 и третий 19 конденсаторы, первый 20 и второй 21 диоды, первый 22 и второй 23 трансформаторы, первую 24 и вторую 25 шины первого цифрового канала, первую 26 и вторую 27 шины второго цифрового канала, входную 28 и выходную 29 шины цифрового потока, первую 30 и вторую 31 входные шины импульсного питания, входную шину 32 порогового напряжения, шину 33 питания и общую шину 34. При этом первый трансформатор 22 выполнен с первой 35, второй 36 и третьей 37 обмотками, а второй трансформатор 23 - с первой 38, второй 39 и третьей 40 обмотками.

В устройстве база первого транзистора 1 соединена с первым выводом первого конденсатора 17, а первый вывод третьего резистора 6 соединен с входной шиной 28 цифрового потока. База второго транзистора 3 соединена с первым выводом четвертого резистора 7. Эмиттер второго транзистора 3 соединен с первым выводом пятого резистора 8. База третьего транзистора 4 соединена с первым выводом шестого резистора 9. Эмиттер третьего транзистора 4 соединен с первым выводом седьмого резистора 10, второй вывод которого подключен к общей шине 33, которая соединена также с вторыми выводами первого 1, второго 5, пятого 8 и восьмого 11 резисторов, с вторым выводом первого конденсатора 17 и с первыми выводами второго 18 и третьего 19 конденсаторов. При этом выходная шина 29 цифрового потока соединена с первым выводом девятого резистора 12.

В устройстве, кроме того, коллектор первого транзистора 1 соединен с вторыми выводами восьмого 11 и девятого 12 резисторов и с катодами первого 20 и второго 21 диодов. Аноды первого 20 и второго 21 диодов соединены с первыми выводами соответственно десятого 13 и одиннадцатого 14 резисторов и с первыми выводами первых обмоток 38 и 35 соответственно второго 23 и первого 22 трансформаторов. Вторые выводы первых обмоток 38 и 35 второго 23 и первого 22 трансформаторов соединены с вторыми выводами соответственно десятого 13 и одиннадцатого 14 резисторов соответственно с первой 30 и второй 31 входными шинами импульсного питания. Вторые обмотки 36 и 39 первого 22 и второ-

го 23 трансформаторов подключены первыми выводами к шине 33 питания. Вторые обмотки 36 и 39 первого 22 и второго 23 трансформаторов подключены также вторыми выводами к первым шинам 24 и 26 соответственно первого и второго цифровых каналов. Первые выводы третьих обмоток 37 и 40 первого 22 и второго 23 трансформаторов соединены с вторыми шинами 27 и 25 соответственно второго и первого цифровых каналов. Вторые выводы третьих обмоток 37 и 40 первого 22 и второго 23 трансформаторов соединены с вторыми выводами соответственно третьего и второго конденсаторов 19 и 18, с коллекторами соответственно третьего 4 и второго 3 транзисторов и с первыми выводами соответственно тринадцатого 16 и двенадцатого 15 резисторов. Вторые выводы тринадцатого 16 и двенадцатого 15 резисторов соединены с эмиттерами соответственно третьего 4 и второго 3 транзисторов. При этом вторые выводы четвертого 7 и шестого 9 резисторов подключены к входной шине 32 порогового напряжения, а вторые выводы второго 5 и третьего 6 резисторов подключены к базе первого транзистора 1.

Устройство для разъединения и объединения цифровых каналов работает следующим образом.

Цифровой поток со скоростью передачи 64 кбит/с с входной шины 28 цифрового потока подается на базу первого транзистора 1 посредством третьего 6 и второго 5 резисторов, образующих делитель напряжения. При этом третий резистор 6 и первый конденсатор 17 образуют интегрирующую цепь, обеспечивающую снижение крутизны импульсов цифрового потока.

По первой 30 и второй 31 входным шинам импульсного питания подается импульсное питание, обеспечивающее разделение цифрового потока со скоростью передачи 62 кбит/с на два цифровых канала со скоростью передачи 32 кбит/с. Если импульсное питание появляется на первой входной шине 30 импульсного питания, то информация проходит через второй трансформатор 23 на первую 26 и вторую 27 шины второго цифрового канала. Если импульсное питание появляется на второй входной шине 31 импульсного питания, то информация проходит через первый трансформатор 22 на первую 24 и вторую 25 шины первого цифрового канала. Ответные сигналы, поступающие по первым 29 и 25 и вторым 26 и 27 шинам первого и второго цифровых каналов после преобразования с помощью первого 22 и второго 23 трансформаторов суммируются в точке соединения первого 20 и вто-

ного 21 диодов а результат суммирования проходит через девятый резистор 12 на выходную шину 29 цифрового потока. При этом через вторые обмотки 36 и 39 первого 22 и второго 23 трансформаторов с шины 33 питания поступает дистанционное питание цифровых телефонных аппаратов. Третий транзистор 4 совместно с шестым 9, седьмым 10 и тринадцатым 16 резисторами и второй транзистор 3 совместно с четвертым 7, пятым 8 и двенадцатым 15 резисторами обеспечивают предотвращение потребления тока при коротком замыкании первых шин 24 и 26 первого и второго цифровых каналов и вторых шин 25 и 27 первого и второго цифровых каналов. На базу третьего транзистора 4 через шестой резистор 9 с шины 32 порогового напряжения поступает напряжение, при коротком третий транзистор 4 находится в режиме насыщения, если ток нагрузки в первом цифровом канале не превышает максимального тока потребления цифрового телефонного аппарата. При этом ток ограничивается седьмым резистором 10. В случае увеличения тока третий транзистор постепенно закрывается за счет напряжения на седьмом резисторе 10, а через тринадцатый резистор 16 начинает протекать ток. При полном закрывании третьего транзистора 4 ток ограничивается седьмым 10 и тринадцатым 16 резисторами. Работа второго транзистора 3 совместно с четвертым, пятым и двенадцатым резисторами 7, 8 и 15 происходит аналогично работе третьего транзистора 4 совместно с шестым 9, седьмым 10 и тринадцатым 16 транзисторами.

Формула изобретения

Устройство для разъединения и объединения цифровых каналов, содержащее первый транзистор, эмиттер которого соединен с первым выводом первого резистора, база первого транзистора соединена с первым выводом первого конденсатора, второй резистор, третий резистор, первый вывод которого соединен с входной шиной цифрового потока, второй транзистор, база которого соединена с первым выводом четвертого резистора, эмиттер второго транзистора соединен с первым выводом пятого резистора, третий транзистор, база которого соединена с первым выводом шестого резистора, а

эмиттер — с первым выводом седьмого резистора, второй вывод которого подключен к общей шине, которая соединена также с вторыми выводами первого, второго, пятого и восьмого резисторов, с вторым выводом первого конденсатора, с первыми выводами второго и третьего конденсаторов, первый и второй диоды, первый и второй трансформаторы, выходную шину цифрового потока, которая соединена с первым выводом девятого резистора, десятый, одиннадцатый, двенадцатый и тринадцатый резисторы, первый и вторые шины первого и второго цифровых каналов, первую и вторую входные шины импульсного питания, входную шину порогового напряжения и шину питания, отличающееся тем, что, с целью уменьшения временных искажений коммутируемых сигналов, коллектор первого транзистора соединен с вторыми выводами восьмого и девятого резисторов и с катодами первого и второго диодов, аноды которых соединены соответственно с первыми выводами десятого и одиннадцатого резисторов и с первыми выводами первых обмоток соответственно второго и первого трансформаторов, вторые выводы которых соединены с вторыми выводами соответственно десятого и одиннадцатого резисторов и соответственно с первой и второй входными шинами импульсного питания, вторые обмотки первого и второго трансформаторов подключены первыми выводами к шине питания, а вторыми выводами — к первым шинам соответственно первого и второго цифровых каналов, первые выводы третьих обмоток первого и второго трансформаторов соединены с вторыми шинами цифровых каналов, вторые выводы третьих обмоток первого и второго трансформаторов соединены с вторыми выводами соответственно третьего и второго конденсаторов, коллекторами соответственно третьего и второго транзисторов и первыми выводами соответственно тринадцатого и двенадцатого резисторов, вторые выводы которых соединены с эмиттерами соответственно третьего и второго транзисторов, вторые выводы четвертого и шестого резисторов подключены к входной шине порогового напряжения, а вторые выводы второго и третьего резисторов подключены к базе первого транзистора.

1713107

Редактор Э.Слиган Составитель В.Литвиненко Корректор Э.Лончакова
Техред М.Моргентал

Заказ 545 Тираж Подписное
ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101

