



СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1503057** **A1**

(51) 4 Н 03 Н 17/00

ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГНТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

И АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 4265741/24-09

(22) 22.06.87

(46) 23.08.89. Бюл. № 31

(72) А.Я.Шильберг, М.Н.Соловук
и Ю.Н.Голобородько

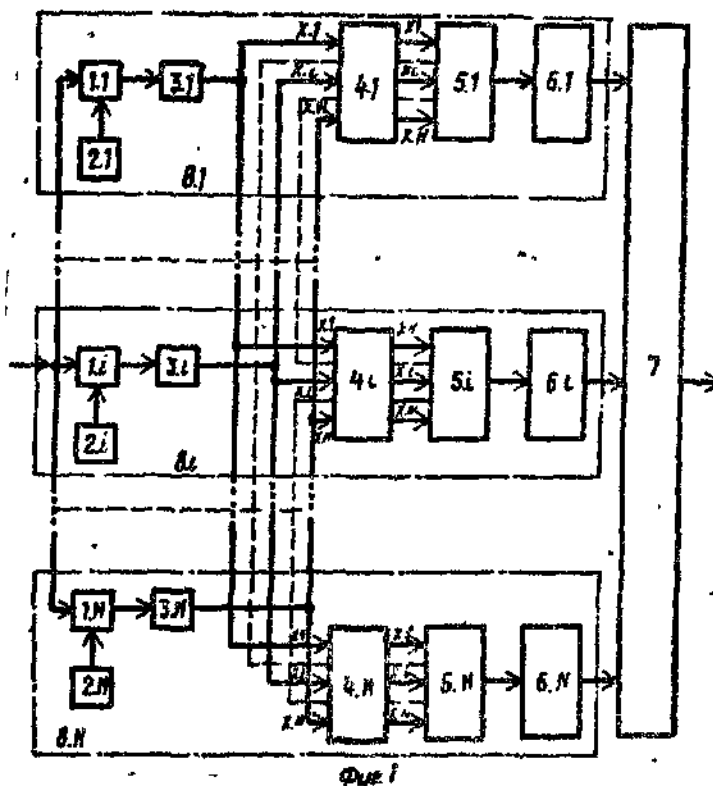
(53) 681.32(088.8)

(56) Беляев В.С. Цифровой согласо-
ванный фильтр для обработки состав-
ного частотно-манипулированного сиг-
нала. - Радиотехника, 1984, № 3,
с. 94-96.

(54) ЦИФРОВОЙ СОГЛАСОВАННЫЙ ФИЛЬТР

(57) Изобретение относится к радио-
технике и позволяет повысить качест-

во фильтрации. Цифровой согласо-
ванный фильтр содержит частотные кана-
лы 8, состоящие каждый из перемножи-
теля 1, генератора 2 опорных частот,
фильтра 3, канального распределе-
теля 4, аналогового сумматора 5 и АЦП
6, а также решающее устройство 7.
Цель достигается за счет обеспечения
сглаживания шумов АЦП 6 в каждом час-
тотном канале 8 с помощью введенных
распределителя 4 и сумматора 5, ко-
торые осуществляют матричное преоб-
разование сигнала N-мерного аналого-
вого вектора в соответствии с матри-
цей Адамара. 6 ил.



РПФ-К

SU (11) **1503057** **A1**

Изобретение относится к радиотехнике, в частности к устройствам согласованной фильтрации сигналов, и может быть использовано в системах передач информации при приеме сложных шумоподобных сигналов - радиочастотных колебаний с различными несущими частотами.

Цель изобретения - повышение качества фильтрации за счет сглаживания шумов аналого-цифровых преобразователей.

На фиг.1 приведена структурная электрическая схема цифрового согласованного фильтра, на фиг.2 и 3 - примеры выполнения канального распределителя и аналогового сумматора, на фиг.4 и 5 - примеры выполнения решающего устройства; на фиг.6 - временные диаграммы, поясняющие работу решающего устройства.

Цифровой согласованный фильтр содержит перемножители 1.1-1.N, генераторы 2.1-2.N опорных частот, фильтры 3.1-3.N, канальные распределители 4.1-4.N, аналоговые сумматоры 5.1-5.N, аналого-цифровые преобразователи (АЦП) 6.1-6.N, решающие устройства 7 и частотные каналы 8.1-8.N.

Аналоговый сумматор 5 содержит резисторы 9 и операционный усилитель 10.

Решающее устройство содержит буферные регистры 11.1-11.N, регистр сдвига, сумматор 13 по модулю 2, схему 14 сдвигов M-последовательности, коммутаторы 15.1-15.(N-1), сумматор 16 и блок 17 управления.

Цифровой согласованный фильтр работает следующим образом.

Входной сигнал при помощи перемножителей 1.1-1.N, генераторов 2.1-2.N опорных частот и фильтров 3.1-3.N разделяется на N частотных каналов и преобразуется в частоту, необходимую для работы АЦП 6.1-6.N. На выходе фильтров 3.1-3.N сигнал представляется N-мерным аналоговым вектором. Затем с помощью канальных распределителей 4.1-4.N и аналоговых сумматоров 5.1-5.N осуществляется матричное преобразование сигнала N-мерного аналогового вектора в соответствии с матрицей Адамара (N x N).

В качестве примера на фиг.2а приведена схема канального распределителя 4.3 и аналогового сумматора 5.3 для варианта выполнения сумматора,

как суммирующего операционного усилителя для цифрового согласованного фильтра, содержащего четыре частотных канала. Канальный распределитель 4.3 выполнен в соответствии с третьей строкой матрицы Адамара размером (4 x 4) (фиг.2б). Затем с помощью АЦП осуществляется преобразование аналогового представления сигнала в цифровое, а затем с помощью решающего блока 7 осуществляется обратное матричное преобразование сигнала N-мерного дискретного вектора.

Обратным преобразованием восстанавливается сигнал и происходит сглаживание шумов АЦП.

Выясним, как изменяется дисперсия ошибки σ^2 , вносимой АЦП: при N-канальном приеме входного вектора.

Пусть $E = E(i, j)$ - N x N - матрица коммутации. Тогда вклад j-й координаты вектора $x(t)$ в величину сигнала на выходе АЦП i-го канала определяются выражением

$$\eta_i = \sum_{j=1}^N E_{ij} \psi_j + \delta_i, \quad (1)$$

где ψ_j - сигнал, соответствующий j-й координате вектора на входе АЦП i-го канала в предположении, что шум отсутствует, δ_i - ошибка, вносимая АЦП i-го канала.

В матричной форме (1) принимает вид $\eta = E\psi + \delta$.

Если шумы отсутствуют, то преобразованный вектор $x(t)$ на выходе АЦП имеет вид $\Omega = E^{-1}\eta$.

Предположим, что математическое ожидание величины δ , равно нулю, т.е.

$$M[\delta_i] = 0, \quad (2)$$

а ошибки различных АЦП не коррелированы

$$M[\delta_k \delta_t] = \sigma^2 \delta_k \delta_t, \quad (3)$$

где σ^2 - среднеквадратическое значение ошибки АЦП.

Тогда анализ помехоустойчивости устройства можно осуществить с помощью вектора

$$\Omega = \Omega - \psi = E^{-1}\eta - E^{-1}\eta + E^{-1}\delta = E^{-1}\delta$$

с элементами, среднеквадратические отклонения которых определяются по формуле

$$\sigma^2 = M[N^{-2} \text{tr}((E^{-1}\delta)(E^{-1}\delta)^T)]. \quad (4)$$

В (4) очевидны следующие преобразования:

$$e^2 = N^{-2} M [t_r ((E^{-1} \hat{y}) \cdot (E^{-1} \hat{y})^T)] = \\ = N^{-2} t_r (M [(E^{-1} \hat{y}) (E^{-1} \hat{y})^T]) = N^{-2} t_r \times \\ \times (M [E^{-1} (\hat{y} \hat{y}^T) (E^{-1})^T]) = N^{-2} t_r (E^{-1} M \times \\ \times [\hat{y} \hat{y}^T] (E^{-1})^T).$$

С учетом (3) последнее выражение для e^2 принимает вид

$$e^2 = N^{-2} t_r (E^{-1} \cdot N G^2 E_N (E^{-1})^T) = \\ = N^{-1} G^2 t_r (E^{-1} (E^{-1})^T) = N^{-1} G^2 t_r \times \\ \times (E^T E)^{-1}. \quad (5)$$

Дальнейшие преобразования в (5) зависят от типа матрицы E . Допустим, E - матрица Адамара с элементами $+1$ и -1 . Тогда

$$E^T E = N \cdot E_N. \quad (6)$$

Подставляя (6) в (5), получают

$$e^2 = N^{-1} G^2 t_r (N E_N)^{-1} = N^{-1} G^2 t_r \times \\ \times (N^{-1} E_N) = G^2 / N. \quad (7)$$

Таким образом, при использовании для коммутации матрицы Адамара с элементами $+1$ и -1 дисперсия ошибки уменьшаются в N раз. Если число каналов N достаточно велико, то для коммутации может быть использовано $(0,1)$ матрица W_N , полученная из $(N+1) \times (N+1)$ матрицы Адамара исключением первого столбца и первой строки и заменой элементов -1 на 1 , а 1 на 0 . Для таких матриц среднеквадратическая ошибка e стремится к величине G^2 / N если $N \rightarrow \infty$.

На фиг.3а приведена структурная схема канального распределителя 4.6 и аналогового сумматора 5.6 для варианта выполнения сумматора в виде резистивной матрицы для цифрового согласованного фильтра, содержащего семь частотных каналов. Канальный распределитель (фиг.3б) выполнен в соответствии с шестой строкой $0,1$ матрицы, размером 7×7 , матрица $0,1$ получена из матрицы Адамара размером 8×8 .

Решающий блок 7 обеспечивает обратное преобразование обрабатываемого сигнала в цифровой форме. Пример выполнения решающего блока 7, реализующего умножение на матрицу, обратную матрице Адамара, или на матрицу, обратную матрице ω , приведен на фиг.4а и б.

Процесс обратного преобразования осуществляется за N тактов (фиг.5). В первый такт двоичные числа, содержащиеся в буферных регистрах, умножаются на $+1$, из которых состоит первая строка матрицы E . Для этого с

выхода 17.2 блока 17 управления на первые управляющие входы коммутаторов 15.1-15.($N-1$) подается уровень напряжения, соответствующий значению логического "0", что позволяет подключить к входам сумматора 16 прямые выходы буферных регистров 11.1-11. N . Начиная с второго такта на первых управляющих входах коммутаторов 15.1-15.($N-1$) устанавливается уровень напряжения, соответствующий логической "1", а на вторые управляющие входы коммутаторов 15.1-15. N подаются уровни напряжения, соответствующие значениям элементов M -последовательности длины $T = N - 1 = 2^m - 1$ со схемы, состоящей из регистра 12 сдвига с сумматором 13 по модулю два в цепи обратной связи и схемы 14 формирования всех сдвигов M -последовательности. Так как элементами M -последовательности являются 0 и 1, а матрица Адамара состоит из ± 1 , причем построение матрицы Адамара осуществляется по правилу

$$\begin{array}{lcl} 0 & \longrightarrow & +1, \\ 1 & \longrightarrow & -1, \end{array}$$

то, значит, при поступлении на второй управляющий вход коммутатора 15.1 0 он должен обеспечить подключение к входам сумматора 16 прямых выходов соответствующего буферного регистра 11.($i-1$), а при поступлении на второй управляющий вход коммутатора 15.1 1 к входам сумматора 16 подключаются инверсные выходы соответствующего буферного регистра 11.($i-1$), т.е. на вход сумматора 16 подается дополнительный код (с точностью до единицы младшего разряда) двоичного числа, хранящегося в этом буферном регистре, что по существу и заменяет операцию его умножения на -1 . Так как первый столбец матрицы Адамара состоит из $+1$, то прямые выходы первого буферного регистра 11.1 подключаются к входам сумматора 16 без участия какого-либо коммутатора. В каждый из последующих тактов элементы вектора \hat{y} умножаются на поступающие со схемы формирования M -последовательности элементы циклически сдвинутых копий исходной M -последовательности. В каждый из тактов формируется одна n -разрядная компонента \hat{x}_i вектора выходного сигнала \hat{x} . Разрядность компонент вектора \hat{x} определяется разрядностью ЦАП.

Цифровому согласованному фильтру, использующему пару преобразований $(0,1)$ - матрицы ω , соответствует схема решающего устройства 7, представленного на (фиг.4б). По сравнению с решающим устройством 7 на фиг.4а в этой схеме используется на один буферный регистр меньше, существенно упрощена схема коммутаторов, так как элементами M -последовательности так же, как и элементами матрицы ω являются 0 и 1, и отпадает необходимость осуществлять преобразования содержимого буферных регистров в дополнительные коды, не используется второй выход БУ.

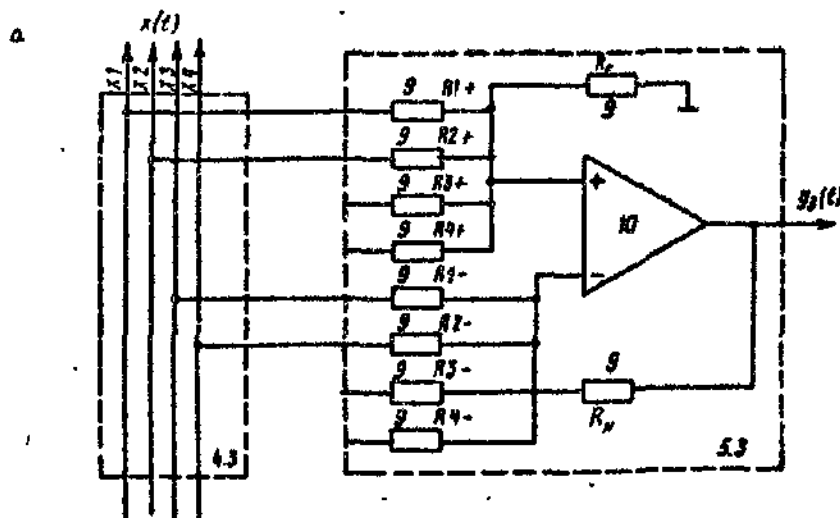
В остальном принцип работы устройства 7 на фиг.4б аналогичен принципу работы устройства 7 на фиг.4а.

До начала преобразования в регистр 12 должно быть записано нулевое начальное состояние, соответствующее или второй строке матрицы Адамара E , или первой строке матрицы ω .

Работа решающего устройства и цифрового согласованного фильтра в целом начинается по команде "Пуск", поступающей на вход блока 17, который на своих выходах 17.1-17.3 формирует последовательности управляющих импульсов (фиг.5), которые обеспечивают преобразование сигналов.

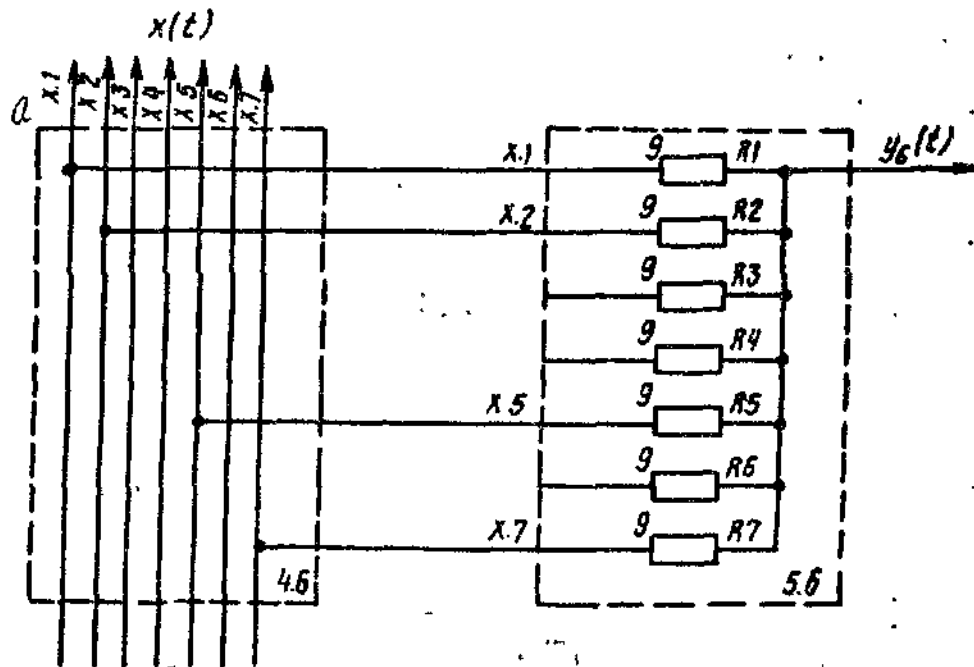
Ф о р м у л а и з о б р е т е н и я

Цифровой согласованный фильтр, содержащий N частотных каналов, каждый из которых состоит из последовательно соединенных перемножителя, первый вход которого является входом частотного канала, фильтра, генератора опорных частот, выход которого подключен к второму входу перемножителя, и аналого-цифрового преобразователя, выход которого является выходом частотного канала, решающее устройство, i -й вход которого ($i = 1, 2, \dots, N$) соединен с выходом i -го частотного канала, а выход решающего устройства является выходом цифрового согласованного фильтра, входом которого являются соединения между собой входы частотных каналов, отличающийся тем, что, с целью повышения качества фильтрации за счет сглаживания шумов аналого-цифровых преобразователей, в каждый из N частотных каналов введены последовательно соединенные каналный распределитель и аналоговый сумматор, выход которого соединен с входом аналого-цифрового преобразователя, а i -е входы каналных распределителей всех N частотных каналов подключены к выходу фильтра i -го частотного канала.



$$E = \begin{bmatrix} + & + & + & + \\ + & + & - & - \\ + & - & + & - \\ + & - & - & + \end{bmatrix}$$

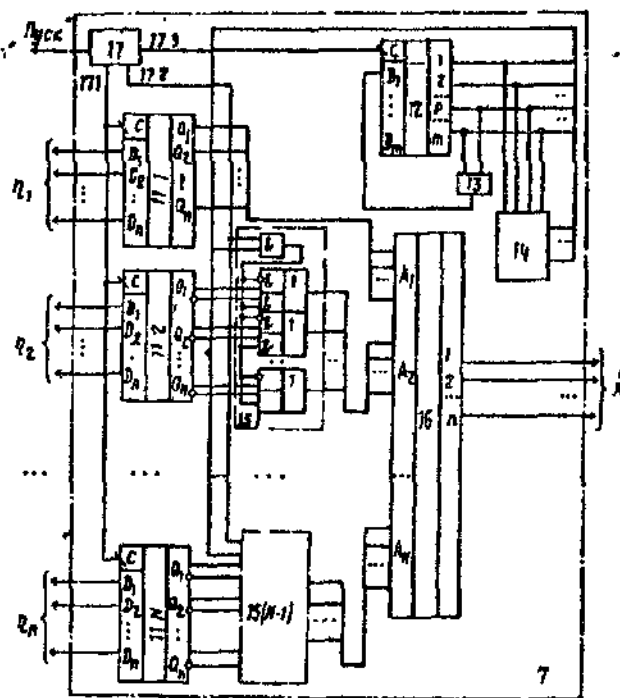
Фиг. 2



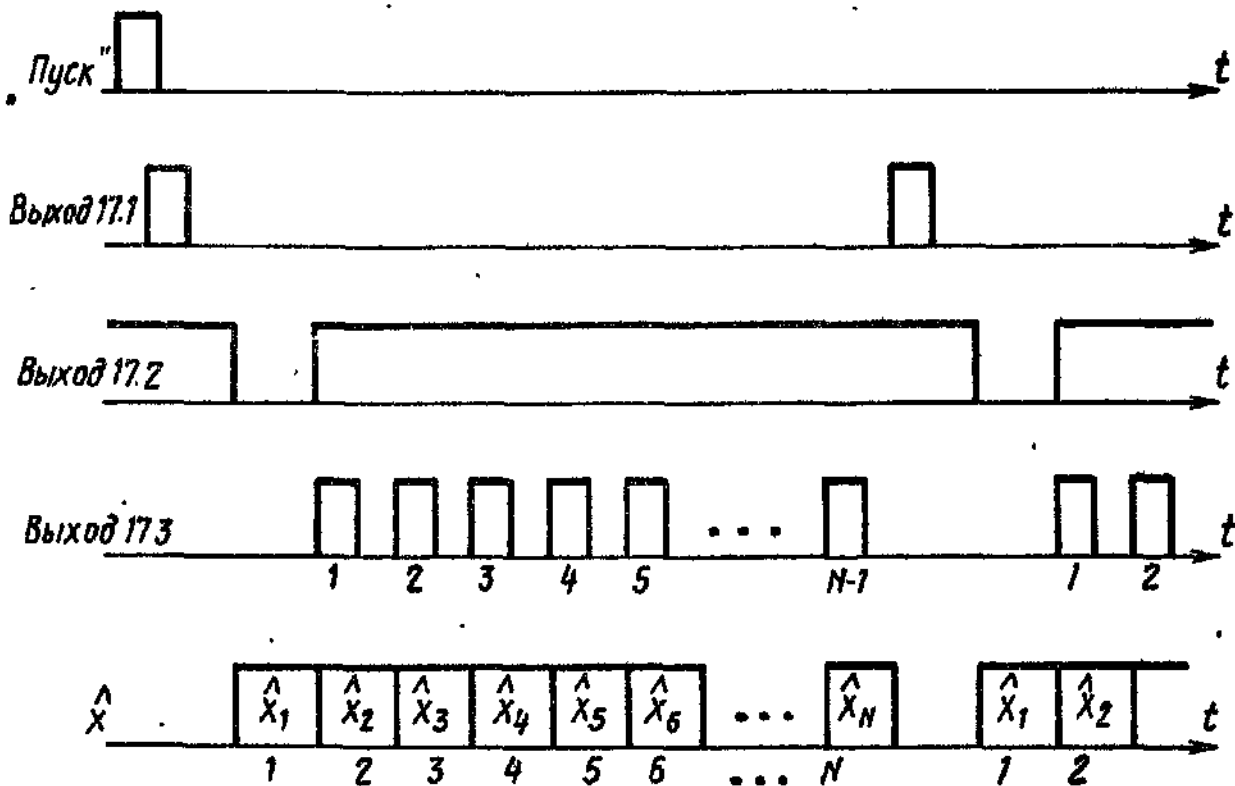
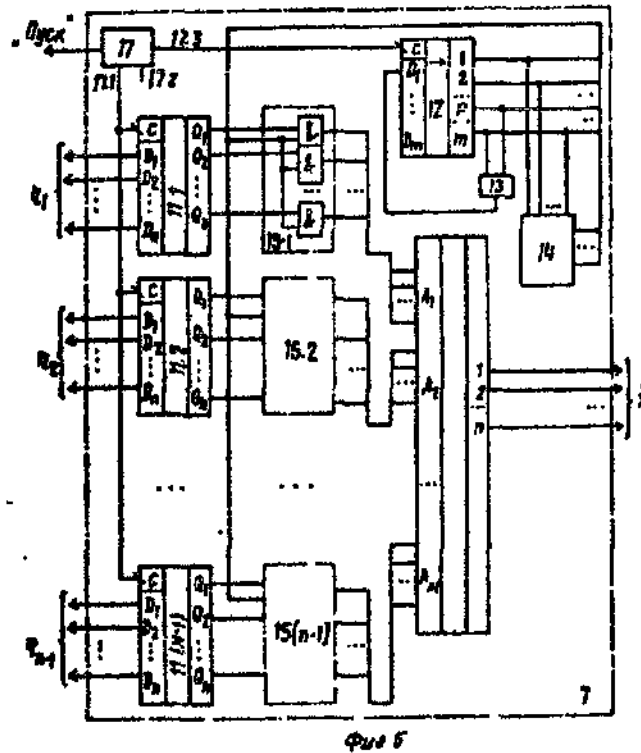
б

$$\omega = \begin{bmatrix} 0 & 0 & 1 & 0 & 1 & 1 & 1 \\ 0 & 1 & 0 & 1 & 1 & 1 & 0 \\ 1 & 0 & 1 & 1 & 1 & 0 & 0 \\ 0 & 1 & 1 & 1 & 0 & 0 & 1 \\ 1 & 1 & 1 & 0 & 0 & 1 & 0 \\ 1 & 1 & 0 & 0 & 1 & 0 & 1 \\ 1 & 0 & 0 & 1 & 0 & 1 & 1 \end{bmatrix}$$

Фиг. 3



Фиг. 4



фиг. 6

Составитель С.Музычук

Редактор О.Головач

Техред М.Лидык

Корректор О.Щипле

Заказ 5085/57

Тираж 884

Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР

113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101