



УКРАЇНА

(19) UA

(11) 81208

(13) C2

(51) МПК (2006)

G06F 15/00

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІОПИС
ДО ПАТЕНТУ НА ВІНАХІД

(54) ПРОСТОРОВИЙ ПРИСТРІЙ ДЛЯ ОБРОБКИ ІНФОРМАЦІЇ І СПОСІБ ОБРОБКИ ІНФОРМАЦІЇ

1

2

(21) а200706100

(22) 01.06.2007

(24) 10.12.2007

(72) ЗАРВАНИЦЬКИЙ ЮРІЙ БОГДАНОВИЧ, UA

(73) ЗАРВАНИЦЬКИЙ ЮРІЙ БОГДАНОВИЧ, UA

(56) EP 0696001 A1, 07.02.1996

RU 2137192 C1, 10.09.1999

RU 2248626 C2, 22.03.2001

RU 2146389 C1, 10.03.2000

RU 2084953 C1, 20.07.1997

EP 0610938 A1, 17.08.1994

US 20010021192 A1, 13.09.2001

WO 9926429 A2, 27.05.1999

(57) 1. Просторовий пристрій для обробки цифрової і/або аналогової інформації, що містить пристрої керування, пристрої введення/виведення, групи логічних елементів, зв'язані між собою і з пристроями введення/виведення інформаційними і адресними шинами, **який відрізняється тим**, що групи логічних елементів розташовані у вузлах просторової структури, кожен з яких утворений щонайменше трьома ізольованими шинами, орієнтованими у різних напрямках, причому кожен вузол містить керовані з'єднувальні елементи, приєднані між шинами і виводами логічних елементів, причому керовані з'єднувальні елементи виконані із здатністю необоротно або оборотно змінювати свій фізичний стан під дією керуючих сигналів.

2. Пристрій за п. 1, **який відрізняється тим**, що як логічні елементи використані штучні нейрони, а як

керовані з'єднувальні елементи використані синапси.

3. Пристрій за п. 1, **який відрізняється тим**, що як логічні елементи використані кубіти.

4. Пристрій за п. 1, **який відрізняється тим**, що логічні елементи є електронними і/або оптичними, і/або магнітними елементами.

5. Пристрій за п. 1, **який відрізняється тим**, що логічні елементи і керовані з'єднувальні елементи є енергонезалежними.

6. Пристрій за п. 1, **який відрізняється тим**, що кожна шина бере участь в утворенні щонайменше двох просторових вузлів.

7. Спосіб обробки інформації в просторовому пристрої для обробки інформації за пп. 1-6, який включає введення/виведення оброблюваних даних і керування власне процесом обчислень, **який відрізняється тим**, що подають сигнали керування фізичним станом керованих з'єднувальних елементів за протоколом, при цьому входи і виходи одних логічних елементів з'єднують з входами і виходами інших логічних елементів, розташованих в різних просторових напрямках.

8. Спосіб за п. 7, **який відрізняється тим**, що масиви вхідних сигналів подають на шини вибраних площин просторового пристрою відповідно до протоколу, а масиви вихідних сигналів знімають одночасно з шин вибраних площин відповідно до протоколу.

Винахід відноситься до області обробки цифрової і/або аналогової інформації в електронних, оптичних, магнітних та інших системах і стосується просторового пристрою для обробки інформації, а також способу обробки інформації в просторовому пристрої для обробки інформації.

Ускладнення завдань обробки даних, пов'язаних, наприклад, з розпізнаванням образів, обробкою багатовимірних зображень у реальному масштабі часу, моделюванням нейронних мереж і т.п., пред'являє розробникам обчислювальних

пристроїв підвищені вимоги в частині продуктивності і гнучкості структури. Йдеться про оптимальну адаптацію функціональної структури пристроїв для обробки даних до завдань обробки змінних даних.

На сьогоднішній день пристрої для обробки інформації реалізуються у вигляді площинних (планарних) систем.

Спроби створення тривимірних інтегральних схем здійснювалися університетами, дослідницькими лабораторіями і окремими ученими ще з початку 70-х років минулого

(13) C2

(11) 81208

(19) UA

століття. Крім використання полікристалічного кремнію, зміну структури якого передбачалося здійснювати за допомогою лазерного променя, в цих роботах передбачалися й інші конструктивні рішення, що дозволяють розміщувати декілька двовимірних мікросхем одну над іншою.

Відомі інтегральні мікросхеми типу «програмована матрична логіка», які дозволяють створювати пристрої для обробки цифрової інформації шляхом зміни внутрішніх між'єднань в матрицях елементів «І» при жорстко заданих зв'язках з елементами «АБО». Відомі також інтегральні мікросхеми типу «програмовані логічні матриці», які дозволяють створювати пристрої для обробки цифрової інформації шляхом зміни внутрішніх між'єднань в матрицях елементів «І» та «АБО».

Відомі різноманітні пристрої для обробки даних, наприклад оптоелектронні вузли і нейрочіпи/нейропроцесори [наприклад, патенти РФ №2158020 №2137192] для обробки потоків оптичної інформації, сегнетоелектричні або базовані на інших фізичних принципах пристрої для зберігання і обробки даних.

З [патенту РФ 2248626 МПК⁷ G11F 11/4193, G11C 5/02, опубл. 20.02.2004], відома багатовимірна структура адресації для електронних пристроїв, що містять один чи кілька просторових елементів. Засіб для забезпечення можливості адресації в пристрої, що містить один чи кілька просторових елементів, що є елементами пам'яті, елементами дисплеїв, діодами, транзисторами і/або перемикальними/модульовальними елементами і створюють спільно зі вказаним засобом частину двовимірної або тривимірної матриці у складі вказаного пристрою, містить три набори електропровідних ліній або стрічкових електродів, що створюють додаткову частину вказаної матриці. Пристрій для зберігання і/або обробки даних або прийому, і/або обробки, і/або відображення сигналів містить вказаний засіб і більше, ніж одну матрицю, причому вказані матриці виконані у вигляді стопи, розташованої на основі, а пристрій утворює об'ємну структуру залежно від функціональних властивостей кожної матриці в стопі.

Таким чином, об'ємна структура пристрою утворена шляхом розташування у вигляді стопи по суті планарних матриць. Тому в ній здійснюються фактично двовимірна адресація елементів матриць, а також введення і виведення інформації.

Прототипом пристрою, що заявляється, є перепрограмований обчислювач для систем обробки інформації, відомий з [патенту РФ № 2146389 МПК⁷ G06F15/00, дата публікації 10.03.2000], що містить схему управління, що є процесором із зменшеним набором команд, входи/виходи якої з'єднані з внутрішньою шиною, до якої приєднані входи/виходи базових обчислювальних елементів, входи/виходи двох масивів локальної статичної пам'яті і входи/виходи контролера системної шини. У цьому обчислювальному пристрої базові обчислювальні

елементи з'єднані між собою лініями зв'язку за принципом «кожен з кожним» і приєднані окремими лініями зв'язку до схеми управління, а до внутрішньої шини приєднані входи/виходи контролера зовнішньої шини, до входів/виходів якого приєднані входи/виходи блоку високошвидкісних приймачів/передавачів, причому вказаний блок виконаний на високошвидкісних асинхронних приймачах/передавачах, що дозволяють використовувати електричні і оптичні лінії зв'язку і призначених для каскадування базових обчислювальних елементів.

Обчислювач призначений для вирішення завдання обробки зображення або будь-якої іншої інформації, що виконується в масштабі реального часу. Модуль може використовуватися як базовий осередок для реалізації багатоваріованої нейронної мережі із змінними параметрами.

Базові обчислювальні елементи використовуються для виконання простих арифметичних операцій, таких як додавання, віднімання, множення і обчислення порогових функцій.

Обчислювач реалізований на основі 8 перепрограмовуваних користувачем логічних мікросхем FPGA. Використання перепрограмовуваних користувачем мікросхем FPGA дозволяє вирішувати на одній і тій же платі задачі різного виду і реалізовувати нейронні мережі різного типу і розміру.

Недоліком вказаного обчислювача є те, що пристрій виконаний з можливістю з'єднання базових обчислювальних елементів з утворенням квазіпланарної обчислювальної структури. Надання йому просторової структури, що дозволяє розширити функціональні можливості і поліпшити гнучкість адаптації до виконуваних завдань, в описаному патенті не передбачено.

У основу винаходу поставлено задачу розробки просторового пристрою для обробки даних, в якому шляхом розміщення структурних логічних елементів у вузлах просторової структури, утвореної шинами, орієнтованими у різних напрямках, і утворення керованих зв'язків між вказаними структурними логічними елементами досягається розширення функціональності, поліпшення гнучкості, швидкодії і компактності пристрою для обробки даних.

Щодо пристрою завдання вирішується тим, що в просторовому пристрої для обробки цифрової інформації, що містить пристрої керування, пристрої введення/виведення, структурні логічні елементи, такі як логічні пристрої, групи логічних елементів, логічні елементи або компоненти логічних елементів, зв'язані між собою і з пристроями введення/виведення інформаційними і адресними шинами, згідно з винаходом структурні логічні елементи розташовані у вузлах просторової структури, кожний з яких утворений щонайменше трьома ізольованими шинами, орієнтованими у різних напрямках, причому кожен вузол містить керовані з'єднувальні елементи, приєднані між шинами, а також між входами і виходами, наприклад, інформаційними, керівними, живлення структурних логічних елементів,

причому керовані з'єднувальні елементи виконані зі здатністю необоротно або оборотно змінювати свій фізичний стан під дією керуючих сигналів.

У переважній формі виконання винаходу як структурні логічні елементи використані штучні нейрони, а як керовані з'єднувальні елементи використані штучні синапси.

У іншій переважній формі виконання винаходу як структурні логічні елементи використані кубіти, взаємодія між якими здійснюється напрямленими зв'язками квантово-механічної природи. Архітектура зв'язків визначається природою використовуваних кубітів і типом структури матеріалу (матриці).

У наступній переважній формі виконання як структурні логічні елементи використані елементи пам'яті.

Крім того, структурні логічні елементи можуть бути електронними і/або оптичними і/або магнітними елементами.

Структурні логічні елементи і керовані з'єднувальні елементи можуть бути виконані енергонезалежними.

Крім того, завданням винаходу є розробка способу обробки інформації в просторовому пристрої для обробки інформації, при якому шляхом цілеспрямованої дії на керовані з'єднувальні елементи між структурними логічними елементами, розташованими в різних просторових напрямках, здійснюють зміну просторової структури обчислювального пристрою з метою адаптації вказаної структури до виконуваного завдання.

Згідно з винаходом задача вирішена в способі обробки інформації в просторовому пристрої для обробки інформації, що включає введення/виведення оброблюваних даних і керування власне процесом обчислень, тим, що згідно з винаходом подають сигнали керування фізичним станом керованих з'єднувальних елементів за протоколом, при цьому входи і виходи одних логічних елементів з'єднують з входами і виходами інших логічних елементів, розташованих у різних просторових напрямках, з формуванням функціональної структури просторового пристрою для обробки інформації, адаптованої до завдання обробки інформації.

Завдяки просторовій структурі пристрою для обробки даних, згідно із запропонованим способом є можливість подачі масивів вхідних сигналів на будь-яку кількість шин вибраної площини (площин), і зняття масивів вихідних сигналів одночасно з будь-якої кількості шин вибраної площини (площин) без проміжного буферування, чим досягається збільшення швидкодії введення/виведення і обробки багатовимірної інформації в реальному масштабі часу.

Винахід ілюструється фігурами, на яких зображено:

Фіг.1 Тривимірний просторовий вузол;

Фіг.2 Фрагмент тривимірного просторового пристрою для обробки інформації, в якому обчислюються добутки вхідних змінних, необхідні для обчислення суми трьох змінних;

Фіг.3 Фрагмент тривимірного просторового пристрою для обробки інформації, в якому

обчислюються суми добутків і визначається сума трьох змінних;

Фіг.4 Тривимірний просторовий пристрій для обробки інформації, який обчислює суму трьох вхідних логічних змінних.

Опис наведений на прикладі структури і функціонування одного просторового вузла, який містить структурні логічні елементи (відповідають базовим обчислювальним елементам прототипу), які можуть бути виконані у вигляді окремих функціональних компонентів логічних елементів. У простому випадку - це, наприклад, діоди. Вузли просторової обчислювальної структури утворені трьома ізольованими шинами, які орієнтовані в ортогональних напрямках. Завдяки керованим з'єднувальним елементам, шини можуть бути з'єднані одна з іншою через діоди відповідно до заданого протоколу.

На фіг.1 зображений тривимірний просторовий вузол. Вузол утворений трьома, наприклад, електропровідними ізольованими одна від іншої шинами 1, 2, 3, орієнтованими, наприклад, уздовж осей прямокутної системи координат. Між кожною парою шин 1, 2, 3 приєднані компоненти логічних елементів, наприклад, у вигляді діодів 4, 5, 6, 7, 8, 9. Діоди приєднані до шин через керовані з'єднувальні елементи (наприклад, ключі) 10, 11, 12, 13, 14, 15. Ключі здатні оборотно або необоротно змінювати свій провідний стан. У простому випадку як керовані з'єднувальні елементи можуть бути використані плавкі перемички, які необоротно змінюють свій фізичний провідний стан унаслідок «пропалювання» при програмуванні пристрою для обробки інформації.

Даний просторовий вузол залежно від наявності керованих з'єднувальних елементів і потенціалів на шинах здатний виконувати прості логічні операції «І» чи «АБО», тобто реалізовувати ці логічні елементи.

Реалізація елементу «І». У початковому стані ключі 10, 11, 12, 13, 14, 15 розімкнені. На шини 1 і 2 подаються вхідні змінні, на шину 3 через резистор подається напруга E (наприклад $+5\text{ В}$). Замикаються ключі 11 і 13. Тоді на шині 3 буде сформовано логічний добуток вхідних змінних.

Реалізація елементу «АБО». У початковому стані ключі 10, 11, 12, 13, 14, 15 розімкнені. На шини 1 і 2 подаються вхідні змінні, на шину 3 через резистор подається напруга «спільної шини» (напруга 0 В). Замикаються ключі 10 і 14. Тоді на шині 3 буде сформована логічна сума вхідних змінних.

Для доказу універсальності пропонованого просторового пристрою для обробки інформації пропонується приклад організації суматора трьох логічних змінних $-(X_1 + X_2 + X_3)$. Таблиця істинності суми трьох логічних змінних має вигляд

X1	X2	X3	S
0	0	0	0
0	0	1	1

0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

Функція алгебри логіки у вигляді диз'юнктивної нормальної форми, записана на підставі таблиці істинності, має вигляд

$$S = X_1 + X_2 + X_3 = \bar{X}_1\bar{X}_2X_3 + \bar{X}_1X_2\bar{X}_3 + X_1\bar{X}_2\bar{X}_3 + X_1X_2X_3, \quad (1)$$

На фіг.2 показаний фрагмент тривимірного просторового пристрою для обробки інформації, в якому обчислюються добутки вхідних змінних $\bar{x}_1 \bar{x}_2 x_3$, $\bar{x}_1 x_2 \bar{x}_3$, $x_1 \bar{x}_2 \bar{x}_3$, $x_1 x_2 x_3$ згідно з формулою (1). Для спрощення тут показані тільки задіяні діоди; самі комутатори також не показані. Тобто на фіг.2 показаний тільки результат комутації.

На шини 16 і 19 подана шляхом зовнішньої комутації змінна \bar{x}_3 на 18 і 21 – x_3 , на 23 – x_2 , на 26 – \bar{x}_2 , на 17 – x_1 , на 20 – \bar{x}_1 .

Формування добутку $\bar{x}_1 x_2 x_3$ на шині 22. Для цього на шину 23 подається змінна x_2 , на шину 20 – \bar{x}_1 . Добуток $\bar{x}_1 x_2$ формується на шині 39 завдяки діодам, включеним в стрічному напрямі між шинами 23 і 39, 20 і 39, і зовнішній комутації шини 39 до джерела напруги E через резистор (утворюється двохходовий логічний елемент «І»). Далі добуток $\bar{x}_1 x_2$ на шині 39 і змінна, яка подається на шину 19, формують завдяки зустрічно включеним діодам між шинами 39 і 22, 19 і 22, і зовнішній комутації шини 22 до джерела напруги E через резистор, добуток $\bar{x}_1 x_2 \bar{x}_3$ (утворюється двохходовий логічний елемент «І»).

Аналогічно формується решта добутків $\bar{x}_1 \bar{x}_2 x_3$ на шині 27, $x_1 \bar{x}_2 x_3$ на шині 25, $x_1 x_2 x_3$ на шині 24.

На фіг.3 показаний фрагмент тривимірного просторового пристрою для обробки інформації, в якому обчислюються суми добутків і визначається сума трьох змінних.

Приклад формування суми $x_1 \bar{x}_2 \bar{x}_3 + \bar{x}_1 x_2 \bar{x}_3$ на шині 31. Добуток $x_1 \bar{x}_2 \bar{x}_3$ на шині 25 і добуток $\bar{x}_1 x_2 \bar{x}_3$ на шині 22 подаються на шину 31 через діоди, включені в прямому напрямі. До шини 31 для формування суми $x_1 \bar{x}_2 \bar{x}_3 + \bar{x}_1 x_2 \bar{x}_3$ також підключається через резистор «спільна шина».

Аналогічним чином формується сума $\bar{x}_1 \bar{x}_2 x_3 + x_1 x_2 x_3$ на шині 33. І, остаточно, сума $(x_1 \bar{x}_2 \bar{x}_3 + \bar{x}_1 x_2 \bar{x}_3) + (\bar{x}_1 \bar{x}_2 x_3 + x_1 x_2 x_3) = S$ на шині 37.

На фіг.4 показаний приклад тривимірного просторового пристрою для обробки інформації, який обчислює суму трьох вхідних логічних змінних. Ця фігура утворена в результаті об'єднання окремих фрагментів на фіг.2 і фіг.3.

Наведений вище приклад тривимірного здійснення винаходу методами

напівпровідникових технологій не є вичерпним і не обмежує об'єму правової охорони. Виготовлення подібних тривимірних пристроїв допускає використання сучасних технологічних методів, зокрема флексоніки, тобто пошарового друку об'ємних структур.

Згідно з винаходом структурні логічні елементи можуть бути також оптичними і/або магнітними елементами. При цьому як шини можуть бути використані, наприклад, світловоди або електропровідні доріжки, а як функціональні елементи – наприклад, мікродзеркала і мікрокотушки індуктивності відповідно.

При використанні елементів пам'яті як структурні логічні елементи може бути реалізований просторовий запам'ятовуючий пристрій, виконаний з можливістю гнучкої зміни його структури.

Як структурні логічні елементи можуть бути використані складніші, ніж в описаному прикладі виконання, елементи,

Так, просторовий пристрій згідно з винаходом придатний також для формування просторових нейронних мереж, що моделюють функцію людського мозку. При цьому як структурні логічні елементи використовуються штучні нейрони, а як керовані з'єднувальні елементи – штучні синапси.

У загальному випадку шини можуть бути орієнтовані уздовж осей косокутної системи координат, кількість яких може бути довільною і обмежується лише технологічними можливостями реалізації.

Завдяки запропонованій об'ємній структури пристрою для обробки інформації досягнута компактність розміщення структурних логічних елементів і функціональних вузлів за рахунок того, що логічні елементи розташовані у вузлах просторової структури і своїми входами і виходами можуть бути з'єднані за допомогою керованих з'єднувальних елементів з шинами, які сходяться у вузлі і які орієнтовані в різних напрямках об'єму пристрою. Це дає можливість реалізації будь-якої кількості зв'язків між елементами і функціональними вузлами, побудови цифрових схем довільної складності. Об'ємна структура дозволяє пристрою завантажувати, обробляти і виводити інформацію групами (шарами), комутувати окремі структурні логічні елементи у різних напрямках.

Таким чином, запропонований просторовий пристрій для обробки інформації має розширену функціональність, підвищену швидкодію і гнучкість адаптації до виконуваних завдань обробки складних видів інформації, наприклад, багатовимірної графічної інформації, в реальному масштабі часу.

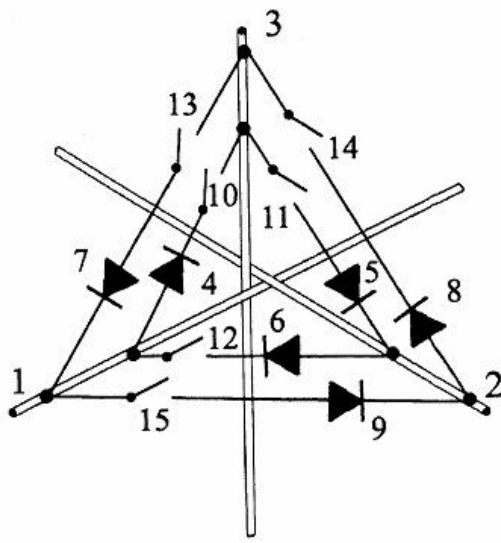


Fig. 1

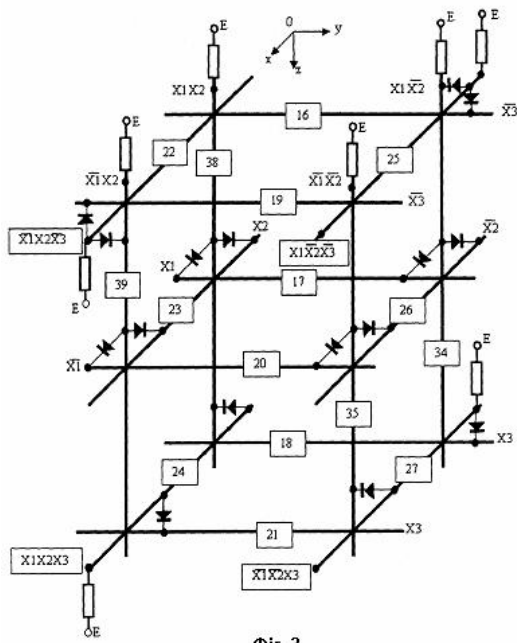


Fig. 2

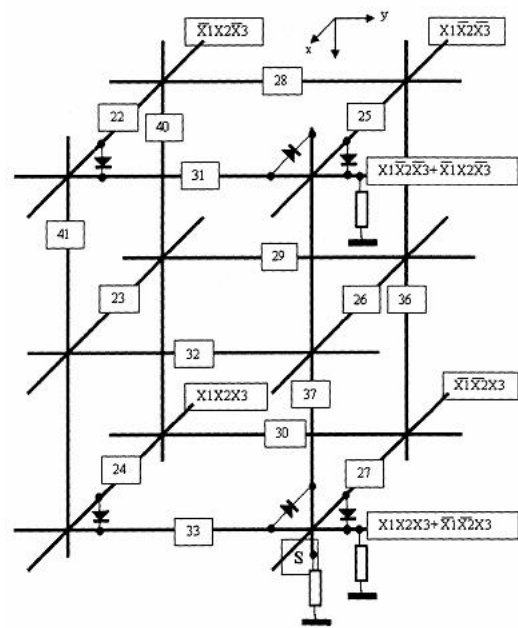


Fig. 3

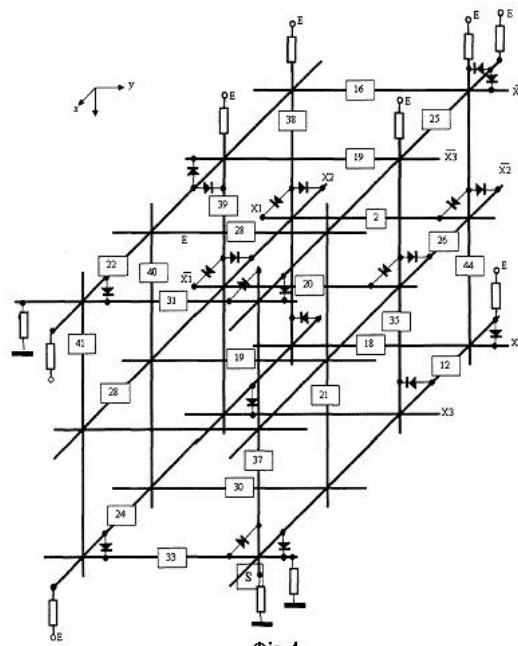


Fig. 4