



УКРАЇНА

(19) UA (11) 62515 (13) U
(51) МПК
G06F 7/06 (2006.01)

ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ПРИСТРІЙ ДЛЯ ВИЗНАЧЕННЯ ЕКСТРЕМАЛЬНИХ ЧИСЕЛ

1

2

(21) u201105794

(22) 10.05.2011

(24) 25.08.2011

(46) 25.08.2011, Бюл. № 16, 2011 р.

(72) ШОСТАК АНАТОЛІЙ ВАСИЛЬОВИЧ, ДОРОШЕНКО ЮРІЙ ІВАНОВИЧ, КОРОБКОВ МИКОЛА ГРИГОРОВИЧ, КУТОВИЙ ВОЛОДИМИР СТАНІСЛАВОВИЧ

(73) НАЦІОНАЛЬНИЙ АЕРОКОСМІЧНИЙ УНІВЕРСИТЕТ ІМ. М.Є.ЖУКОВСЬКОГО "ХАРКІВСЬКИЙ АВІАЦІЙНИЙ ІНСТИТУТ"

(57) Пристрій для визначення екстремальних чисел, який містить групу елементів I, вхідний елемент I, m лічильників, де m - кількість рядків у матричному масиві чисел, вихідний лічильник, m забороняючих елементів I, вхідний RS-тригер, m RS-тригерів, m дозволяючих елементів I, m елементів АБО-НІ, дві групи з m елементів I, m елементів АБО і три елементи І-НІ, виходи елементів I групи є виходами пристрою, перший вхід вхідного елемента I з'єднаний з входом тактових імпульсів пристрою, вихід вхідного елемента I з'єднаний з другими входами m забороняючих елементів I і входом додавання вихідного лічильника, виходи m забороняючих елементів I з'єднані з входами віднімання відповідних m лічильників, виходи вихідного лічильника порозрядно з'єднані з другими входами елементів I групи, вхід скиду пристрою підключений до входу скиду вихідного лічильника, другий і третій входи вхідного елемента I з'єднані з виходом першого і другого елементів І-НІ відповідно, виходи яких з'єднані також з входами третього елемента І-НІ, а вихід третього елемента І-НІ з'єднаний з першими входами елементів I групи, прямий вихід RS-тригера з'єднаний з другим входом першого елемента І-НІ, інверсний вихід RS-тригера з'єднаний з другим входом другого елемента І-НІ, а його S-вхід з'єднаний з входом вибору режиму пристрою, вхід скиду пристрою підключе-

ний до R-входу RS-тригера, який відрізняється тим, що в нього введено $m \times (n-l)$ лічильників, де n - кількість стовпців у матричному масиві, $m \times (n-l)$ забороняючих елементів I, $m \times (n-l)$ RS-тригерів, $m \times (n-l)$ дозволяючих елементів I, $m \times (n-l)$ елементів АБО-НІ, дві групи з $m \times (n-l)$ елементів I, $m \times (n-l)$ елементів АБО, $m \times n$ -вхідний елемент АБО-НІ та $m \times n$ -вхідний елемент І-НІ, причому інверсні виходи ознаки нуля лічильників з'єднані відповідно з першими входами забороняючих елементів I та входами $m \times n$ -вхідного елемента АБО-НІ, виходи $m \times (n-l)$ забороняючих елементів I з'єднані з входами віднімання відповідних $m \times (n-l)$ лічильників, виходи $m \times n$ -вхідних елементів АБО-НІ та І-НІ з'єднані з першими входами першого і другого елементів І-НІ відповідно, виходи $m \times n$ елементів АБО-НІ з'єднані відповідно з першими входами елементів I першої групи, другі входи яких з'єднані з прямим виходом RS-тригера, інверсний вихід RS-тригера з'єднаний з другими входами елементів I другої групи, інверсні виходи ознаки нуля лічильників з'єднані відповідно з першими входами $m \times n$ елементів АБО-НІ, $m \times n$ дозволяючих елементів I та відповідними входами $m \times n$ -вхідного елемента І-НІ, вихід якого з'єднаний з другими входами $m \times n$ дозволяючих елементів I, виходи яких з'єднані відповідно з першими входами елементів I другої групи, входи $m \times n$ елементів АБО-НІ з'єднані з виходом $m \times n$ -вхідного елемента АБО-НІ, виходи елементів I першої та другої груп з'єднані з входами $m \times n$ елементів АБО відповідно, виходи яких з'єднані з R-входом $m \times n$ RS-тригерів відповідно, прямі виходи $m \times n$ RS-тригерів з'єднані з відповідними виходами ознак пристрою, вхід скиду пристрою підключений до S-входів $m \times n$ RS-тригерів та до входів скиду $m \times n$ лічильників, входи $m \times n$ лічильників підключені до інформаційних входів пристрою відповідно, а вихід третього елемента І-НІ є виходом сигналу "Кінець" пристрою.

Корисна модель належить до автоматики та обчислювальної техніки і може бути використана при реалізації технічних засобів ЕОМ і створення пристроїв обробки статистичної інформації.

Відомий пристрій для вибору максимального числа (Патент України № 44974, кл. G 06 F 7/06, бюл. № 20, 2009 р.), що містить групу елементів I, вхідний елемент I, лічильники, вихідний лічильник,

(19) UA (11) 62515 (13) U

забороняючі елементи I, елемент АБО-НІ, в дальшому m-вхідний елемент АБО-НІ, причому виходи елементів I групи є виходами пристрою, другий вхід вхідного елемента I з'єднаний з входом тактових імпульсів пристрою, вихід вхідного елемента I з'єднаний з другими входами забороняючих елементів I і входом додавання вихідного лічильника, виходи забороняючих елементів I з'єднані з входами віднімання відповідних лічильників, виходи вихідного лічильника порозрядно з'єднані з другими входами елементів I групи, причому інверсний вхід вхідного елемента I з'єднаний з виходом m-вхідного елемента АБО-НІ, інверсні виходи ознаки нуля лічильників з'єднані відповідно з першими входами забороняючих елементів I та входами m-вхідного елемента АБО-НІ, вихід якого з'єднаний з першими входами елементів I групи, вхід скиду пристрою підключений до входів скиду лічильників і вихідного лічильника, входи лічильників підключені до інформаційних входів пристрою відповідно, а вихід m-вхідного елемента АБО-НІ є виходом сигналу "Кінець" пристрою.

Недоліком даного пристрою є обмежена область застосування через неможливість визначення максимального числа серед елементів матричного масиву.

Найбільш близьким за технічною суттю є пристрій для визначення екстремальних чисел (Патент України № 51593, кл. G 06 F 7/06, бюл. № 14, 2010 р.), який містить групу елементів I, вхідний елемент I, лічильники, вихідний лічильник, забороняючі елементи I, m-вхідний елемент АБО-НІ, вхідний RS-тригер, m RS-тригерів, m дозволяючих елементів I, m елементів АБО-НІ, дві групи з m елементів I, m елементів АБО, m-вхідний елемент I-НІ і три елементи I-НІ, причому виходи елементів I групи є виходами пристрою, другий вхід вхідного елемента I з'єднаний з входом тактових імпульсів пристрою, вихід вхідного елемента I з'єднаний з другими входами забороняючих елементів I і входом додавання вихідного лічильника, виходи забороняючих елементів I з'єднані з входами віднімання відповідних лічильників, виходи вихідного лічильника порозрядно з'єднані з другими входами елементів I групи, інверсні виходи ознаки нуля лічильників з'єднані відповідно з першими входами забороняючих елементів I та входами m-вхідного елемента АБО-НІ, вхід скиду пристрою підключений до входів скиду лічильників і вихідного лічильника, входи лічильників підключені до інформаційних входів пристрою відповідно, перший і третій входи вхідного елемента I з'єднані з виходом першого і другого елементів I-НІ відповідно, виходи яких з'єднані також з входами третього елемента I-НІ, виходи m-вхідних елементів АБО-НІ та I-НІ з'єднані з першими входами першого і другого елементів I-НІ відповідно, а вихід третього елемента I-НІ з'єднаний з першими входами елементів I групи, виходи m елементів АБО-НІ з'єднані відповідно з першими входами елементів I першої групи, другі входи яких з'єднані з прямим виходом RS-тригера, який з'єднаний з другим входом першого елемента I-НІ, інверсний вихід RS-тригера з'єднаний з другим входом другого елемента I-НІ та другими входами елементів I другої групи, а

його S-вхід з'єднаний з входом вибору режиму пристрою, інверсні виходи ознаки нуля лічильників з'єднані відповідно з першими входами m елементів АБО-НІ, m дозволяючих елементів I та відповідними входами m-вхідного елемента I-НІ, вихід якого з'єднаний з другими входами m дозволяючих елементів I, виходи яких з'єднані відповідно з першими входами елементів I другої групи, другі входи m елементів АБО-НІ з'єднані з виходом m-вхідного елемента АБО-НІ, виходи елементів I першої та другої груп з'єднані з входами m елементів АБО відповідно, виходи яких з'єднані з R-входом m RS-тригерів відповідно, прямі виходи m RS-тригерів з'єднані з відповідними входами ознак пристрою, вхід скиду пристрою підключений до R-входу RS-тригера і S-входів m RS-тригерів, а вихід третього елемента I-НІ є виходом сигналу "Кінець" пристрою.

Недоліком даного пристрою є обмежена область застосування через неможливість визначення екстремальних чисел серед елементів матричного масиву.

В основу корисної моделі поставлено задачу створення пристрою для визначення екстремальних чисел, в якому за рахунок введення нових елементів та зв'язків між ними розширюється область застосування, наприклад, при кореляційній обробці, за рахунок визначення екстремальних чисел серед елементів матричного масиву.

Поставлена задача досягається тим, що у пристрій для визначення екстремальних чисел, який містить групу елементів I, вхідний елемент I, m лічильників, де m - кількість рядків у матричному масиві чисел, вихідний лічильник, m забороняючих елементів I, вхідний RS-тригер, m RS-тригерів, m дозволяючих елементів I, m елементів АБО-НІ, дві групи з m елементів I, m елементів АБО і три елементи I-НІ, виходи елементів I групи є виходами пристрою, перший вхід вхідного елемента I з'єднаний з входом тактових імпульсів пристрою, вихід вхідного елемента I з'єднаний з другими входами m забороняючих елементів I і входом додавання вихідного лічильника, виходи m забороняючих елементів I з'єднані з входами віднімання відповідних m лічильників, виходи вихідного лічильника порозрядно з'єднані з другими входами елементів I групи, вхід скиду пристрою підключений до входу скиду вихідного лічильника, другий і третій входи вхідного елемента I з'єднані з виходом першого і другого елементів I-НІ відповідно, виходи яких з'єднані також з входами третього елемента I-НІ, а вихід третього елемента I-НІ з'єднаний з першими входами елементів I групи, прямий вихід RS-тригера, з'єднаний з другим входом першого елемента I-НІ, інверсний вихід RS-тригера з'єднаний з другим входом другого елемента I-НІ, а його S-вхід з'єднаний з входом вибору режиму пристрою, вхід скиду пристрою підключений до R-входу RS-тригера, згідно з корисною моделлю введено $m \times (n-1)$ лічильників, де n - кількість стовпців у матричному масиві, $m \times (n-1)$ забороняючих елементів I, $m \times (n-1)$ RS-тригер, $m \times (n-1)$ дозволяючих елементів I, $m \times (n-1)$ елементів АБО-НІ, дві групи з $m \times (n-1)$ елементів I, $m \times (n-1)$ елементів АБО, $m \times n$ -вхідний елемент АБО-НІ та $m \times n$ -вхідний елемент I-НІ, при-

чому інверсні виходи ознаки нуля лічильників з'єднані відповідно з першими входами забороняючих елементів I та входами $m \times n$ -вхідного елемента АБО-НІ, виходи $m \times n$ -вхідного елемента АБО-НІ з'єднані з входами віднімання відповідних $m \times (n-1)$ лічильників, виходи $m \times (n-1)$ -вхідних елементів АБО-НІ та І-НІ з'єднані з першими входами першого і другого елементів І-НІ відповідно, виходи $m \times n$ елементів АБО-НІ з'єднані відповідно з першими входами елементів I першої групи, другі входи яких з'єднані з прямим виходом RS-тригера, інверсний вихід RS-тригера з'єднаний з другими входами елементів I другої групи, інверсні виходи ознаки нуля лічильників з'єднані відповідно з першими входами $m \times n$ елементів АБО-НІ, $m \times n$ дозволяючих елементів I та відповідними входами $m \times n$ -вхідного елемента І-НІ, вихід якого з'єднаний з другими входами $m \times n$ дозволяючих елементів I, виходи яких з'єднані відповідно з першими входами елементів I другої групи, входи $m \times n$ елементів АБО-НІ з'єднані з виходом $m \times n$ -вхідного елемента АБО-НІ, виходи елементів I першої та другої груп з'єднані з входами $m \times n$ елементів АБО відповідно, виходи яких з'єднані з R-входом $m \times n$ RS-тригерів відповідно, прямі виходи $m \times n$ RS-тригерів з'єднані з відповідними виходами ознак пристрою, вхід скиду пристрою підключений до S-входів $m \times n$ RS-тригерів та до входів скиду $m \times n$ лічильників, входи $m \times n$ лічильників підключені до інформаційних входів пристрою відповідно, а вихід третього елемента І-НІ є виходом сигналу "Кінець" пристрою.

На фіг. зображено структурну схему пристрою для визначення екстремальних чисел.

Пристрій для визначення екстремальних чисел містить $m \times n$ лічильників $1_{11}, \dots, 1_{mn}$ (де $m \times n$ – кількість елементів у матричному масиві чисел), вихідний лічильник 2, $m \times n$ RS-тригерів $3_{11}, \dots, 3_{mn}$, вхідний елемент I 4, $m \times n$ забороняючих елементів I $5_{11}, \dots, 5_{mn}$, групу елементів I $6_1, \dots, 6_k$ (де k – розрядність чисел масиву), $m \times n$ елементів АБО-НІ $7_{11}, \dots, 7_{mn}$ $m \times n$ дозволяючих елементів I $8_{11}, \dots, 8_{mn}$, $m \times n$ елементів АБО $9_{11}, \dots, 9_{mn}$, $m \times n$ -вхідний елемент АБО-НІ 10, $m \times n$ -вхідний елемент І-НІ 11, три елементи І-НІ 12, 13 та 14, дві групи з $m \times n$ елементів I $15_{11}, \dots, 15_{mn}$ і $16_{11}, \dots, 16_{mn}$, вхідний RS-тригер 17, виходи $18_{11}, \dots, 18_{mn}$ ознак та вихід 19 пристрою, вхід 20 скиду, вихід 21 сигналу "Кінець" і вхід 22 вибору режиму пристрою, інформаційні входи $23_{11}, \dots, 23_{mn}$ пристрою, вхід 24 тактових імпульсів пристрою, інверсні виходи $25_{11}, \dots, 25_{mn}$ ознаки нуля лічильників $1_{11}, \dots, 1_{mn}$.

Перший вхід вхідного елемента I 4 з'єднаний з входом тактових імпульсів пристрою 24, вихід вхідного елемента I 4 з'єднаний з другими входами $m \times n$ забороняючих елементів I $5_{11}, \dots, 5_{mn}$ і входом додавання вихідного лічильника 2, виходи якого порозрядно з'єднані з другими входами елементів I $6_1, \dots, 6_k$ групи, виходи елементів I групи $6_1, \dots, 6_k$ є виходами пристрою 19.

Виходи $m \times n$ забороняючих елементів I $5_{11}, \dots, 5_{mn}$ з'єднані з входами віднімання відповідних $m \times n$ лічильників $1_{11}, \dots, 1_{mn}$, вхід скиду пристрою 20 підключений до входу скиду вихідного лічильника 2, другий і третій входи вхідного елемента I (4) з'єднані з виходом першого 12 і другого 13

елементів І-НІ відповідно, виходи яких з'єднані також з входами третього елемента І-НІ 14, а вихід третього елемента І-НІ 14 з'єднаний з першими входами елементів I групи $6_1, \dots, 6_k$, прямий вихід RS-тригера 17, з'єднаний з другим входом першого елемента І-НІ 12, інверсний вихід RS-тригера 17 з'єднаний з другим входом другого елемента І-НІ 13, а його S-вхід з'єднаний з входом вибору режиму пристрою 22.

Інверсні виходи $25_{11}, \dots, 25_{mn}$ ознаки нуля лічильників $1_{11}, \dots, 1_{mn}$ з'єднані відповідно з першими входами забороняючих елементів I $5_{11}, \dots, 5_{mn}$ та входами $m \times n$ -вхідного елемента АБО-НІ 10, виходи $m \times n$ -вхідних елементів АБО-НІ 10 та І-НІ 11 з'єднані з першими входами першого 12 і другого 13 елементів І-НІ відповідно.

Виходи $m \times n$ елементів АБО-НІ $7_{11}, \dots, 7_{mn}$ з'єднані відповідно з першими входами елементів I першої групи $15_{11}, \dots, 15_{mn}$, другі входи яких з'єднані з прямим виходом RS-тригера 17, інверсний вихід якого з'єднаний з другими входами елементів I другої групи $16_{11}, \dots, 16_{mn}$, інверсні виходи $25_{11}, \dots, 25_{mn}$ ознаки нуля лічильників $1_{11}, \dots, 1_{mn}$ з'єднані відповідно з першими входами $m \times n$ елементів АБО-НІ $7_{11}, \dots, 7_{mn}$, $m \times n$ дозволяючих елементів I $8_{11}, \dots, 8_{mn}$ та відповідними входами $m \times n$ -вхідного елемента І-НІ 11, вихід якого з'єднаний з другими входами $m \times n$ дозволяючих елементів I $8_{11}, \dots, 8_{mn}$, виходи яких з'єднані відповідно з першими входами елементів I другої групи $16_{11}, \dots, 16_{mn}$.

Входи $m \times n$ елементів АБО-НІ $7_{11}, \dots, 7_{mn}$ з'єднані з виходом $m \times n$ -вхідного елемента АБО-НІ 10, виходи елементів I першої $15_{11}, \dots, 15_{mn}$ та другої $16_{11}, \dots, 16_{mn}$ груп з'єднані з входами $m \times n$ елементів АБО $9_{11}, \dots, 9_{mn}$ відповідно, виходи яких з'єднані з R-входом $m \times n$ RS-тригерів $3_{11}, \dots, 3_{mn}$ відповідно.

Прямі виходи $m \times n$ RS-тригерів $3_{11}, \dots, 3_{mn}$ з'єднані з відповідними виходами ознак пристрою $18_{11}, \dots, 18_{mn}$, вхід скиду пристрою 20 підключений до входів скиду $m \times n$ лічильників $1_{11}, \dots, 1_{mn}$, до входу скиду вихідного лічильника 2, до S-входів $m \times n$ RS-тригерів $3_{11}, \dots, 3_{mn}$ та до R-входу RS-тригера 17, входи $23_{11}, \dots, 23_{mn}$ лічильників $1_{11}, \dots, 1_{mn}$ підключені до інформаційних входів пристрою відповідно, а вихід третього елемента І-НІ 14 є виходом сигналу "Кінець" пристрою 21.

Пристрій для визначення екстремальних чисел працює таким чином.

Спочатку лічильники $1_{11}, \dots, 1_{mn}$, вихідний лічильник 2 і вхідний RS-тригер 17 встановлюють у початковий (нульовий) стан за одиничним сигналом, який подають на їх входи скиду, а RS-тригери $3_{11}, \dots, 3_{mn}$ встановлюють в одиничний стан за одиничним сигналом, який подають на їх S-входи, зі входу 20 скиду пристрою.

Потім у лічильники $1_{11}, \dots, 1_{mn}$ по їх входах $23_{11}, \dots, 23_{mn}$ записують масив $m \times n$ чисел відповідно. На виходах елементів АБО-НІ $7_{11}, \dots, 7_{mn}$, дозволяючих елементів I $8_{11}, \dots, 8_{mn}$, елементів АБО-НІ 10 та І-НІ 11 присутні нульові сигнали, так як вміст лічильників $1_{11}, \dots, 1_{mn}$ не дорівнює нулю і на їх інверсних виходах $25_{11}, \dots, 25_{mn}$ ознаки нуля зафіксовані одиничні сигнали. В результаті на виходах елементів І-НІ 12 і 13 встановлюються одиничні сигнали. Таким чином, вхідний елемент I 4 і забо-

роняючі елементи $I_{5_{11}, \dots, 5_{mn}}$ відкриті. На вхід 24 пристрою подають тактові імпульси, які через відкритий вхідний елемент I_4 поступають на вхід додавання вихідного лічильника 2 і через відкриті забороняючі елементи $I_{5_{11}, \dots, 5_{mn}}$ на входи віднімання лічильників $1_{11}, \dots, 1_{mn}$ відповідно. При цьому вміст лічильників $1_{11}, \dots, 1_{mn}$ зменшується, а вміст вихідного лічильника 2 - збільшується одночасно на одиницю з надходженням кожного тактового імпульсу.

У режимі визначення мінімального числа на вході 22 вибору режиму пристрою відсутній одиничний сигнал, а отже, вхідний RS-тригер 17 знаходиться у нульовому стані.

Коли на вхід 24 пристрою буде подано кількість тактових імпульсів, що відповідає значенню мінімального числа серед чисел, що були записані в лічильниках $1_{11}, \dots, 1_{mn}$, а тепер сформоване у вихідному лічильнику 2, вміст лічильника 1_{ij} , де $i=1, \dots, m$, $j=1, \dots, n$, в якому записане мінімальне число, стане дорівнювати нулю, на його інверсному виході 25_{ij} ознаки нуля з'являється нульовий сигнал, що закриває забороняючий елемент $I_{5_{ij}}$ і відповідно вхід віднімання лічильника 1_{ij} . Одночасно нульовий сигнал з інверсного виходу 25_{ij} ознаки нуля лічильника 1_{ij} подається на відповідний вхід елементів АБО-НІ 7_{ij} , дозволяючого елемента $I_{8_{ij}}$, елемента І-НІ 11 та елемента АБО-НІ 10. В результаті на виходах дозволяючого елемента $I_{8_{ij}}$ та елемента АБО-НІ 10 нульові сигнали не змінюються, а на виходах елементів АБО-НІ 7_{ij} та І-НІ 11 з'являються одиничні сигнали. Одиничний сигнал з виходу елемента І-НІ 11 подається на відповідний вхід елемента І-НІ 13. Таким чином, на входах і виході елемента АБО-НІ 12 сигнали не змінюються, а на обох входах елемента І-НІ 13 присутні одиничні сигнали.

Отже, на виході елемента І-НІ 13 сформується нульовий сигнал, який припинить надходження тактових імпульсів через вхідний елемент I_4 , будучи поданий на один з його входів, а також, будучи поданий на один з входів елемента І-НІ 14, сформує на його виході одиничний сигнал. На виходах елементів АБО-НІ $7_{11}, \dots, 7_{mn}$, крім елемента АБО-НІ 7_{ij} , присутні нульові сигнали, оскільки хоча би на одному з їх входів присутній одиничний сигнал з інверсних $25_{11}, \dots, 25_{mn}$ виходів ознаки нуля всіх лічильників $1_{11}, \dots, 1_{mn}$, крім лічильника 1_{ij} .

Таким чином на виходах всіх дозволяючих елементів $I_{8_{11}, \dots, 8_{mn}}$, крім дозволяючого елемента $I_{8_{ij}}$, формуються одиничні сигнали, оскільки на їх входах присутні одиничні сигнали, і тільки на виході дозволяючого елемента $I_{8_{ij}}$ присутній нульовий сигнал. Тоді на виходах всіх елементів АБО $9_{11}, \dots, 9_{mn}$, крім елемента АБО 9_{ij} , формуються одиничні сигнали, оскільки на одному з їх входів присутній одиничний сигнал з виходу елементів $I_{16_{11}, \dots, 16_{mn}}$, крім елемента $I_{16_{ij}}$, тому що на одному з їх входів присутній одиничний сигнал з інверсного виходу вхідного RS-тригера 17. Одночасно нульовий сигнал з прямого виходу вхідного RS-тригера 17 не дозволяє проходження одиничного сигналу з виходу елемента АБО-НІ 7_{ij} на вихід елемента $I_{15_{ij}}$. Отже, нульовий сигнал з виходу елемента АБО 9_{ij} подається на R-вхід RS-тригера

3_{ij} і залишає його в одиничному стані. Таким чином, на виході 18_{ij} ознаки пристрою формується одиничний сигнал. Всі інші RS-тригери $3_{11}, \dots, 3_{mn}$ скидаються у нульовий стан за одиничним сигналом на їх R-входах з виходів відповідних елементів АБО $9_{11}, \dots, 9_{mn}$.

Одночасно нульовий сигнал з виходу елемента І-НІ 13 припинить надходження тактових імпульсів через вхідний елемент I_4 , будучи поданий на один з його входів. Тактові імпульси на входи віднімання лічильників $1_{11}, \dots, 1_{mn}$ через закриті забороняючі елементи $I_{5_{11}, \dots, 5_{mn}}$ і на вхід додавання вихідного лічильника 2 не поступають. При цьому у вихідному лічильнику 2 зафіксовано значення мінімального числа серед чисел масиву. Отже, на виході елемента І-НІ 14 присутній одиничний сигнал, який будучи поданий на перші входи елементів $6_1, \dots, 6_k$ групи, дозволяє проходження через них на виходи 19 пристрою інформації з виходів вихідного лічильника 2, тобто мінімального числа серед масиву чисел. Таким чином здійснюється визначення не тільки мінімального числа, але й його місце розташування за одиничним сигналом на виході 18_{ij} ознаки, де $i=1, \dots, m$, $j=1, \dots, n$ при відповідному режимі роботи пристрою. На виході 21 пристрою присутній одиничний сигнал "Кінець", що свідчить про закінчення процесу визначення мінімального числа серед масиву чисел.

У режимі визначення максимального числа на вході 22 вибору режиму пристрою присутній одиничний сигнал, а отже, вхідний RS-тригер 17 знаходиться в одиничному стані.

Коли на вхід 24 пристрою буде подано кількість тактових імпульсів, що відповідає значенню мінімального числа серед чисел, що були записані в лічильниках $1_{11}, \dots, 1_{mn}$, а тепер сформоване у вихідному лічильнику 2, вміст лічильника 1_{ij} , де $i=1, \dots, m$, $j=1, \dots, n$, в якому записане мінімальне число, стане дорівнювати нулю, на його інверсному виході 25_{ij} ознаки нуля з'являється нульовий сигнал, що закриває забороняючий елемент $I_{5_{ij}}$ і відповідно вхід віднімання лічильника 1_{ij} . Одночасно нульовий сигнал з інверсного виходу 25_{ij} ознаки нуля лічильника 1_{ij} подається на відповідний вхід елемента АБО-НІ 7_{ij} дозволяючого елемента $I_{8_{ij}}$ елементів І-НІ 11 та АБО-НІ 10. На виходах дозволяючого елемента $I_{8_{ij}}$ та елемента АБО-НІ 10 нульовий сигнал не змінюється, а на виходах елементів І-НІ 11 та АБО-НІ 7_{ij} з'являється одиничний сигнал. Одиничний сигнал на виході елемента І-НІ 11 не змінить нульовий сигнал на виході дозволяючого елемента $I_{8_{ij}}$ та одиничний сигнал на виході елемента І-НІ 13. Одиничний сигнал з виходу елемента АБО-НІ 7_{ij} разом з одиничним сигналом з прямого виходу RS-тригера 17 викликає появу одиничного сигналу на виході елемента $I_{15_{ij}}$, а отже, і на виході елемента АБО 9_{ij} . Одиничний сигнал з виходу елемента АБО-НІ 9_{ij} подається на R-вхід RS-тригера 3_{ij} і встановлює його в нульовий стан. Таким чином, на виході 18_{ij} ознаки пристрою формується нульовий сигнал. Всі інші RS-тригери $3_{11}, \dots, 3_{mn}$, крім RS-тригера 3_{ij} , залишаються в одиничному стані.

Аналогічний процес відбувається при обнуленні кожного з лічильників $1_{11}, \dots, 1_{mn}$ у певній послідо-

Одновременно одиничний сигнал елемента АБО-НІ 10 подається на відповідний вхід елемента І-НІ 12, на виході якого з'являється нульовий сигнал, оскільки на його другий вхід подається одиничний сигнал з прямого виходу RS-тригера 17. Таким чином, нульовий сигнал з виходу елемента І-НІ 12

Запропонований пристрій для визначення екстремальних чисел має більш широку область застосування за рахунок можливості визначення екстремальних чисел серед елементів матричного масиву, що знайде застосування, наприклад, при кореляційній обробці зображень.

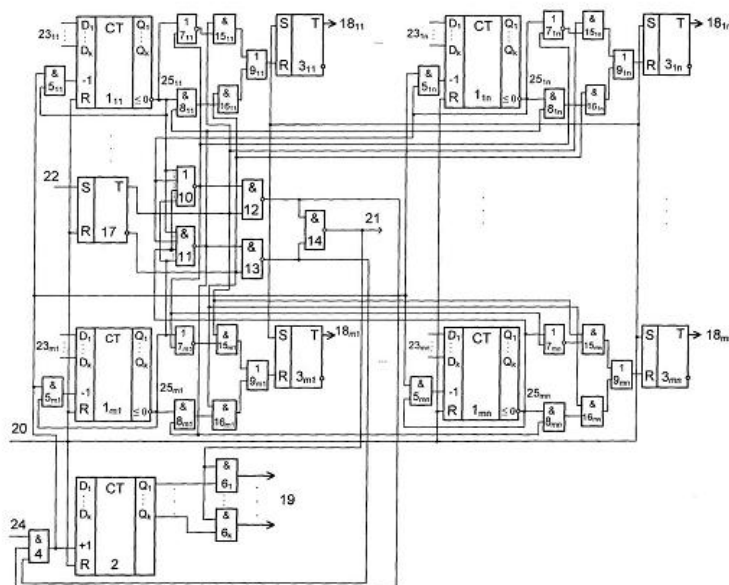


Fig.