



УКРАЇНА

(19) UA (11) 36399 (13) A

(51) 6 G06G7/48

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІОПИС
ДО ДЕКЛАРАЦІЙНОГО ПАТЕНТУ
НА ВИНАХІДвидається під
відповідальність
власника
патенту

(54) ПРИСТРІЙ ДЛЯ МОДЕЛЮВАННЯ ОЦІНКИ НАДІЙНОСТІ ПРОГРАМНИХ ЗАСОБІВ

(21) 99126814

(22) 14.12.1999

(24) 16.04.2001

(33) UA

(46) 16.04.2001, Бюл. № 3, 2001 р.

(72) Зеленков Олександр Аврамович

(73) Київський міжнародний університет цивільної авіації

(57) Пристрій для моделювання оцінки надійності програмних засобів, який містить реєстр, генератор випадкових сигналів, перший, другий та третій постійні запам'ятовуючі пристрої, першу та другу схеми порівняння, формувач, першу та другу схеми I, елемент АБО, блок задання константи, накопичуючий суматор, блок ділення, лічильник та індикатор, причому вихід першого ПЗП підключений до першого входу першої схеми порівняння, другий вхід якої з'єднаний з виходом генератора випадкових сигналів, а перший вихід з'єднаний з першим входом першої схеми I, другий вхід якої підключено до виходу другого ПЗП, другий вихід першої схеми порівняння підключено до другого

виходу другої схеми I, перший вхід якої з'єднаний з виходом третього ПЗП, адресний вхід якого з'єднаний з відповідними адресними входами першого та другого ПЗП, із входом формувача і підключений до виходу першого реєстра, інформаційний вхід якого з'єднаний з першим входом другої схеми порівняння і з виходом елемента АБО, перший і другий входи якого підключені до виходів відповідно першої та другої схеми I, вхід скидання першого реєстра з'єднаний із входом скидання лічильника і підключений до виходу другої схеми порівняння, другий вхід якої підключено до виходу блока задання константи, вихід лічильника підключений до першого входу блока ділення, вихід якого з'єднаний із входом індикатора, що **відрізняється** тим, що в нього додатково введений четвертий ПЗП, адресний вхід якого з'єднаний з адресним входом першого ПЗП, а вихід підключений до інформаційного входу накопичуючого суматора, вихід якого підключений до другого входу блока ділення.

Винахід відноситься до галузі автоматики та обчислювальної техніки і призначений для моделювання характеристик надійності програмного забезпечення відмовостійких обчислювальних систем.

Відомий пристрій для моделювання імовірнісного графа, в якому для моделювання динаміки роботи операційних та логічних елементів з урахуванням їх відмов та відновлень використовуються елементарні комірки. Кількість комірок визначається відповідно до структурою графа. Кожна комірка містить три генератори випадкових сигналів, які можуть регулюватися, ключ, лічильник, два тригери, елемент АБО, генератор імпульсів, схему заборони, елемент I та блок індикації [1]. Зміною частоти генератора встановлюються імовірності переходів із вершин графа. Недоліком такого пристрою є те, що він не визначає статистичні характеристики надійності функціонування програмних засобів, динаміка функціонування яких може бути подана у вигляді імовірнісного графа, вершини якого характеризуються, наприклад, логарифмами імовірностей правильної роботи операторів, що пов'язані з даною вершиною.

Відомий пристрій для моделювання імовірнісного графа, що містить перший та другий реєстри, перший другий та третій запам'ятовуючі пристрої (ПЗП), формувач, першу другу та третю схеми порівняння, перший та другий генератори випадкових сигналів, першу та другу схеми I, перший та другий елементи АБО, лічильник, реверсивний лічильник, перший та другий накопичуючі суматори, перший та другий блоки задання константи, перший та другий блоки ділення, індикатор [2]. Цей пристрій дозволяє моделювати статистичні характеристики процесу автоматичного відновлення за допомогою імовірнісного графа. Недоліком пристрою є те, що він не дозволяє визначати характеристики надійності програмних засобів відмовостійких обчислювальних систем.

В основу винаходу поставлена задача вдосконалення пристрою для моделювання статистичних характеристик надійності програмного забезпечення відмовостійкої обчислювальної системи за допомогою імовірнісного графа, в якому за рахунок багаторазового проходження різних маршрутів графа визначається середня імовірність безвідмо-

(19) UA (11) 36399 (13) A

вного виконання програми, що розширює його функціональні можливості.

Поставлена задача вирішується тим, що до пристрою, який містить регістр, генератор випадкових сигналів, перший та третій постійні запам'ятовуючі пристрої, першу та другу схеми порівняння, формувач, першу та другу схеми І, елемент АБО, блок задання константи, накопичувач суматор, блок ділення, лічильник та індикатор, причому вихід першого ПЗП підключений до першого входу першої схеми порівняння, другий вхід якої з'єднаний з виходом генератора випадкових сигналів, а перший вихід з'єднаний з першим входом першої схеми І, другий вхід якої підключено до виходу другого ПЗП, другий вихід першої схеми порівняння підключено до другого входу другої схеми І, перший вхід якої з'єднаний з виходом третього ПЗП, адресний вхід якого з'єднаний з відповідними адресними входами першого та другого ПЗП, із входом формувача і підключений до виходу першого регістра, інформаційний вхід якого з'єднаний з першим входом другої схеми порівняння і з виходом елемента АБО, перший і другий входи якого підключені до виходів відповідно першої та другої схеми І, вхід скидання першого регістра з'єднаний із входом скидання лічильника і підключений до виходу другої схеми порівняння, другий вхід якої підключено до виходу блока задання константи, вихід лічильника підключений до першого входу блока ділення, вихід якого з'єднаний із входом індикатора у відповідності з виходом додатково введений четвертий ПЗП, адресний вхід якого з'єднаний з адресним входом першого ПЗП, а вихід підключений до інформаційного входу накопичувача суматора, вихід якого підключений до другого входу блока ділення.

На фіг. 1 показано блок-схему пристрою, а на фіг. 2 приклад імовірнісного графа.

Вихід першого регістра 1 з'єднаний з адресними входами відповідно першого 2, другого 3, третього 4, четвертого 5 ПЗП із входом формувача 6. Вихід першого ПЗП 2 з'єднаний з першим входом першої схеми порівняння 7, другий вхід якої підключено до виходу першого генератора випадкових сигналів 8, вхід якого підключений до виходу формувача 6. Перший і другий виходи першої схеми порівняння 7 підключені відповідно до першого і другого входів першої 9 і другої 10 схем І. Другий вхід першої схеми І 9 підключений до виходу другого ПЗП 3, а перший вхід другої схеми І 10 підключений до виходу третього ПЗП 4. Виходи першої 9 і другої 10 схем І підключені відповідно до першого і другого входів другого елемента АБО 11, вихід якого підключений до першого входу другої схеми порівняння 12 і інформаційного входу першого регістра 1, вхід скидання якого з'єднаний із входом лічильника 13. Інформаційний вхід накопичувача суматора 14 підключено до виходу четвертого ПЗП 5, а вихід з'єднаний з першим входом блока ділення 16, другий вхід, якого підключений до входу лічильника 13, а вихід підключений до входу індикатора 17. Вхід керування першого регістра 1 є входом пристрою. Принцип роботи пристрою такий.

Програмний модуль з програмного забезпечення відмовостійкої обчислювальної системи може бути представлений графовою моделлю про-

грами. При моделюванні обчислювального процесу за такою моделлю і дослідженні властивостей програмних засобів передбачається надання кожній вершині графа деякого значення, наприклад, елементарного показника d_i , що дорівнює логарифму імовірності правильної роботи операторів, пов'язаних із даною вершиною. Динаміка функціонування програми визначається вибором деякого маршруту на графі. Цей вибір обумовлюється сукупністю реалізацій передач керування в логічних вершинах, які зв'язані з випадковим процесом надходження на вхід програми різних векторів вхідних даних, що призводить до випадкового характеру вибору маршрутів на графі. Вибір маршрутів залежить від значень транзитивних імовірностей переходів p_{ij} від i -ої до j -ої вершини графа, якими навантажуються дуги графа. На фіг. 2 показаний один з можливих варіантів такого графа.

Очевидно, що окремий маршрут L , реалізується з деякою імовірністю

$$p(L) = \prod_{i,j \in L} p(i,j),$$

а середня оцінка імовірності відмови програми може бути визначена як

$$Q = \sum_L \left\{ p(L) \sum_{i \in L} d_i \right\},$$

тому що параметр надійності Q є дискретною випадковою величиною і його середнє значення визначається на множині реалізацій як середнє по імовірності. Але для багаторозгалужених графових моделей, які мають багато логічних вершин (вершин з двома виходами), кількість можливих маршрутів різко зростає. Наприклад, якщо граф має 20 логічних вершин, то при певних умовах кількість маршрутів досягає $2^{20} \approx 10^6$. В таких випадках оцінку надійності функціонування програми можна одержати тільки за допомогою імітаційного моделювання. Кількість реалізацій маршрутів визначає об'єм моделювання M . Тоді

$$Q \approx \sum_{i \in L} \frac{d_i}{M}$$

а внесок маршрутів в оцінку Q буде пропорційним імовірності їх реалізацій.

Блоки 1-12, що показані на фіг. 1, визначають ту чи іншу реалізацію маршруту на імовірнісному графі.

Генератор випадкових сигналів 8 формує реалізацію неперервної випадкової величини, яка має рівномірний розподіл на інтервалі (0,1).

В першому ПЗП 2 зберігаються значення імовірностей переходів у відповідності з послідовними номерами вершин графа. Наприклад, у першій комірці, яка відповідає вершині Z_1 (номер вершини - 1) записане число, яке дорівнює найменшому значенню імовірності переходу (p_{12} чи p_{13}), у другій комірці ПЗП 2 записане значення або p_{24} , або U четвертій комірці (відповідає четвертій вершині) записується одиниця і т. д.

У другому ПЗП 3 записується найменший номер вершини графа, яка пов'язана зі поточною вершиною, а у другому ПЗП 4 записується номер другої вершини, що зв'язана з поточною (при відсутності такої вершини записується 0). Нехай, наприклад, на виході регістра 1 встановлено код поточної вершини Z_5 (п'ять), а $p_{5,6} < p_{5,7}$. Тоді на виході

першого ПЗП 2 буде значення $p_{5,6}$, на виході другого ПЗП 3 - номер 6, а на виході третього ПЗП 4 - номер 7, тобто номери вершин, досі пов'язані з поточною вершиною під номером п'ять.

У четвертому ПЗП записуються значення показників вершин d_i імовірнісного графа.

Таким чином, в чотирьох ПЗП кодується конкретна реалізація імовірнісного графа. Для іншого графа ПЗП необхідно перепрограмувати.

Пристрій працює таким чином.

При надходженні сигналу запуску на вхід керування регістра 1 на його виході встановлюється код першої вершини графа Z_1 , (одиниця), який надходили на адресні входи усіх ПЗП встановлює на їхніх виходах відповідно значення імовірності p_{12} (при умові, що $p_{12} < p_{13}$), код числа 2 (ПЗП 3), код числа 3 (ПЗП 4), а також значення d_1 для першої вершини графа (ПЗП 5). Крім того, сигнал з виходу регістра 1 за допомогою формувача 6 запускає перший генератор випадкових сигналів 8, на виході якого одержується випадкове число r_1 з інтервалу (0,1).

Якщо $r_1 \leq p_{12}$, то це значить, що у графі реалізувалась дуга, що відповідає, імовірності переходу p_{12} . В іншому разі реалізується дуга p_{13} . Тоді для випадку $r_1 \leq p_{12}$ на першому виході першої схеми порівняння 7 з'являється сигнал, який дозволяє проходження коду номера другої вершини через першу схему I 9. Сигнал на другому виході схеми порівняння блокує другу схему I 10. На випадок $r_1 > p_{12}$ активізується другий вихід схеми порівняння 7. Крім того, значення показника надійності d_1 першої вершини надходить до інформаційного входу накопичуючого суматора 14.

Далі код з виходу першої схеми I 9 через елемент АБО 11 (на виході елемента АБО 11 утворюється код поточної вершини графа при проходженні маршруту) надходить до інформаційного входу першого регістра 1 і далі передається на адресні входи усіх ПЗП. На виході першого ПЗП 2

встановлюється код p_{24} ($p_{24} < p_{25}$), на виходах другого та третього ПЗП - коди вершин Z_4 і Z_5 .

Якщо $r_1 > p_{24}$, то код вершини Z_5 передається на вихід елемента АБО 11 і ця вершина стає поточною тощо. Після проходження маршруту на виході елемента АБО 11 встановлюється код останньої вершини Z_{14} , а на виході суматора 14 утворюється код, відповідний сумарному показнику надійності реалізованого маршруту.

Крім того, поточний номер вершини на виході елемента АБО 11 надходить до першого входу другої схеми порівняння 12, де порівнюється з кодом останньої вершини Z_{14} , який надходить з виходу блока 15 задання константи. Якщо коди співпадають, то на виході схеми порівняння 12 утворюється сигнал, який додає одиницю у лічильнику 13. Крім того, цей сигнал встановлює регістр 1 в початковий стан, що відповідає номеру першої вершини Z_1 . Далі процес повторюється.

Таким чином, на виході накопичуючого суматора 14 утворюється поточна сума показників надійності вершин реалізованих маршрутів, так що на виході блока ділення 16 утворюється поточна оцінка імовірності відмови програми Q. Це значення відображається на індикаторі 17.

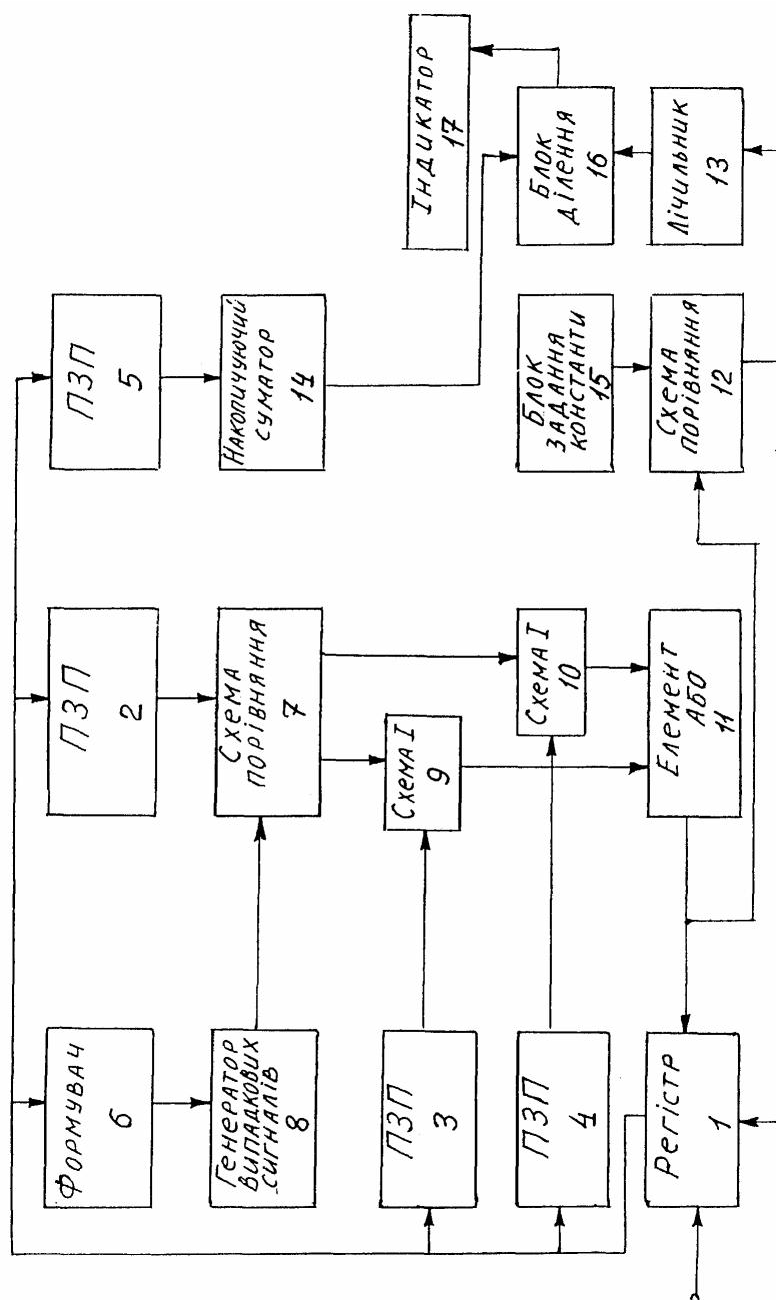
З метою спрощення схеми та її опису в блок-схемі відсутні елементи затримки (у вигляді ланцюгів елементів I), які необхідні для забезпечення стійкої роботи пристрою.

Пристрій може бути реалізований у цифровому варіанті на стандартних мікросхемах з підвищеною надійністю функціонування в широкому діапазоні часових інтервалів.

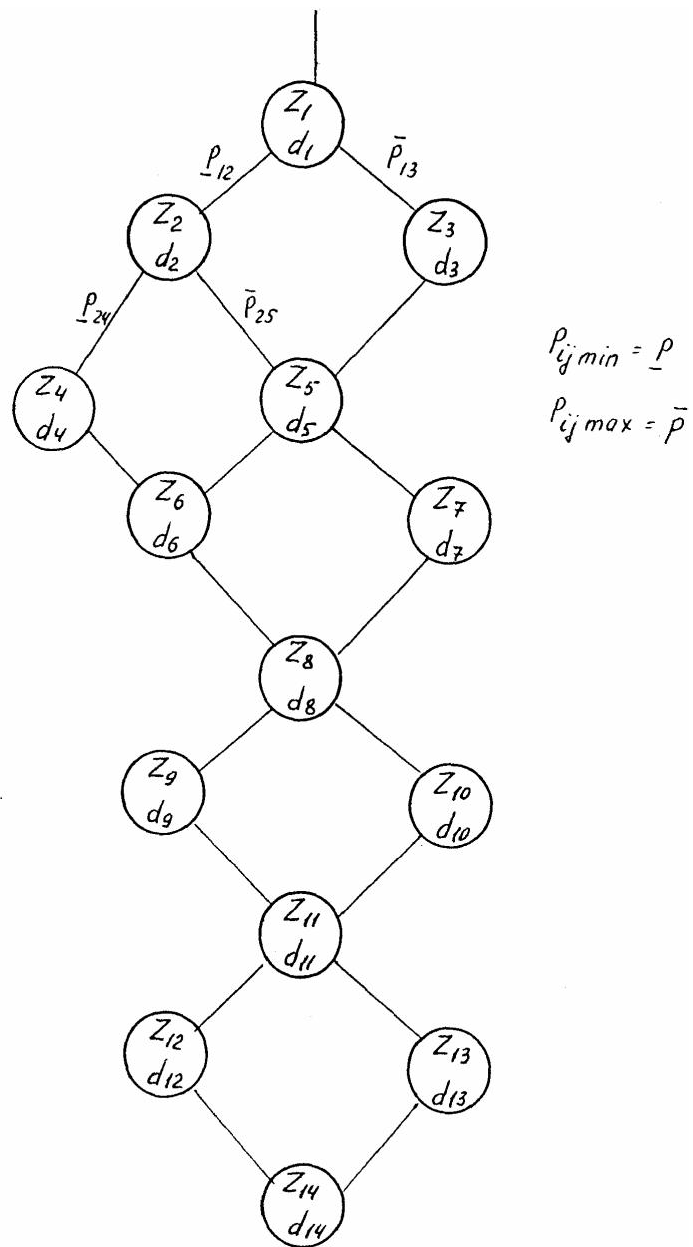
Джерела інформації.

1. Карповский Е.Я., Сагач В.В., Чернецкий А.А. Надежность алгоритмов управления. - К.: Техника, 1983. - С. 33-35 (аналог).

2. Рішення про видачу патенту за заявкою № 99063073 від 12.11.99 р.



Фіг. 1



Фіг. 2

ДП "Український інститут промислової власності" (Укрпатент)
 Україна, 01133, Київ-133, бульв. Лесі Українки, 26
 (044) 295-81-42, 295-61-97

Підписано до друку _____ 2001 р. Формат 60x84 1/8.
 Обсяг _____ обл.-вид. арк. Тираж 50 прим. Зам. _____

УкрІНТЕІ, 03680, Київ-39 МСП, вул. Горького, 180.
 (044) 268-25-22