



УКРАЇНА

(19) UA (11) 6595 (13) C1

(51) G 01 R 31/28

ДЕРЖАВНЕ
ПАТЕНТНЕ
ВІДОМСТВООПИС ДО ПАТЕНТУ
НА ВІНАХІД

(54) СПОСІБ ВІДБРАКОВКИ ІНТЕГРАЛЬНИХ СХЕМ

1

(20) 94301101, 10.03.93

(21) 4929560/21

(22) 19.04.91, SU

(46) 29.12.94. Бюл. № 8-1

(56) Авторское свидетельство СССР
№ 1269061, кл. G 01 R 31/28, 1986.

(71) Завод "Позитрон"

(72) Бідник Дмитро Ілліч, Ілюк Ігор
Євгенович, Молчанов Костянтин Вікторович,
Пенцак Іван Борисович

(73) Концери "Родон" (UA)

(57) 1. Способ отбраковки интегральных схем, включающий подачу на объект контроля напряжения питания и испытательных сигналов, замер первого и второго значений сопротивления, определение информативного параметра и отбраковку, отличающийся тем, что в качестве информативного параметра используют квазиравновесное сопротивление объекта контроля в активном режиме, а его значение при номинальном испытательном режиме принимают за эталон, при этом производят отбраковку в соответствии с критерием

$$Z_n - Z_d \leq \beta$$

где Z_n — квазиравновесное сопротивление объекта контроля в активном режиме при номинальном испытательном напряжении;

2

Z_d — квазиравновесное сопротивление объекта контроля в активном режиме при испытательном напряжении величиной, выше номинальной;

β — величина разности сопротивлений, определяемая заданным уровнем надежности, а значение квазиравновесного сопротивления получают следующим образом: разделяют выводы объекта контроля на первую, вторую и третью группы в соответствии с их функциональным назначением, первую из которых подключают к первому выводу источника питания, общий провод которого соединяют со второй группой выводов объекта контроля, третью группу выходных выводов которого через нагрузочное сопротивление также подключают к общему проводу источника питания, подключают испытательное напряжение к первой и второй группам выводов, измеряют величину тока, протекающего в полученной цепи, значения которого используют для вычисления квазиравновесного сопротивления.

2. Способ по п. 1, отличающийся тем, что в качестве номинального испытательного напряжения выбирают номинальную величину напряжения питания объекта контроля.

Изобретение относится к электроизмерительной технике и может быть использовано для отбраковки потенциально ненадежных интегральных схем (ИС).

Известен способ отбраковки ИС по уровням надежности, включающий подачу на объект контроля напряжения питания и испытательных сигналов, замер первого и

второго значений сопротивлений, определение информативного параметра и отбраковку. При этом напряжение питания подают через внешнее активное сопротивление, а в качестве информативного параметра принимают величину внешнего сопротивления в цепи питания ИС и отбраковывают потенциально ненадежные приборы с разницей кри-

(19) UA (11)

6595

(13) C1

тических сопротивлений больше величины, определяемый заданным уровнем надежности

Недостатками данного способа является большая технологическая трудоемкость и невысокая достоверность, что обусловлено проведением замеров при минимальном напряжении питания, необходимостью замера критического сопротивления для каждой ИС и тем, что критическое сопротивление подключается к объекту контроля извне и не определяет сопротивление самой ИС.

В основу изобретения поставлена задача повышения быстродействия и достоверности отбраковки путем активации потенциальных дефектов кристаллической решетки в р-n переходах и элементах ИС схем, что позволяет повысить качество и надежность мощных ИС и сократить время на проведение исследований.

Поставленная задача решается тем, что в способе отбраковки ИС, включающем подачу на объект контроля напряжения питания и испытательных сигналов, замер первого и второго значений сопротивлений, определение информативного параметра и отбраковку, согласно изобретению в качестве информативного параметра используют квазиравновесное сопротивление объекта контроля в активном режиме, а его значение при номинальном испытательном режиме принимают за эталон, при этом производят отбраковку в соответствии с критерием:

$$Z_N - Z_d \leq \beta$$

где Z_N - квазиравновесное сопротивление объекта контроля в активном режиме при номинальном испытательном напряжении,

Z_d - квазиравновесное сопротивление объекта контроля в активном режиме при испытательном напряжении, величиной выше номинальной,

β - величина разности сопротивления, определяемая заданным уровнем надежности,

а значение квазиравновесного сопротивления получают следующим образом: разделяют выводы объекта контроля на первую, вторую и третью группы в соответствии с их функциональным назначением, первую из которых подключают к первому выводу источника питания, общий провод которого соединяют со второй группой выводов объекта контроля, третью группу выходных выводов которого через нагрузочное сопротивление также подключают к общему проводу источника питания, подключают испытательное напряжение к первой и второй группам выводов, измеряют величину тока, протекающего в полученной цепи, значения которого

используют для вычисления квазиравновесного сопротивления.

Вторым отличием является то, что в качестве номинального испытательного напряжения выбирают номинальную величину напряжения питания объекта контроля.

На приведенной фиг. 1 представлена структурная схема устройства для реализации способа; на фиг. 2 - эквивалентная схема; на фиг. 3 - графики зависимости квазиравновесного сопротивления Z_i от величины испытательного напряжения.

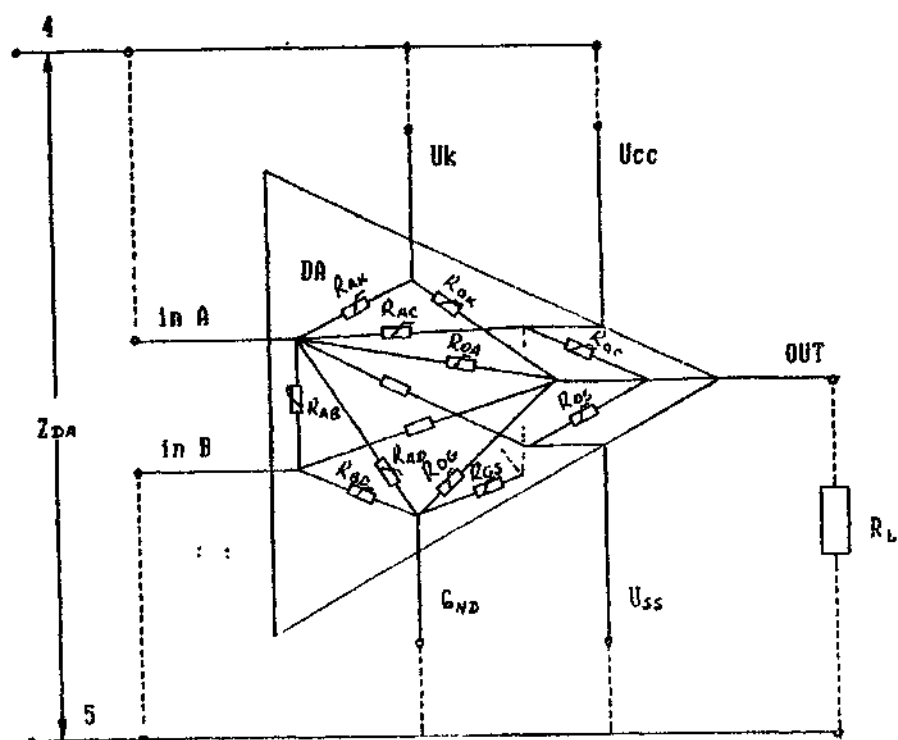
Измерение Z_i , см. фиг. 1, производится следующим образом.

На испытуемую ИС 1 (DA), к выходу OUT которой подключена нагрузка R_L , подается испытательное напряжение от источника 2- G_u и измеряется ток измерителем 3-рА, протекающий через ИС-1. При этом на ИС подается режим, обеспечивающий ее работу в активном режиме, т.е. микросхема DA должна выдавать максимальный ток в нагрузку R_L . Для обеспечения такого режима часть входных I_nA , контрольных U_k и питающих U_{cc} выводов ИС подключаются в соответствии с их функциональным назначением, к первому (соединение 4) выводу источника напряжения 2 G_u , а другая часть - I_nB , GND, U_{ss} - ко второму (соединение 5) общему выводу 2- G_u через измеритель тока 3-рА, без дополнительных и ограничивающих сопротивлений в их цепях, а на выходе ИС подключается нагрузка R_L .

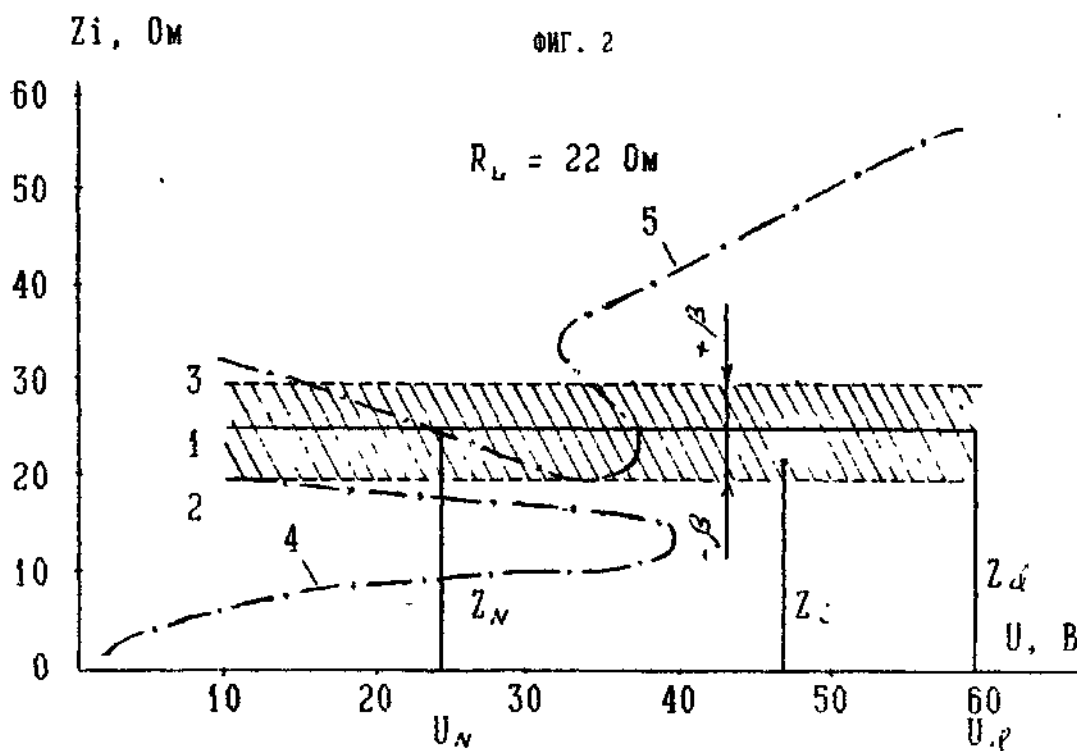
Указанный режим обеспечивает активное состояние всех элементов испытуемой ИС, что позволяет оценить ее качество посредством измерения Z_{pA} .

На чертеже фиг. 2 приведена эквивалентная схема квазиравновесного сопротивления Z_{pA} интегральной микросхемы DA, где $R_{AK}, R_{AC}, \dots, R_{OS}$ - нелинейные сопротивления элементов между выводами I_nA и U_k , I_nA и U_{cc}, \dots, OUT и U_{ss} , соответственно. Сопротивление нагрузки R_L подключается извне к выходу OUT и общему GND выводу ИС.

Согласно предлагаемому способу вывода ИС разделяют на три группы в соответствии с их функциональным назначением (входные, контрольные и питающие). Затем прикладывают испытательное напряжение к первым двум группам выводов ИС и, при активном режиме, измеряется первый I_n и второй I_d токи, при номинальном U_n и выше номинального U_d испытательных напряжениях. Затем вычисляют два квазиравновесных сопротивления ИС, одно Z_N - при номинальном испытательном напряжении, второе Z_d - при втором испытательном напряжении (см. фиг. 3) и, после вычисления их



ФНГ. 2



ФИГ. 3

Упорядник

Техред М.Моргентал

Корректор М.Куль

Замовлення 635

Тираж

Підписне

Державне патентне відомство України,
254655, ГСП, Київ-53, Львівська пл., 8

Виробничо-видавничий комбінат "Патент", м. Ужгород, вул. Гагаріна, 101