



УКРАЇНА

(19) **UA** (11) **57997** (13) **U**
(51) МПК (2011.01)
G11C 27/00

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИ

ДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ

ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

видається під
відповідальність
власника
патенту

(54) ПІКОВИЙ ДЕТЕКТОР

1

(21) u201010466

(22) 30.08.2010

(24) 25.03.2011

(46) 25.03.2011, Бюл.№ 6, 2011 р.

(72) МОРОЗ МИКОЛА ГЕОРГІЙОВИЧ

(73) НАУКОВО-ДОСЛІДНИЙ ТА ПРОЕКТНО-
КОНСТРУКТОРСЬКИЙ ІНСТИТУТ "ІСКРА"

(57) Піковий детектор, що містить перший резистор, у якого перший вивід є входом пікового детектора, а другий вивід підключений до інвертуючого входу першого операційного підсилювача, який має в зворотному негативному зв'язку діод, вихід цього операційного підсилювача підключений через два послідовно включені діоди до першого виводу накопичувального конденсатора і входу повторювача напруги, вихід якого, будучи виходом амплітудного детектора, одночасно підключений до інвертуючого входу першого операційного під-

2

силювача через другий резистор, який забезпечує загальний негативний зворотний зв'язок в піковому детекторі, при цьому другий вивід накопичувального конденсатора підключено до шини нульового потенціалу, а вихід детектора підключений через третій резистор до зв'язку, який з'єднує два послідовні діоди, який **відрізняється** тим, що в нього введений транзистор, база якого через четвертий резистор підключена до виходу першого операційного підсилювача, емітер - до шини нульового потенціалу, а колектор, з якого знімається сигнал з необхідними логічними рівнями, синхронізуючий початок вимірювання максимального значення напруги вхідного імпульсу з переходом пікового детектора з режиму запису в режим зберігання, підключений через п'ятий резистор до шини високого логічного рівня (потенціалу).

Корисна модель належить до аналогової електронної техніки, і є різновидністю схем вибірки та зберігання. Її може бути використано для визначення амплітуди або пікових значень одиночних аналогових імпульсних сигналів в системах управління, діагностики або в інформаційно-вимірювальних пристроях.

Пікові детектори відстежують вхідний сигнал до тих пір, поки не буде досягнуте його максимальне значення, після чого автоматично переходять в режим зберігання цього значення. Схема найпростішого пікового детектора включає діод, конденсатор і два ключі. При замкнутому першому ключі і розімкненому другому струм крізь діод проходить тільки в одному напрямку, заряджаючи ємність конденсатора. Коли рівень вхідної напруги стає менше вихідної напруги, діод зачиняється, і ємність конденсатора запам'ятовує пікове значення вхідної напруги. Щоб повернути схему в початкове положення, розмикають перший ключ і замикають другий. У режимі зберігання розмикають обидва ключі, при цьому всі подальші пікові значення вхідної напруги не впливають на рівень вихідного сигналу [1].

Відомий піковий детектор, що містить два операційних підсилювача, два діоди, конденсатор, резистор зворотного зв'язку і розрядний ключ.

Операційні підсилювачі об'єднані загальним зворотним зв'язком і працюють як повторювач напруги з коефіцієнтом передачі рівним одиниці. Перший підсилювач - це повторювач з одиничним коефіцієнтом передавання, який заряджає конденсатор до пікового значення вхідної напруги. Перший діод перешкоджає розряду конденсатора. Другий діод створює зворотний негативний зв'язок для першого операційного підсилювача, коли його вихід менше пікового значення вхідної напруги, для того, щоб запобігти його глибокому насиченню. Другий підсилювач - теж повторювач з одиничним коефіцієнтом передавання, що діє як буфер між конденсатором та виходом детектора. Резистор зворотного зв'язку забезпечує опір між вихідною напругою і напругою в точці першого підсилювача, що підсумовує, в тих випадках, коли вхідна напруга менша, ніж напруга на конденсаторі [2].

Недоліком цього пристрою є відсутність елементів, що сигналізують про момент переходу пікового детектора з режиму запису в режим зберігання для синхронізації початку вимірювання максимального значення вхідної напруги імпульсу, що укрив ускладнює його застосування для обробки одиночних імпульсів та сигналів з амплітудно-імпульсною модуляцією.

(19) **UA** (11) **57997** (13) **U**

Іншим відомим технічним рішенням є піковий детектор [3], що містить джерело сигналу, компаратор на основі операційного підсилювача, вхід якого, що не інвертує, приєднаний до джерела сигналу, перший резистор і перший конденсатор, при цьому один з виводів першого резистора приєднано до джерела сигналу, а інший через перший конденсатор - до земляної шини, другий резистор, другий конденсатор, суматор, що інвертує напругу та аналоговий інвертор напруги на основі операційних підсилювачів, при цьому один з виводів другого конденсатора приєднано до джерела сигналу, а інший через другий резистор - із земляною шиною, точка з'єднання першого резистора і першого конденсатора підключена до першого входу суматора, а точка з'єднання другого резистора і другого конденсатора - до другого входу суматора, вихід якого через аналоговий інвертор приєднано до інвертуючого входу компаратора.

Недоліком цього пікового детектора є застосування компаратора на основі операційного підсилювача. Рівні вихідного сигналу цього компаратора не відповідають рівням напруги сигналів для логічних пристроїв. Таким чином, його не можливо безпосередньо застосувати для синхронізації початку вимірювання максимального значення вхідного імпульсу з моментом переходу пікового детектора з режиму запису в режим зберігання, наприклад, для запуску АЦП, що обмежує область його застосування.

Ще одним відомим пристроєм є амплітудний (піковий) детектор [4], що містить перший операційний підсилювач, вихід якого підключений через два послідовно включені діоди до першого виводу накопичувального конденсатора і входу повторювача напруги, вихід якого є виходом детектора, який підключено до інвертуючого входу першого операційного підсилювача, вхід якого що не інвертує, є входом детектора, другий вивід накопичувального конденсатора підключений до шини нульового потенціалу, третій діод, другий операційний підсилювач, вхід якого що не інвертує, з'єднаний з першим виводом накопичувального конденсатора, а вихід через третій діод з'єднаний з його інвертуючим входом та зв'язком, що з'єднує перший та другий діоди.

Цей амплітудний (піковий) детектор має той же недолік, як і [2].

Найбільш близьким до запропонованого пристрою є [5], що містить перший операційний підсилювач з діодом в зворотному негативному зв'язку, вихід якого підключений через два послідовно включені діоди до першого виводу накопичувального конденсатора і входу повторювача напруги, вихід якого, є виходом амплітудного детектора, одночасно підключений через третій резистор до зв'язку, що з'єднує два послідовні діоди, при цьому другий вивід накопичувального конденсатора підключений до шини нульового потенціалу.

Цей пристрій, як і вище згадані, не дає можливості безпосередньо синхронізувати логічні пристрої з моментом часу переходу пікового детектора з режиму запису в режим зберігання.

Запропоноване рішення дозволяє одержати сигнал із заданими рівнями напруги для логічних пристроїв. Цей сигнал дає можливість синхронізу-

вати початок вимірювання максимального значення вхідної напруги з моментом переходу пікового детектора з режиму запису в режим зберігання з мінімальними втратами часу.

Поставлена мета досягається тим, що в піковий детектор, що містить перший резистор, у якого перший вивід є входом пікового детектора, а другий вивід підключений до інвертуючого входу першого операційного підсилювача, що містить діод в зворотному негативному зв'язку, вихід якого підключений через два послідовно включені діоди до першого виводу накопичувального конденсатора та входу повторювача напруги, вихід якого, є виходом амплітудного детектора, одночасно підключеного до інвертуючого входу першого операційного підсилювача через другий резистор, який забезпечує загальний негативний зворотний зв'язок в піковому детекторі, при цьому другий вивід накопичувального конденсатора підключений до шини нульового потенціалу, а вихід детектора підключений через третій резистор до зв'язку, що з'єднує два послідовні діоди, введений транзистор, база якого через четвертий резистор підключена до виходу першого операційного підсилювача, емітер - до шини нульового потенціалу, а колектор, з якого знімається сигнал для синхронізації початку вимірювання максимальної напруги вхідного імпульсу з переходом пікового детектора з режиму запису в режим зберігання, підключений через п'ятий резистор до шини високого логічного рівня (потенціалу).

Запропонований піковий детектор забезпечує ефективне вимірювання максимальних значень напруг одиничних імпульсів і сигналів з амплітудноімпульсною модуляцією з мінімальними втратами часу між моментом переходу пікового детектора з режиму запису в режим зберігання і моментом початку вимірювання максимального значення вхідного імпульсу, що розширює асортимент пристроїв для його застосування.

На фіг. 1 проказана схема запропонованого пікового детектора, на фіг. 2 дані епюри сигналів в головних точках схеми для аналогових і логічних сигналів (з рівнями 0 та 3,3 В).

Запропонований пристрій є інвертуючим піковим детектором з коефіцієнтом передачі:

$$K = -R_2/R_1 \quad [1, \text{стор. 171}]$$

У проміжках часу між вхідними імпульсами, а так само в режимі запису, перший операційний підсилювач (DA1) генерує напругу достатню для відкриття двох послідовно включених діодів (VD2, VD3). Падіння напруги на двох відкритих р-п переходах діодів забезпечує надійне відкриття транзистора VT1, а резистор R4 обмежує струм бази відкритого транзистора. У момент переходу з режиму запису в режим зберігання пікового детектора DA1 міняє полярність вихідного сигналу, при цьому відкривається діод VD1, який запобігає глибокому насиченню DA1, і обмежує зворотну напругу переходу база-емітер транзистора VT1, захищаючи його від пробою. Падіння напруги на відкритому діоді VD1 сприяє швидкому закриттю транзистора VT1 і, як наслідок, формуванню фронту сигналу, що сигналізує про момент переходу пікового детектора з режиму запису в режим зберігання. Резистор R3 забезпечує еквівалентність виводів

діода VD3 і, отже, усуває струм витоку накопичувальної ємності через цей діод в режимі зберігання.

Джерела інформації:

1. Щербаков В.И. Электронные схемы на операционных усилителях / В.И. Щербаков, Г.И. Грездов - Киев: "Техника", 1983. - 213 с.

2. Фолкенберри Л. Применение операционных усилителей и линейных ИС / Л. Фолкенберри [пер. с англ.]. - М.: "Мир", 1985. - 572 с.

3. Пат. 2156028 Российская Федерация, МПК Н 03 К 5/1532, Н 03 D 1/02. Пиковый детектор / Казаков М.К.; Хисамова Л.И.; Эйстрих Л.Л.; заявитель и патентообладатель Ульяновский государс-

твенный технический университет. - № 2000103183/09 заявл. 08.02.2000; опубл. 2000.09.10, Бюл. № 25.

4. Пат. 2018981 Российская Федерация, МПК G 11 C 27/00, G 01 R 19/04. Амплитудный детектор / Гофенберг А.О.; Поляков А.В.; заявитель Акционерное общество открытого типа "Уралчерметавтоматика"; патентообладатель Гофенберг Александр Оскарович. - № 4905910/24 заявл. 28.01.1991; опубл. 1994.08.30.

5. Гутников В.С. Интегральная электроника в измерительных устройствах / В.С. Гутников - [2-е изд., перераб. и доп.]. - Л.: "Энергоатомиздат", 1988. - 304 с.

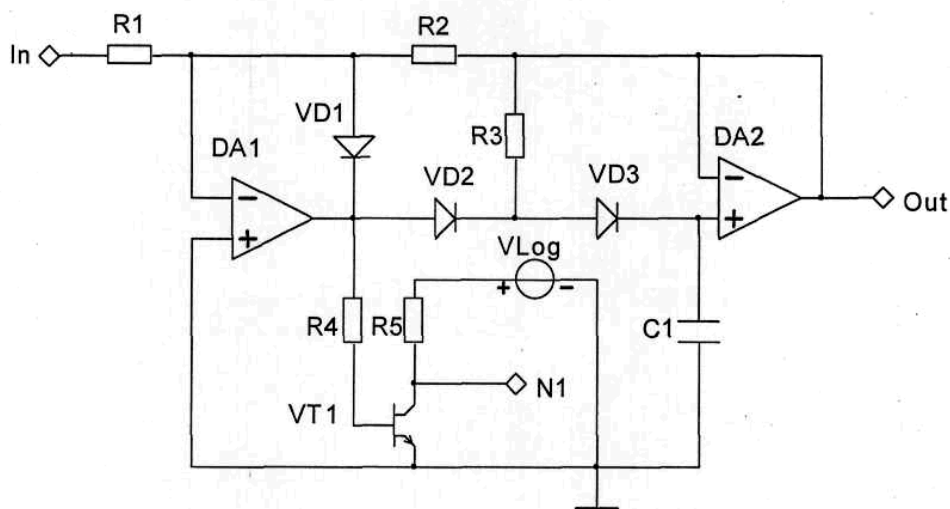
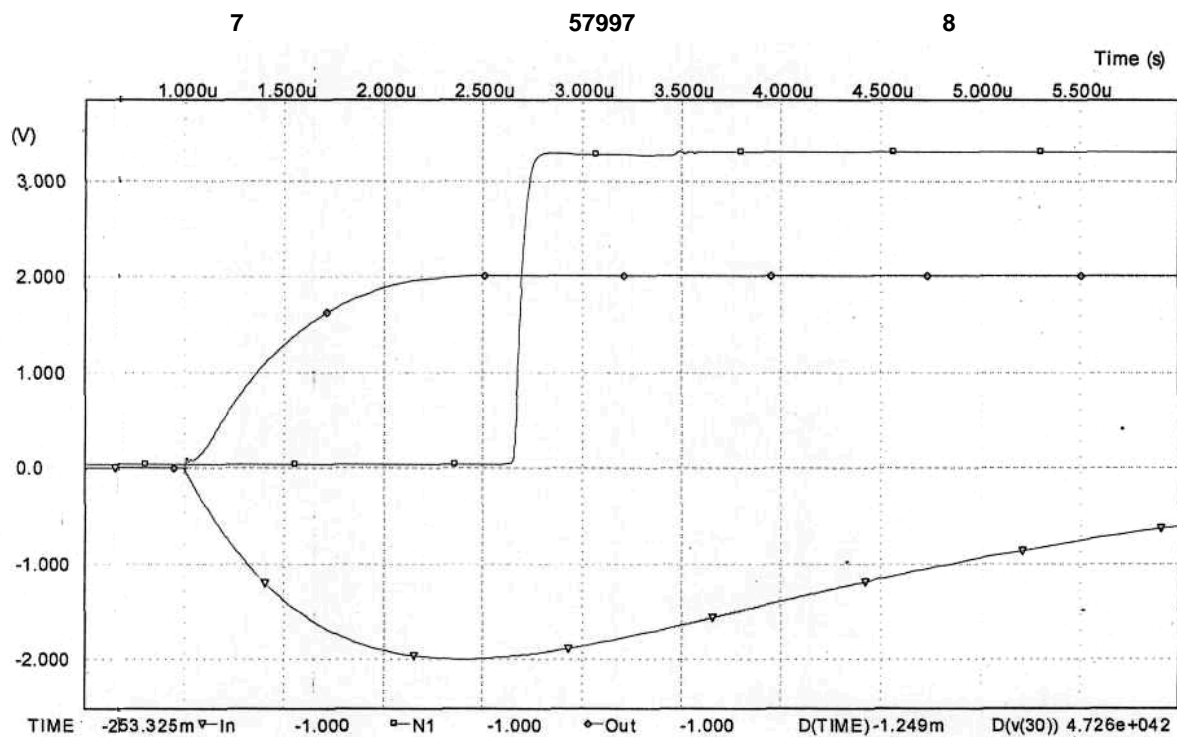


Fig. 1



Фіг. 2