



УКРАЇНА

(19) UA (11) 5206 (13) C1

(51)5 H 03 D 13/00

ДЕРЖАВНЕ
ПАТЕНТНЕ
ВІДОМСТВООПИС ДО ПАТЕНТУ
НА ВІНАХІД

(54) ЧАСТОТНО-ФАЗОВИЙ ДИСКРИМІНАТОР

1

(20) 94240472, 12.03.93

(21) 4891193/09

(22) 13 12 90, SU

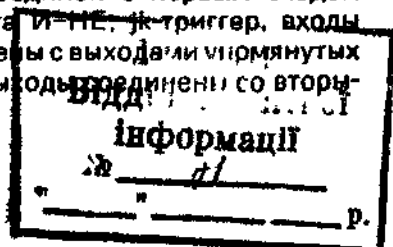
(46) 28.12 94, Бюл. № 7-1

(56) Авторское свидетельство СССР
№ 625300, кл. H 03 D 13/00, 1979 (прототип)

(71) Науково-виробниче об'єднання "Ротор"

(72) Нейлюк Володимир Макарович, Дейс-
ман-Косіянчук Степан Петрович, Соколов
Михайло Михайлович, Таран Володимир
Михайлович(73) Науково-виробниче об'єднання "Ротор"
(UA)(57) Частотно-фазовий дискримінатор, со-
держаний перший і другий D-триггери, D-
входи яких з'єднані з нульовою шиною,
а C-входи являються відповідно першим
і другим входами частотно-фазового дис-
кримінатора, JK-триггер і перший і вто-
рий елементи І-НЕ, при цьому перший вхід
першого елемента І-НЕ з'єднаний з інверс-
ним виходом першого D-триггера і J-вхо-

2

дом JK-триггера, другий вхід з'єднаний з
прямим виходом JK-триггера і являється ви-
ходом частотно-фазового дискримінатора,
а вихід з'єднаний з S-входом першого
D-триггера, перший вхід другого елемента
І-НЕ з'єднаний з інверсним виходом вто-
рого D-триггера і K-входом JK-триггера,
другий вхід з'єднаний з інверсним вихо-
дом JK-триггера, а вихід з'єднаний з S-вхо-
дом другого D-триггера, о т л и ч а ю щ и й-
ся тим, що в нього введені перший, другий
і третій елементи НЕ, а також елемент
2І-ІЛИ-НЕ, перший і другий входи кото-
рого з'єднані з першим входом, а через
перший елемент НЕ – со вторим входом
частотно-фазового дискримінатора соот-
ветственно, третій і четвертий входи з'єд-
нані со вторим входом, а через другий
елемент НЕ – з першим входом частотно-фа-
зового дискримінатора, а вихід через тре-
тій елемент НЕ з'єднаний з С входом
JK-триггера.Изобретение относится к радиотехнике и
может быть использовано для частотно-фа-
зовой дискриминации двух потоков импульсов.Наиболее близким по технической сущ-
ности к заявляемому является частотно-фа-
зовый дискриминатор (ЧФД), содержащий
два D-триггера, входы синхронизации кото-
рых соединены со входными шинами, выход
первого D-триггера соединен с первым вхо-
дом первого элемента И-НЕ, а выход второ-
го D-триггера соединен с первым входом
второго элемента И-НЕ, JK-триггер, входы
которого соединены с выходами упомянутых
D-триггеров, а входы соединены со вторымми входами логических элементов И-НЕ, вы-
ходы которых соединены с установочными
входами соответствующих D-триггеров.Недостатком этого устройства является
ограниченная область его использования,
обусловленная использованием в нем толь-
ко асинхронного JK-триггера.Наличие такого ограничения не позво-
ляет широко применять указанный ЧФД при
его различных микросхемных реализациях с
сохранением высокой точности дискри-
минации.В основу изобретения поставлена зада-
ча усовершенствования частотно-фазового

(19) UA (11) 5206 (13) C1

дискриминатора, в котором путем стабилизации дискриминационной характеристики повышается точность.

Поставленная задача решается тем, что в частотно-фазовый дискриминатор, содержащий первый и второй D-триггеры, D-входы которых соединены с нулевой миной, а C-входы являются соответственно первым и вторым входами частотно-фазового дискриминатора, jk-триггер и первый и второй элементы И-НЕ, при этом первый вход первого элемента И-НЕ соединен с инверсным выходом первого D-триггера и j-входом jk-триггера, второй вход соединен с прямым выходом jk-триггера и является выходом частотно-фазового дискриминатора, а выход соединен с S-входом первого D-триггера, первый вход второго элемента И-НЕ соединен с инверсным выходом второго D-триггера и K-входом JK-триггера, второй вход соединен с инверсным выходом jk-триггера, а выход соединен с S-входом второго D-триггера, согласно изобретению, введены первый, второй и третий элементы НЕ, а также элемент 2И-ИЛИ-НЕ, первый и второй входы которого соединены с первым входом, а через первый элемент НЕ – со вторым входом частотно-фазового дискриминатора соответственно, третий и четвертый входы соединены со вторым входом, а через второй элемент НЕ – с первым входом частотно-фазового дискриминатора, а выход через третий элемент НЕ соединен с C-входом jk-триггера.

На чертеже представлена электрическая структурная схема частотно-фазового дискриминатора.

Частотно-фазовый дискриминатор содержит первый 1 и второй 2 D-триггеры, первый 3 и второй 4 и третий 5 элементы НЕ, jk-триггер 6, первый 7 и второй 8 элементы И-НЕ, элемент 2 И-ИЛИ-НЕ 9, первый 10 и второй 11 входы и выход 12 частотно-фазового дискриминатора.

Частотно-фазовый дискриминатор работает следующим образом.

Импульсы сравниваемых частот f_1 и f_2 поступают на C-входы первого 1 и второго 2 D-триггеров соответственно. Синхроимпульсы, поступающие на C-вход jk-триггера 6, образуются из импульсов сравниваемых частот одновременно из любого пришедшего импульса f_1 или f_2 .

Рассмотрим процессы изменения состояний jk-триггера 6 при поступлении импульсов частоты f_1 на первый вход 10.

В исходном состоянии $Q_1 = 1$, $Q_2 = 0$, $Q_6 = 1$ поступление импульса частоты f_1 на

входы первого элемента НЕ 3 и элемента 2 И-ИЛИ-НЕ 9 формирует синхроимпульс, поступающий на C-вход jk-триггера 6, и подтверждает исходное состояние $Q_1 = 1$, $Q_6 = 1$ и, следовательно, состояние jk-триггера 6 не поменяется.

В исходном состоянии $Q_1 = 0$, $Q_2 = 0$, $Q_6 = 1$ поступление импульса частоты f_1 и соответствующего ему синхроимпульса на C-вход jk-триггера 6 обуславливает состояние $Q_1 = 0$, а затем следует подтверждение $Q_6 = 1$. Следовательно, состояние меняется при поступлении синхроимпульса на C-вход jk-триггера 6.

Таким образом, поступление каждого импульса частоты изменяет состояние JK-триггера, за исключением состояния $Q_1 = 1$, $Q_2 = 0$, $Q_6 = 1$, которое лишь подтверждается.

По соображениям симметрии работы можно сделать вывод, что поступление импульса частоты f_2 на второй вход 11 изменяет состояние JK-триггера в обратном направлении, за исключением состояния $Q_1 = 0$, $Q_2 = 1$, $Q_6 = 0$, которое лишь подтверждается.

Рассмотрим работу в частотных и фазовых режимах.

При частоте следования импульсов $f_2 > f_1$ неизбежно оказывается состояние $Q_1 = 1$, $Q_2 = 0$, $Q_6 = 1$. Затем при поступлении импульса f_2 следует переход в состояние $Q_1 = 0$, $Q_2 = 0$, $Q_6 = 1$, а при наличии импульса f_1 происходит возврат в то же состояние или подтверждение состояния.

Чередование этих состояний характеризует частотный режим при частотах следования импульсов $f_2 > f_1$, в котором выходной сигнал $Q_6 = 1$.

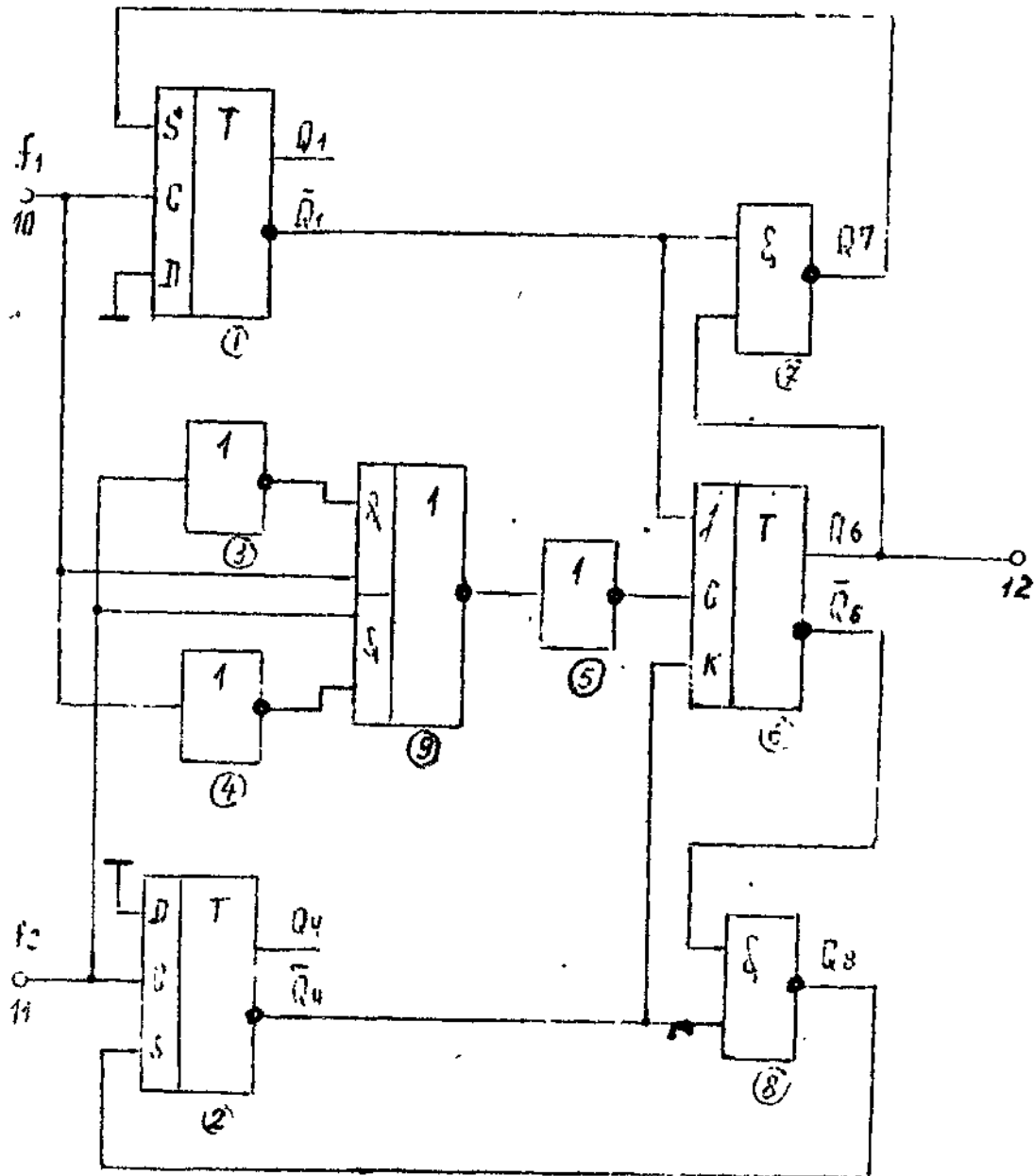
Если в ходе процесса под воздействием обратной связи частота f_1 увеличивается и достигает частоты f_2 , то при тенденции к дальнейшему ее увеличению создается ситуация, когда поступают два подряд импульса частоты f_1 . При этом происходит переход в состояние $Q_1 = 0$, $Q_2 = 0$, $Q_6 = 0$ и выходной сигнал через воздействие обратной связи создает тенденцию к уменьшению частоты f_1 . Если далее поступает импульс частоты f_1 , то происходит переход в состояние $Q_1 = 1$, $Q_2 = 0$, $Q_6 = 1$, что создает тенденцию к увеличению частоты f_1 и т. д.

Таким образом, в фазовом режиме ЧФД происходит чередование состояний $Q_1 = 0$, $Q_2 = 0$, $Q_6 = 1$ и $Q_1 = 0$, $Q_2 = 0$, $Q_6 = 0$, частоты f_1 и f_2 уравниваются соответственно изменениям сигнала $Q_6 = 1$ и $Q_6 = 0$ с

относительной длительностью, определяемой фазорассогласованием сравниваемых сигналов.

Обратный переход в частотный режим $f_1 > f_2$ происходит при тенденции f_1 к уменьшению, когда следует два (или более) импульсов f_2 подряд.

Частотный режим $f_1 > f_2$ и переход частотно-фазового дискриминатора из этого режима в фазовый осуществляется аналогично (симметрично) описанному, т. е. при чередовании состояний $Q_1 = 0, Q_2 = 0, Q_6 = 0$ и $Q_1 = 0, Q_2 = 1, Q_6 = 0$ при поступлении двух импульсов f_2 подряд.



Упорядник

Техред М.Моргентал

Коректор М. Керецман

Замовлення 599

Тираж

Підписне

Державне патентне відомство України,
254655, ГСП, Київ-53, Львівська пл., 8

Виробничо-видавничий комбінат "Патент", м. Ужгород, вул.Гагаріна, 101

[REDACTED]

[REDACTED]

[REDACTED]