

Изобретение относится к электротехнике и может быть использовано для регулирования положения, скорости и тока электродвигателей постоянного тока.

Известно устройство для регулирования скорости электродвигателя постоянного тока [1], якорь которого подключен через вентильный преобразователь к сети переменного тока, содержащий цифровой вычислительный блок, дискретный датчик скорости, блок задания, дискретный датчик среднего значения тока якоря двигателя, коммутаторы, последовательно соединенные блок синхронизации и блок деления частоты, выход которого подключен к цифровому вычислительному блоку, последовательно соединенные блок преобразования и блок распределения импульсов, выход которого связан с вентильным преобразователем, а вход блока преобразования - через коммутатор с цифровым вычислительным блоком, к которому через другие указанные коммутаторы подключены датчик скорости и блок задания, причем управляющие входы блока преобразования цифрового кода в импульс напряжения, распределителя импульсов и коммутатора в их цепи соединены между собой и подключены к выходу блока синхронизации и цифровому вычислительному блоку, а соединенные между собой управляющие входы датчика среднего значения тока якоря электродвигателя и других коммутаторов - к выходу блока деления частоты.

Недостатком этого устройства является большая погрешность обработки угла управления тиристорным преобразователем при значениях этого угла, близких к кратным дискрете преобразователя, а также сложность из-за наличия многофазного блока синхронизации и делителя частоты.

Известен электропривод постоянного тока [2], содержащий двигатель, подключенный к питающей сети через тиристорный преобразователь с блоком управления тиристорами, входы которого через коммутатор соединены с датчиком скорости, датчиком положения, датчиком тока, задатчиком скорости, генератор импульсов, датчик синхронизации, входом соединенный с питающей сетью, управляющий вход тиристорного преобразователя через буферный регистр соединен с выходами блока управления тиристорами, три программируемых таймера, информационные входы которых соединены с выходами блока управления тиристорами, входы прерывания программы которого соединены с выходами переполнения таймеров, счетные входы которых соединены с генератором импульсов, входы первого и второго таймеров соединены с выходом переполнения третьего таймера, выход переполнения третьего таймера, выход переполнения и вход второго таймера соединены между собой, информационный выход третьего таймера соединен с входом блока управления тиристорами, вход прерывания которого соединен с выходом датчика синхронизации, управляющий вход коммутатора и вход датчика тока соединены с выходом переполнения третьего таймера.

Недостатком данного устройства является имеющаяся погрешность обработки углов управления тиристорным преобразователем для, по крайней мере, одного вентилля, когда этот угол близок к кратному дискрете преобразователя значению, вследствие наложения во времени требований прерывания от датчика синхронизации и от таймера перед выдачей управляющих импульсов, а также сложность из-за наличия трех таймеров и сложности блока управления тиристорами из-за наличия в нем блока приоритетных прерываний по 4-м запросам.

Задачей изобретения является создание электропривода постоянного тока, обеспечивающего повышение точности регулирования за счет исключения погрешности обработки углов управления тиристорным преобразователем, а также обеспечивающего упрощение его за счет сокращения количества сложных элементов.

Эта задача решена тем, что в электропривод постоянного тока, содержащий двигатель, подключенный к питающей сети через тиристорный преобразователь с блоком управления, входы которого соединены с датчиками скорости, датчиком положения, датчиком тока, задатчиком (скорости, положения или тока), программируемый таймер, счетный вход которого подключен к генератору импульсов, а информационные входы и выходы, а также выход переполнения этого таймера подключены к блоку управления, датчик синхронизации, входом соединенный с питающей сетью, управляющий вход тиристорного преобразователя через буферный регистр соединен с выходом блока управления, введен регистр внешнего события, синхровход которого подключен к датчику синхронизации, информационные входы этого регистра соединены с информационными выходами программируемого таймера, информационные выходы регистра внешнего события подключены к блоку управления, а выход переполнения программируемого таймера соединен с буферным регистром.

Предполагаемое устройство представлено на фиг. 1. На фиг. 2 представлена функциональная схема программируемого таймера.

Двигатель 1 подключен через тиристорный преобразователь 2 к питающей сети. Блок управления 3 своими входами подключен к датчику тока 4, датчику скорости 5, датчику положения 6, задатчику (тока, скорости или положения) 7, информационным выходом программируемого таймера 8 и регистра внешнего события 9, выходу переполнения таймера 8, а своими выходами - к буферному регистру 10 и к информационным входам программируемого таймера 8. Датчик синхронизации 11 своим входом подключен к питающей сети, а выходом - к синхровходу регистра внешнего события 9.

Генератор импульсов 12 своим выходом подключен к счетному входу таймера 8.

Устройство работает следующим образом.

С валом двигателя 1 механически связаны датчик скорости 5 и датчик положения 6, осуществляющие преобразование механических величин в электрические в виде аналогового сигнала или цифрового кода. В якорную цепь двигателя 1 установлен шунт, падение напряжения с которого подается на вход датчика тока 4, который вырабатывает нормированный аналоговый сигнал или цифровой код. Информацию вышеперечисленных датчиков, а также блока задания 7, вводят в блок управления 3, содержащий в себе вычислитель, например, на базе микропроцессора. Датчик синхронизации 11 содержит фильтр, выделяющий гармонику напряжения сети, и ноль-орган, который выдает импульсы, соответствующие моменту естественной коммутации тиристора тиристорного преобразователя 2, условно названного нулевым. Этот импульс воздействует на синхровход регистра внешнего события 9, который запоминает состояние выходных информационных сигналов программируемого таймера 8 в момент появления импульса датчика синхронизации 11.

Таймер 8 состоит из двух счетчиков. Оба счетчика считают импульсы, подаваемые на вход С. Первый (верхний на фиг. 2) счетчик декрементный и работает в ждущем режиме. Блок управления выставляет входные для таймера данные D1 и записывает их в первый счетчик сигналом записи W. Первый счетчик отсчитывает

записанное число импульсов и затормаживается, вырабатывая при этом сигнал переполнения U, который снимается в момент очередной записи. Второй счетчик, например, инкрементный, работает в режиме счета непрерывно. Разрядность счетчиков равна R, DO - выходные данные таймера 8, т.е. второго счетчика.

Алгоритм работы блока управления 3 описан ниже.

При подаче напряжения питания блока управления 3 выполняет программу начальной уставки и начальной синхронизации с сетью, после чего входит в установившийся циклический режим работы. Начало цикла определяет момент формирования очередного импульса отпирания тиристорного преобразователя. В каждом цикле блок управления 3 последовательно выполняет следующие вычислительные процедуры:

- регулятор положения, в результате определяется заданное значение скорости;
- регулятор скорости, в результате определяется заданное значение тока;
- регулятор тока, в результате определяется заданное значение угла управления тиристорным преобразователем;
- обработка угла управления, в результате определяется номер отпираемого тиристора и момент времени отпирания;
- ожидание формирования отпираемого импульса или выполнение других задач со входами в начало очередного цикла по прерыванию от отпирающего импульса.

В соответствии с вычисленным значением угла управления блок 3, выполняя программу синхронной одноканальной системы импульсно-фазового управления, определяет номер отпираемого тиристора, записывает соответствующий код отпирающих импульсов в буферный регистр 10, вычисляет задержку отпирания этого тиристора от текущего момента времени до требуемого и записывает ее в программируемый таймер 8. Таймер 8 отсчитывает заданную задержку и сигналом с выхода переполнения воздействует на буферный регистр 10, разрешая прохождение отпирающих импульсов на тиристорный преобразователь 2. Длительность управляющего импульса формируется либо аппаратно, например дифференцирующей цепочкой в буферном регистре 10, либо программно в блоке управления 3.

Номер отпираемого тиристора K определяется по формуле:

$$K(n) = \begin{cases} K(n-1)+1, & \text{если } K(n-1) < m-1 \\ 0, & \text{если } K(n-1) \geq m-1 \end{cases}$$

где n - номер цикла,

m - число фаз питающей сети,

K(n-1) - номер предыдущего тиристора.

Код отпирающих импульсов, соответствующий данному тиристорному, выбирается из таблицы, хранящейся в постоянной памяти. Время наступления точки естественной коммутации (по таймеру) O-го тиристора Eo считается из регистра внешнего события 9 и хранится в памяти блока 3. Период сети T вычисляется каждый раз после появления изменения содержимого регистра внешнего события 9, опрос которого производится в каждом цикле, по формуле:

$$T = Eo(n) - Eo(n-1)$$

Точка естественной коммутации K-го тиристора:

$$Ek = Eo + K \cdot T / m = E(k-1) + T / m$$

Число N, записывается блоком 3 в таймер 8 для включения K-го тиристора:

$$N = Ek + N_{\alpha} - D1$$

где N_{α} - требуемый угол управления в дискретах таймера;

D1 - содержимое таймера 8, считанное блоком 3 непосредственно перед записью.

Для того, чтобы точность отработки заданного угла управления не зависела от дрейфа частоты сети и частоты генератора импульсов 12:

$$N = \alpha \cdot T / 360,$$

где α - угол управления в электрических градусах.

Емкость таймера 8 (разрядность R) выбирается большей периода сети T. Переполнение второго счетчика таймера 8 не оказывает влияния, т.к. в числе N при его записи старшие разряды, номером больше R (если таковые есть) не используются. В случае применения в блоке 3 процессора малой вычислительной мощности допустимо производить расчеты регуляторов скорости и положения не каждый цикл, а через M циклов в свободное от процедур регулятора тока и отработки угла управления процессорное время. При $M \leq 3$ динамические показатели качества регулирования удовлетворяют требованиям для большинства электроприводов.

В устройстве-прототипе имеет место погрешность отработки углов управления тиристорным преобразователем для, по крайней мере, одного тиристора, когда этот угол близок к кратному дискрете преобразователя значению вследствие наложения во времени требований прерываний от датчика синхронизации и от таймера перед выдачей отпирающих тиристоры импульсов. Если приоритет прерывания от таймера выше, чем от датчика синхронизации, то задержка отработки прерываний от датчика синхронизации, величина которой неопределена от 0 до какого-то конечного значения A, вызовет ошибку в вычислении точек естественной коммутации всех тиристорных. В противном случае ошибка будет из-за задержки выдачи кода отпирающих импульсов в буферный регистр. При оптимальной программе, которую не всегда возможно реализовать, величина A будет равна сумме времен:

- длительности выполнения самой продолжительной команды;
- процедуры прерывания;
- команды выдачи тока отпирающих импульсов в буферный регистр (или считывания таймера);
- команды управления приоритетами прерываний или возврат из прерывания.

Для микропроцессора, например, K1801BM2 с тактовой частотой 7 мГц это время без учета инерционности блока прерываний и буферного регистра составит соответственно $20 + 15 + 10 + 7 = 52$ мкс. Кроме этого, например,

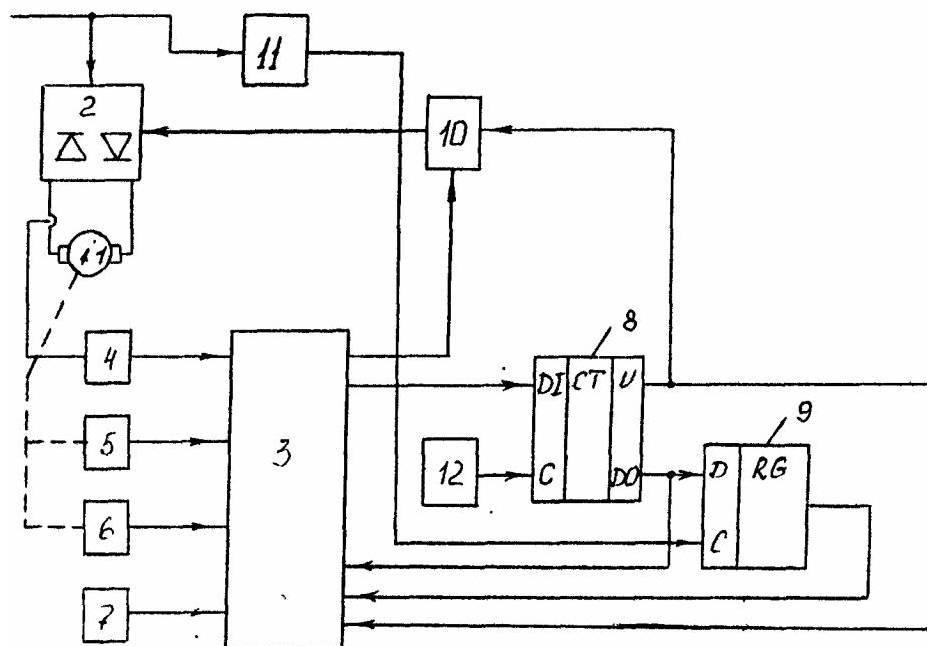
многие контролеры цифровых датчиков скорости и положения в процессе программной обработки их показаний требуют следования двух и более команд процессора без временного разрыва (из-за прерываний) между ними. Чтобы выполнить эти требования необходим запрет прерываний, а значит возможна дополнительная погрешность в отработке угла управления.

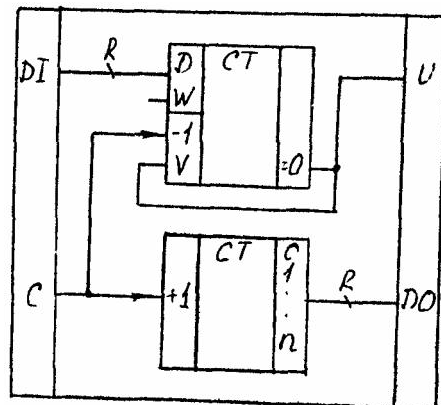
Предлагаемое устройство проще и имеет большую точность за счет введения регистра внешнего события и стробирования буферного регистра импульсом переполнения программируемого таймера. С помощью регистра внешнего события запоминается момент времени прихода синхронизирующего сигнала и эта информация обрабатывается блоком управления тиристорами в удобное для него время без прерывания его управляющей программы. Запись кода отпирающих импульсов в буферный регистр производится блоком управления сразу после вычисления этого кода и угла управления, а выдача их на управляющие переходы тиристоров производится в момент переполнения программируемого таймера без необходимости прерывания вычислителя блока управления. Устройство-прототип требует немедленной реакции вычислителя блока управления (с помощью прерываний) на эти события и, поскольку эта реакция занимает конечное время, при этом ухудшается точность обработки углов управления тиристорным преобразователем, а также наличия блока приоритетных прерываний и еще двух таймеров, что ведет к усложнению устройства.

Предлагаемое устройство для своей работы по обработке углов управления не требует прерываний благодаря введению аппаратной поддержки процесса синхронизации с сетью в виде регистра внешнего события и процесса формирования отпирающих импульсов путем стробирования буферного регистра импульсом переполнения программируемого таймера.

В результате точность обработки углов управления одинакова во всем их диапазоне, не зависит от быстродействия вычислителя блока управления тиристорами, при этом не накладываются жесткие требования реального времени к управляющим программам и эта точность определяется лишь дискретностью программируемого таймера. Например, если принять разрядность программируемого таймера и вычислителя блока управления равной 16 двоичных разрядов, а полную емкость этого таймера - два периода сети, т.е. 40 мс, то погрешность составит не более 1,25 мкс (две дискреты таймера), т.е. имеется многократный запас по требуемой точности.

Предлагаемое устройство проще прототипа в изготовлении и наладке, так как имеет меньшее количество элементов, а именно: один программируемый таймер и регистр внешнего события предлагаемого устройства против трех программируемых таймеров прототипа, причем регистр существенно проще таймера, а программируемые таймеры предлагаемого и сопоставляемого устройств примерно равны по сложности. Кроме того, в устройстве-прототипе более сложный блок управления тиристорами, т.к. имеет в своем составе достаточно сложный блок приоритетных прерываний по 4-м независимым запросам, а предлагаемое устройство может работать без прерываний или с более простым блоком прерываний с одним входом запроса.

 $\Phi_{12.1}$



$\Phi_{u2} 2$