



УКРАЇНА

(19) UA (11) 36109 (13) A

(51) 6 H02M7/10

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІОПИС
ДО ДЕКЛАРАЦІЙНОГО ПАТЕНТУ
НА ВИНАХІДвидається під
відповідальність
власника
патенту

(54) ІНТЕГРАТОР

(21) 99116007

(22) 02.11.1999

(24) 16.04.2001

(33) UA

(46) 16.04.2001, Бюл. № 3, 2001 р.

(72) Панкратов Анатолій Іванович, Петров Олексій Андрійович

(73) Донбаська державна машинобудівна академія
(57) Інтегратор містить два ланцюжки із М послідовно з'єднаних конденсаторів кожен і діодний ланцюжок з 2М послідовно з'єднаних діодів, причому вільний вивід першого конденсатора першого ланцюжка та анод першого діода діодного ланцюжка з'єднаний з вільним виводом другого ланцюжка конденсаторів утворюють перший та другий виводи для під'єднання вхідного сигналу більший вивід останнього конденсатора першого ланцюжка під'єднано до загальної точки з'єднання останньої па-

ри діодів діодного ланцюжка, кожна із загальних точок з'єднання конденсаторів другого ланцюжка під'єднана до аноду відповідного непарного діоду діодного ланцюжка, а вільний вивід останнього конденсатора другого ланцюжка утворює перший вихідний вивід другим вихідним виводом є другий вхідний вивід, що **відрізняється** тим, що кожна із загальних точок з'єднання конденсаторів першого ланцюжка під'єднана до аноду відповідного парного діоду діодного ланцюжка через М резисторів, причому величина опору R кожного із резисторів і ємність C кожного із конденсаторів визначаються із умови :

$$\tau = RC \gg T_0,$$

де τ - постійна інтегрування кожного R-C ланцюжка;

T_0 - тривалість періоду вхідного сигналу.

Винахід відноситься до галузі електротехніки і може бути використаний у будівництві пасивних інтегруючих пристроїв в обчислювальній техніці, пасивних пристроїв часової затримки сигналів з великими постійними часу, накопичувачів енергії від низьковольтного малопотужного джерела.

Пасивний інтегратор (див. книгу Коган Б.Я. Электронные моделирующие устройства и их применение для исследования систем автоматического регулирования, - М.: Изд. физ.-мат. литературы, 1963. - С. 43-48), вміщує електричний ланцюг, який складається із послідовно з'єднаних резистора і конденсатора.

Недоліками цього пристрою є обмеженість часу інтегрування, велика амплітудна та фазова погіршеність, неможливість отримати рівень вихідного сигналу вище ніж рівень вхідного.

Активний інтегратор (див. книгу Когана Б.Я., С. 43-48) вміщує підсилювач постійного струму, блок живлення, резистор та конденсатор.

Недоліками цього пристрою є його складність, несолідність блока живлення, обмеженість рівня вихідного сигналу рівнем напруги блока живлення.

Найбільш близькими за технічною суттю є пристрій (див. а. с. СРСР № 1334314 А-1 кл. Н02 М 7/10, 1987, бюл. № 32), котрий вміщує два конденсаторних ланцюжка по М конденсаторів в кожному, діодний ланцюжок із 2М діодів, М+1 резисто-

рів та комутатор. Конденсатори та діоди з'єднані за схемою помноження напруги, причому конденсатори другого ланцюжка своїми загальними точками з'єднання під'єднані до відповідних загальних точок з'єднання діодів через відповідні резистори. Пристрій працює як помножувач напруги з інтегруванням правим ланцюжком в часі, обмеженням періодом вхідного сигналу.

Недоліком цього пристрою є складність, пов'язана з наявністю комутатора, обмеженістю інтегрування в часі (менше періоду вхідного сигналу), неможливістю отримання вихідного сигналу як інтегралу від вхідного.

В основу винаходу поставлена мета створення такого пасивного інтегратора, котрий дозволив би виконувати інтегрування необмежене у часі та без обмежень за рівнем вихідного сигналу, з великою точністю за рахунок спрощення та розширення функціональних можливостей.

Поставлена задача розв'язується за допомогою використання інтегратора, який містить два ланцюжки із М послідовно з'єднаних конденсаторів кожен і діодний ланцюжок з 2М послідовно з'єднаних діодів, причому вільний вивід першого конденсатора першого ланцюжка та анод першого діода діодного ланцюжка з'єднаний з вільним виводом другого ланцюжка конденсаторів утворюють перший та другий виводи для під'єднання вхідного си-

гналу. Вільний вивід останнього конденсатора першого ланцюжка під'єднано до загальної точки з'єднання останньої пари діодів діодного ланцюжка, кожна із загальних точок з'єднання конденсаторів другого ланцюжка під'єднана до аноду відповідного непарного діоду діодного ланцюжка, а вільний вивід останнього конденсатора другого ланцюжка утворює перший вихідний вивід, другим вихідним виводом є другий вхідний вивід, що відрізняється від прототипу тим, що кожна із загальних точок з'єднання конденсаторів першого ланцюжка під'єднана до аноду відповідного парного діоду діодного ланцюжка через M резисторів, причому величина опору R кожного із резисторів і ємність C кожного із конденсаторів визначаються із умови:

$$\tau = RC \gg T_0$$

де τ - постійна інтегрування кожного R-C ланцюжка;

T_0 - тривалість періоду вхідного сигналу.

Виключення комутатора спрощує пристрій, дозволяє зробити його пасивним.

Під'єднання кожної із загальних точок з'єднання конденсаторів першого ланцюжка до анодів відповідних парних діодів діодного ланцюжка через M -є резистори розширює функціональні можливості прототипу, оскільки дозволяє виконувати інтегрування кожним із R-C ланцюжків при відповідній полярності вхідного сигналу без обмеження часу інтегрування та рівня вихідного сигналу.

Виконання умови $\tau = RC \gg T_0$ дозволяє на кілька порядків зменшити амплітуду та фазову погрішність інтегрування.

Використання відомого помножувача напруги із введенням в нього нових зв'язків та виключення комутатора дозволяє забезпечити нові функції інтегратора з одночасним спрощенням та підвищенням точності. Отже, запропоноване рішення відповідає критерію "винахідський рівень".

Усі ознаки істотні, виключення будь-якого з них не дає можливості досягти мету винаходу.

Пошук, проведений за джерелами науково-технічної та патентної інформації, показав, що сукупність усіх істотних ознак даного винаходу невідома.

Запропонований винахід пояснюється електричною схемою пристрою, яка наведена на фігурі.

Інтегратор містить перший ланцюжок, який включає M послідовно з'єднаних конденсаторів 1, другий ланцюжок із M послідовно з'єднаних конденсаторів 2 та діодного ланцюжка із $2M$ послідовно з'єднаних діодів 3. Вільний вивід першого конденсатора першого ланцюжка та анод першого діода діодного ланцюжка утворюють виводи 4 і 5 для підключення до джерела вхідного сигналу. Вільний вивід останнього конденсатора першого ланцюжка під'єднано через останній із M резисторів 6 до загальної точки з'єднання останньої пари діодів діодного ланцюжка. Кожна із загальних точок з'єднання конденсаторів 2 другого ланцюжка під'єднана до аноду відповідного непарного діоду 3 діодного ланцюжка. Вільний вивід останнього конденсатора другого ланцюжка утворює перший вихідний вивід 7. Другим вихідним виводом є другий вхідний вивід 5. Кожна із загальних точок з'єднання конденсаторів першого ланцюжка під'єднана до анодів відповідних парних діодів 3 діодного ланцюжка через M -є резистори 6.

Інтегратор працює таким чином. Якщо на вхідні виводи 4 і 5 поступає періодичний сигнал, то при позитивному сигналі діється заряд першого конденсатора першого ланцюжка до напруги:

$$U_{C1} = U_{BX} \left(1 - e^{-\frac{t}{\tau}} \right) = U_{BX} \left(1 - e^{-\frac{T_0}{2\tau}} \right) \quad (1)$$

де U_{BX} - амплітуда вхідного сигналу;

$t = \frac{T_0}{2}$ - час заряду, дорівнює половині періоду

вхідного сигналу;

$\tau = RC$ - постійна заряду;

R - опір кожного із M резисторів;

C - ємність кожного із M конденсаторів першого та другого ланцюжка конденсаторів.

При наступному за позитивним негативний сигнал заряджує перший конденсатор другого ланцюжка до напруги:

$$U_{C2} = 2U_{BX} \left(1 - e^{-\frac{t}{\tau}} \right) = 2U_{BX} \left(1 - e^{-\frac{T_0}{\tau}} \right) \quad (2)$$

Загальний час заряду першого конденсатора другого ланцюжка з початку відліку (від появи позитивного напівперіоду вхідного сигналу) дорівнює періоду T_0 , таким чином, постійна заряду двох R-C ланцюжків подвоюється. Час заряду другого конденсатора першого ланцюжка від початку відліку дорівнює $1,5T_0$, час заряду другого конденсатора другого ланцюжка від початку відліку дорівнює $2T_0$. Таким чином, запропонована схема, котра містить $2M$ R-C ланцюжків виконує функції еквівалентного R-C ланцюжка із загальним максимальним часом заряду (постійної інтегрування):

$$T_{\text{інт}} = Mt \quad (3)$$

та забезпечує вихідний сигнал на виводах 5 і 7 через максимальний час інтегрування з урахуванням схеми помноження:

$$U_{\text{вих}} \max = \frac{M}{T_{\text{інт}}} \int_0^{T_{\text{інт}}} U_{\text{BX}} dt = \frac{M(T_{\text{інт}} - 0)}{T_{\text{інт}}} U_{\text{BX}} = 2U_{\text{BX}} \quad (4)$$

Таким чином, запропонований інтегратор має необмежений час інтегрування та необмежений вихідний сигнал, оскільки число M необмежене і теоретично може сягати безкінцевості.

Відносна погрішність інтегрування

$$\delta U_{\text{BX}} = \frac{1}{2 \frac{R_H}{R_H + R} M \tau} \quad (5)$$

зменшується в M разів, де R_H - опір навантаження, під'єднаного до вихідних виводів.

Фазова погрішність

$$\text{tg} \Delta \varphi = \frac{1}{2 \frac{R_H}{R_H + R} M \omega} \quad (6)$$

також зменшується в M разів, де ω - кругова частота синусоїдального вхідного сигналу.

Величина опору резистора R та ємність C приймається із умови забезпечення точності інтегрування:

$$\tau = RC \gg T_0 \quad (7)$$

В якості резисторів 6 можливо використовувати будь-які високоомні, наприклад, типу МЛТ. В якості конденсаторів 1 і 2 краще використовувати конденсатори із неполярних плівок з низьким кое-

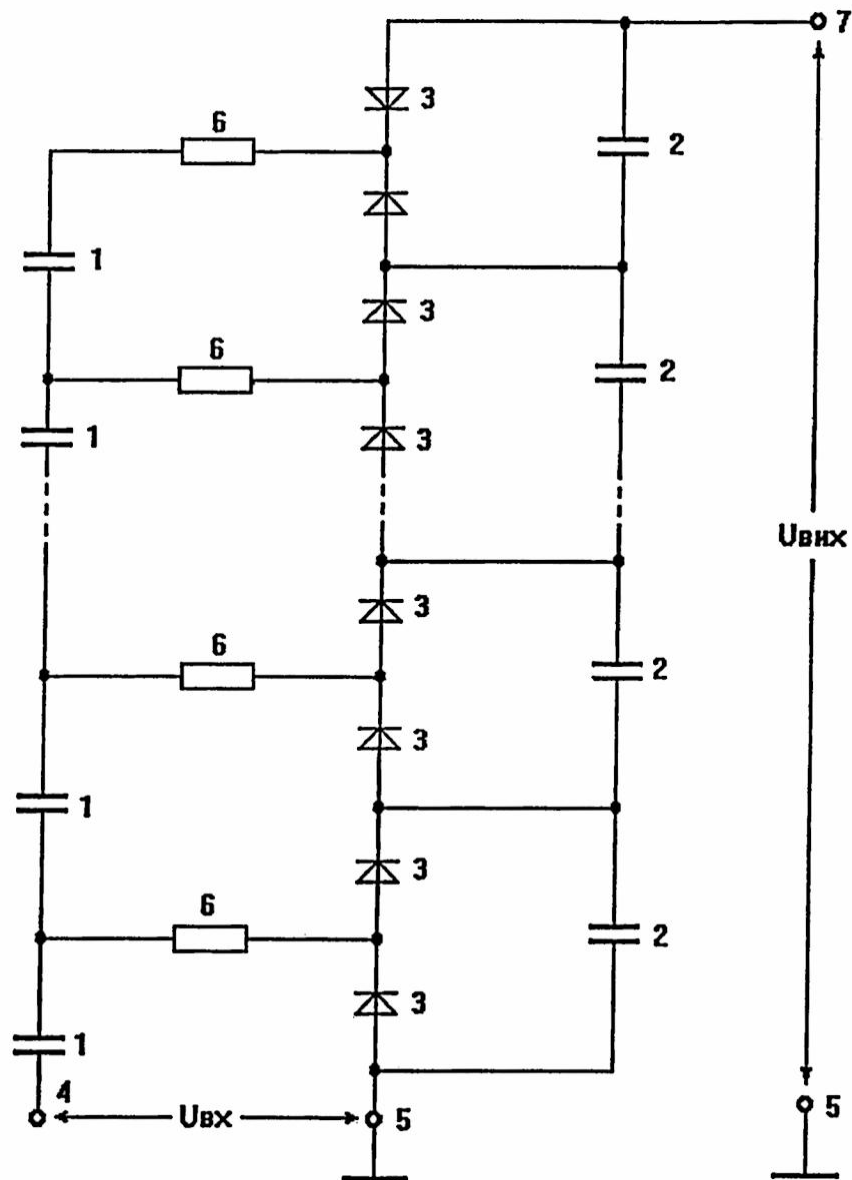
фіцієнтом абсорбації, наприклад, типу ПМГП або ФТ.

Діоди 3 краще використовувати з малими зворотними струмами, краще у вигляді діодних складень типу 2ДС408Б1.

Розроблений інтегратор може використовуватися в якості пасивних інтегруючих пристроїв в аналогових ЕОМ, елементів затримки сигналу за часом в автоматичі. Наприклад, при $R=100 \text{ МОм}$, $C=100 \text{ мкФ}$, $M=1000$ час затримки дорівнює не менше $T_{\text{інт}} = MRC = 10^8 10^{-4} 10^3 = 10^7 \text{ с} \approx 3 \text{ місяці}$. З та-

ким часом затримки в теперішній час пасивних пристроїв не існує.

Використання інтегратора, наприклад, у програмному реле часу типу ВЛ дозволить знизити його собівартість не менше, ніж у 5 разів, одночасно значно розширивши діапазон установок. Економічний ефект при виготовленні партії в 100 шт. програмних реле часу з використанням розробленого інтегратора становитиме не менш як 8700 гривень.



Фіг.

ДП "Український інститут промислової власності" (Укрпатент)
 Україна, 01133, Київ-133, бульв. Лесі Українки, 26
 (044) 295-81-42, 295-61-97

Підписано до друку _____ 2001 р. Формат 60x84 1/8.
 Обсяг _____ обл.-вид. арк. Тираж 50 прим. Зам. _____

УкрІНТЕІ, 03680, Київ-39 МСП, вул. Горького, 180.
 (044) 268-25-22