

Изобретение относится к области обучающих устройств и может быть использовано для закрепления практических навыков работы с электрическими схемами.

При исследовании электрических схем моделируемых функциональных узлов на учебных лабораторных стендах предпочтительно использование в качестве измерительного прибора многоканального осциллографа, так как отображение на его экране одновременно нескольких временных диаграмм создает наглядность и облегчает понимание электрических процессов в исследуемых электрических схемах.

Наиболее близким к изобретению по технической сущности и достигаемому результату является учебный стенд по электронике [1], содержащий источник входных сигналов, блок питания и блок органов управления, соединенные через устройство коммутации со входами исследуемых электрических схем, включающий представленные в виде накладных панелей моделируемые функциональные узлы электрических схем, и панель с контрольными гнездами.

Одним из недостатков известного устройства является низкая надежность, обусловленная возможностью выхода из строя электрических схем моделируемых функциональных узлов при ошибках в подключении измерительных приборов, особенно осциллографа. Это обусловлено тем, что по условиям эксплуатации корпуса стенда и осциллографа заземляются, и при ошибочном подключении кабеля осциллографа заземленным штеккером на выход исследуемого моделируемого узла возможно образование короткозамкнутого контура. Кроме того, в известном устройстве в процессе работы на стенде отвлекается внимание обучающегося на переключение осциллографа для определения оси времени отображаемых сигналов. При этом не обеспечивается одновременное представление на экране осциллографа формы и временной оси исследуемых сигналов. Это сужает дидактические возможности стенда, затрудняет обработку и анализ полученных осциллограмм, а также усложняет работу со стендом и увеличивает время проведения измерений. Таким образом, снижаются преимущества фронтального метода проведения исследований на стенде с помощью многоканального осциллографа.

В основу изобретения поставлена задача усовершенствования учебного стенда по электронике, в котором включение в устройство новых блоков, обеспечивающих защиту электрических схем моделируемых узлов от коротких замыканий и возможность одновременного отображения временной оси и контролируемых сигналов на экране многоканального осциллографа, позволило повысить надежность стенда, его дидактические возможности, а также упростило работу с ним.

Поставленная задача решается тем, что известный учебный стенд по электронике, содержащий источник входных сигналов, блок питания и блок органов управления, соединенные через устройство коммутации со входами блоков электрических схем, включающих представленные в виде накладных панелей моделируемые узлы электрических схем, и панель с контрольными гнездами, согласно изобретению, снабжен блоком защиты моделируемых узлов электрических схем от коротких замыканий и последовательно включенными источником напряжения задания, блоком развертывания временной оси отображаемых сигналов и многоканальным осциллографом, выход развертки которого соединен с управляющим входом блока развертывания временной оси отображаемых сигналов, при этом выходы моделируемых узлов электрических схем через последовательно включенные блок защиты моделируемых узлов электрических схем от коротких замыканий и контрольные гнезда панели связаны с информационными входами блока развертывания временной оси отображаемых сигналов.

Блок защиты моделируемых узлов электрических схем от коротких замыканий выполнен на резисторах, выводы которых являются входами и выходами блока защиты моделируемых узлов электрических схем.

Блок развертывания временной оси отображаемых сигналов имеет ключи и компаратор, соединенный выходом с управляющими входами ключей, выходы которых являются выходами блока развертывания временной оси отображаемых сигналов, информационными входами которого являются вторые входы ключей, а управляющими входами - входы компаратора.

Блок защиты моделируемых узлов электрических схем устраняет возможность коротких замыканий в последних при ошибках в проведении измерений с помощью осциллографа. Блок развертывания временной оси отображаемых сигналов обеспечивает возможность совместного отображения на экране многоканального осциллографа участков временной оси и исследуемых сигналов, что расширяет дидактические возможности стенда, упрощает работу с ним и сокращает время проведения работ.

На фиг. 1 представлена структура учебного стенда; на фиг. 2 - временные диаграммы, иллюстрирующие работу блока развертывания временной оси отображаемых сигналов.

Учебный стенд по электронике содержит источник 1 входных сигналов, блок 2 питания, блок 3 органов управления, устройство 4 коммутации, блоки 5 электрических схем, включающих моделируемые функциональные узлы, которые представлены в виде сменных накладных панелей 6, панель 7 с контрольными гнездами 8 и гнездами 9, блок 10 развертывания временной оси отображаемых сигналов, блок 11 защиты моделируемых узлов электрических схем от коротких замыканий, источник 13 напряжения задания. В качестве измерительного прибора используется многоканальный осциллограф 14.

Источник 1 входных сигналов предназначен для формирования электрических сигналов с регулируемыми параметрами.

Блок 3 органов управления представляет собой набор потенциометров и переключателей и предназначен для задания режимов работы исследуемых электрических схем функциональных узлов.

Устройство 4 коммутации содержит кнопочные переключатели и предназначено для подключения источника входных сигналов 1, блока питания 2 и блока 3 органов управления ко входам соответствующего блока 5, включающего электрические схемы функциональных узлов, которые исследуются в заданной лабораторной работе.

Блоки 5 электрических схем содержат аналоговые и импульсные схемы моделируемых узлов, которые сгруппированы и объединены в отдельные лабораторные работы, выполняемые фронтальным методом.

Каждая накладная панель 6 содержит условное изображение электрических моделируемых функциональных узлов для одной лабораторной работы.

На фиг. 1 в качестве примера электрической схемы моделируемого узла представлена схема генератора треугольного напряжения, состоящая из операционных усилителей 15 и 16, резисторов 17-19 и конденсатора 20.

На фиг. 1 панель 7 условно изображена в виде двух частей. Выходы моделируемых узлов электрических схем через последовательно включенные блок 11 защиты моделируемых узлов электрических схем от коротких замыканий и контрольные гнезда 8, 9 панели 7 связаны с информационными входами блока 10 развертывания временной оси отображаемых сигналов.

Источник 13 напряжения задания, блок 10 развертывания временной оси отображаемых сигналов и многоканальный осциллограф 14 соединены последовательно.

Блок 10 развертывания временной оси отображаемых сигналов содержит ключи 21-23 и компаратор 24, соединенный выходом с управляющими входами ключей, выходы которых являются выходами блока 10 развертывания временной оси отображаемых сигналов, информационными входами которого являются вторые входы ключей 21-23, а управляющими входами - входы компаратора 24.

Выход 25 развертки осциллографа 14 соединен с управляющим входом блока 10, которым, как указывалось выше, является один из входов компаратора 24. Гнезда 8 и 9 панели 7 могут быть связаны, например, с помощью внешних проводников 26.

Блок 11 защиты моделируемых узлов электрических схем от коротких замыканий выполняется на резисторах 12 сопротивлением, например, несколько килоом, выводы которых являются входами и выходами блока 11.

Осциллограф 14 имеет большое входное сопротивление, поэтому наличие в последовательной цепи измерений выходных параметров моделируемых узлов электрических схем резисторов 12 блока 11 защиты практически не оказывает влияния на результаты измерений.

В устройстве предусмотрено также внешнее соединение корпуса осциллографа 14 с общим гнездом 27 панели 7 стенда.

На диаграммах напряжений (фиг. 2) введены следующие обозначения: U_p - напряжение развертки; U_3 - напряжение задания; U_k - напряжение на выходе компаратора; U_{15} , U_{16} - осциллограммы контролируемых напряжений на выходах операционных усилителей 15 и 16; t_0 , t_2 - моменты начала и конца прямого хода развертки; t_1 - момент срабатывания компаратора при $U_p \leq U_3$; Δt_n - участок развертывания временной оси отображаемых сигналов; T_n - длительность развертки.

Устройство работает следующим образом.

Обучаемый в соответствии с заданием устанавливает накладную панель 6 с моделируемыми функциональными узлами электрической схемы 5 исследуемой лабораторной работы. Далее с помощью внешних проводников 26 соединяются гнезда 9 входов блока 10 развертывания временной оси отображаемых сигналов с соответствующими контрольными гнездами 8 панели 7. Корпус осциллографа 14 подключается к гнезду 27 панели 7 стенда. Включается осциллограф 14, и с помощью устройства 4 коммутации подается питание от блока 2, а также входные сигналы от источника 1 к соответствующему блоку 5 электрических схем, переводя его в рабочее состояние. С помощью блока 3 органов управления задаются различные режимы работы для исследуемых электрических схем моделируемых функциональных узлов. Обучаемый приступает к измерениям.

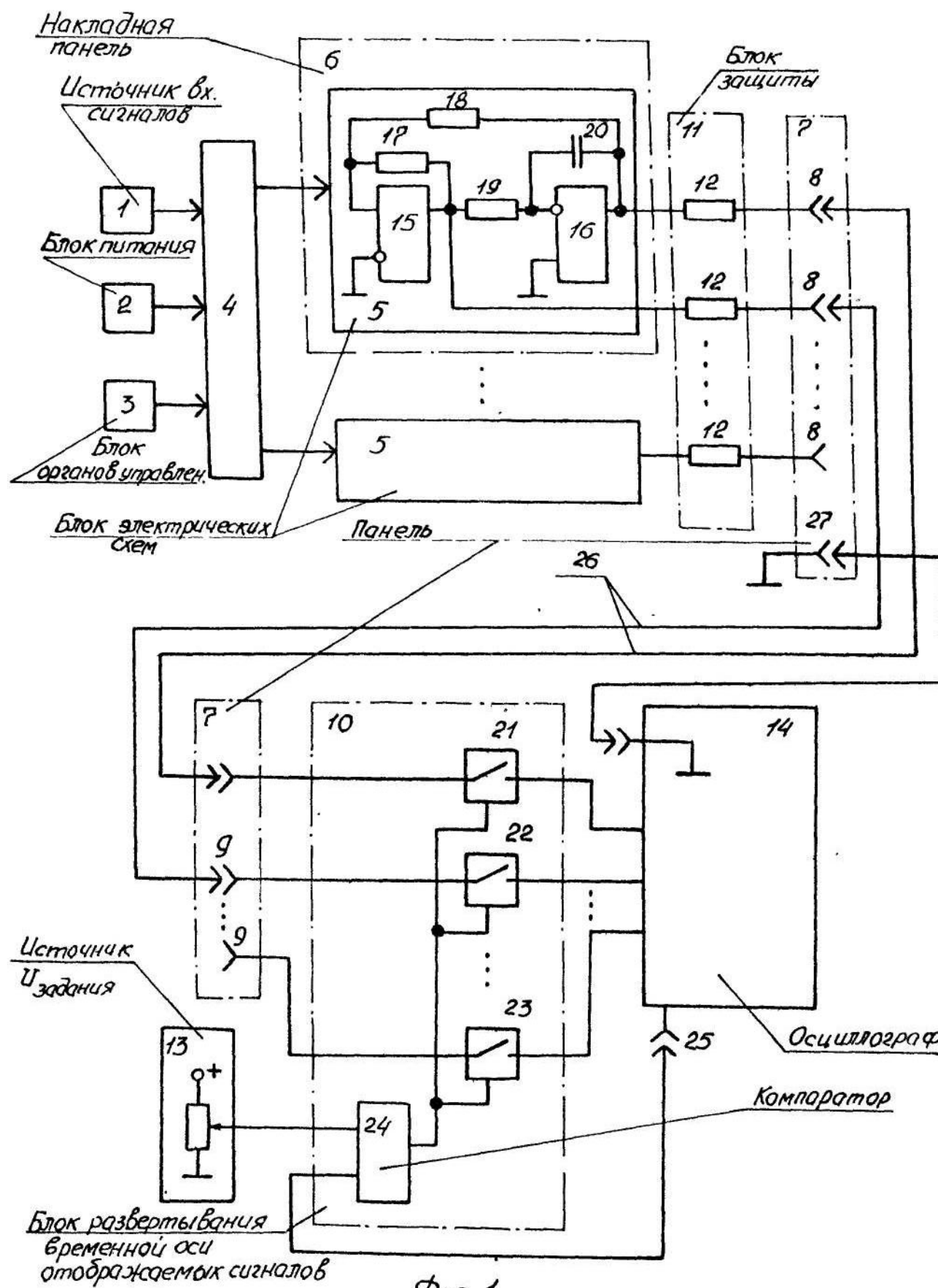
Блок 10 развертывания временной оси отображения сигналов для примера представленного на накладной панели 6 (фиг. 1), работает следующим образом.

Начиная с момента t_0 напряжение U_p развертки линейно нарастает. В интервале t_0 - t_1 на выходе компаратора 24 присутствует высокий уровень напряжения U_k , который поддерживает ключи 21 и 22 в замкнутом состоянии, тем самым обеспечивая прохождение отображаемых сигналов на входы осциллографа 14. В интервале t_1 - t_2 напряжение развертки U_p становится больше напряжения задания U_3 , и на выходе компаратора устанавливается низкий уровень напряжений U_k , который размыкает ключи 21, 22. При этом прекращается подача отображаемых сигналов на входы осциллографа 14, что фиксируется на экране развертыванием временной оси отображаемых сигналов. Осциллограммы отображаемых сигналов U_{15} , U_{16} изображены на фиг. 2 в, г на участке T_n , а временные оси - на участке Δt_n .

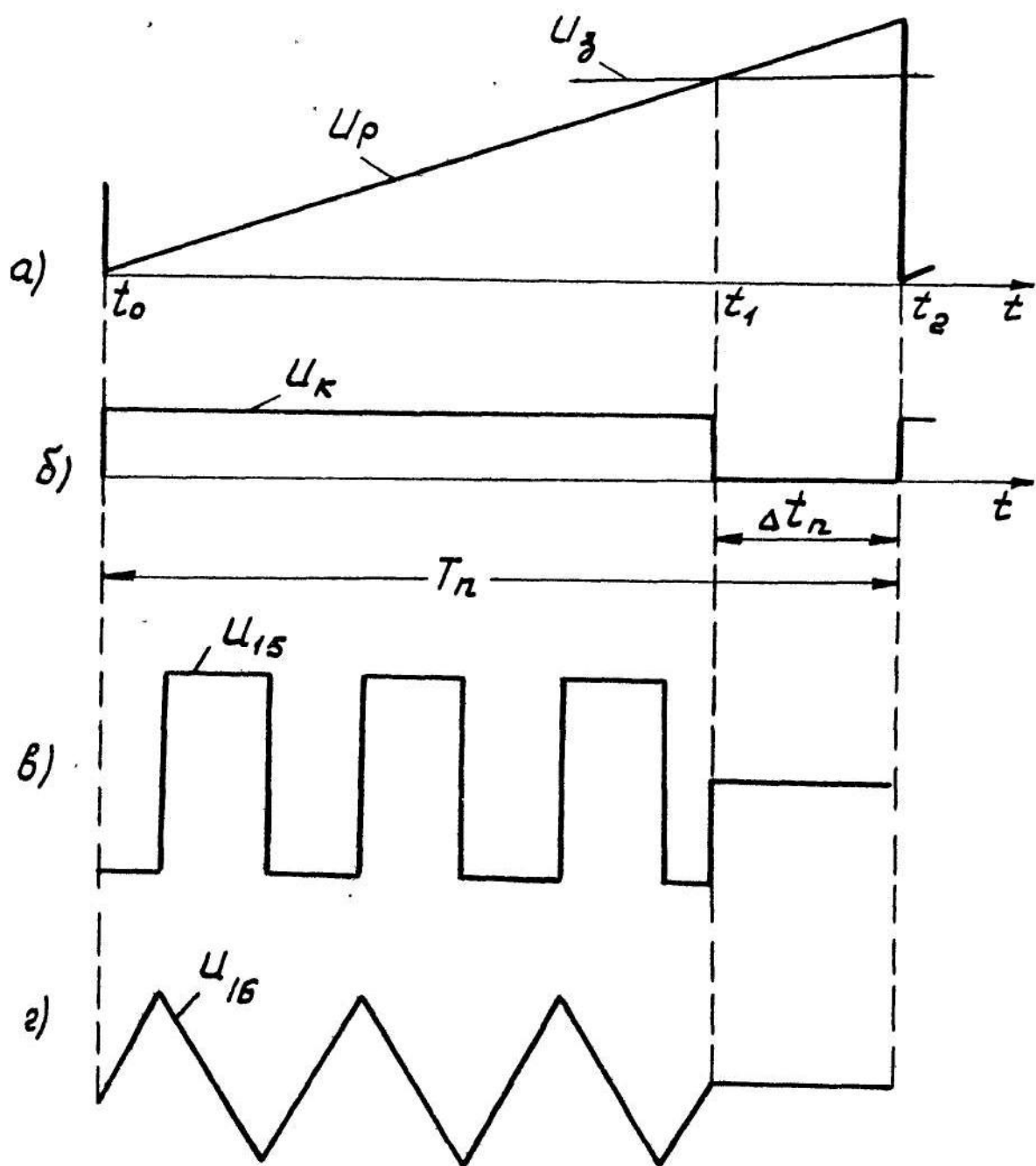
Изменяя напряжение задания U_3 , можно по желанию увеличивать или уменьшать участки Δt_n развертывания временной оси отображаемых сигналов U_{15} , U_{16} одновременно по всем входам осциллографа. В случае необходимости изменения длительности развертки T_n будет пропорционально изменяться и интервал Δt_n при том же самом напряжении задания из. При этом отношение $\Delta t_n/T_n$ сохраняется постоянным, т. е. участки временной оси на экране осциллографа 14 не зависят от длительности развертки и определяются только величиной напряжения задания.

Обучаемый в процессе выполнения работы может допустить ошибки, например, когда корпус осциллографа 14 подключается непосредственно на контролируемый выход электрической схемы моделируемого функционального узла к гнезду 8. Аналогичная ситуация возникает, если один вывод соединительного проводника 26 подключен на контролируемый выход электрической схемы функционального узла к гнезду 8, а второй случайно коснется заземленного корпуса стенда. В обоих случаях короткозамкнутый контур не возникает, благодаря наличию в последовательной цепи измерений между выходами электрических схем моделируемых функциональных узлов и контрольными гнездами 8 резисторов 12. При этом резисторы 12 не влияют на отображаемые на экране осциллографа 14 сигналы, так как он имеет весьма большое входное сопротивление.

Перед началом следующей лабораторной работы производится смена накладной панели на стенде. Подготовка к измерениям выполняется аналогично изложенному выше.



Фиг. 1



$\Phi_{U2.2}$