



СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1532936** **A1**

(51) 4 G 06 F 13/00

ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГИИТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

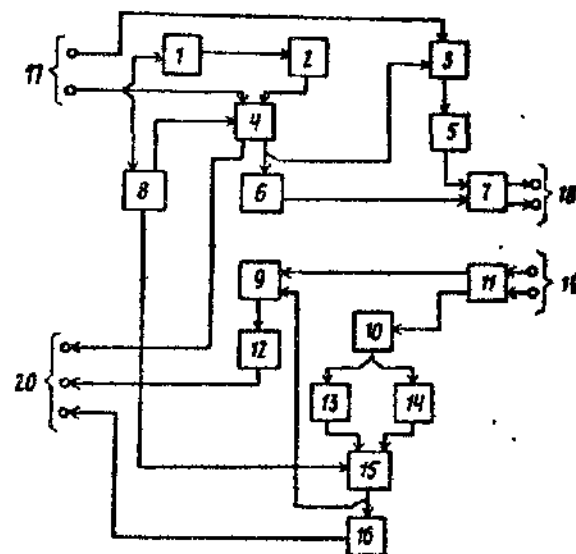
И АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 4315480/24-24
(22) 01.07.87
(46) 30.12.89. Бюл. № 48
(72) О.И. Буянов, М.А. Овчинников
и Ю.А. Стародубцев
(53) 681.3(088.8)
(56) Патент США № 4231084,
кл. G 06 F 13/00, опублик. 1980.
Патент Японии № 50 18747,
кл. G 06 F 3/00, опублик. 1975.

(54) УСТРОЙСТВО ДЛЯ СОПРЯЖЕНИЯ ЦЕНТРАЛЬНОГО ПРОЦЕССОРА С АБОНЕНТАМИ

(57) Изобретение относится к вычислительной технике и может быть использовано для организации связи в распределенных вычислительных системах. Целью изобретения является расширение функциональных возможностей устройства за счет проверки возмож-

ности доступа и преобразования адреса вызываемого абонента. Устройство содержит первый дешифратор 1 адреса, первый блок 2 определения возможности доступа, первый коммутатор 3, первый блок 4 анализа, первый накопитель 5 данных, преобразователь 6 параллельного кода в последовательный, первый блок 7 гальванической развязки, блок 8 управления, второй коммутатор 9, дешифратор 10, второй блок 11 гальванической развязки, второй накопитель 12 данных, второй дешифратор 13 адреса, второй блок 14 определения возможности доступа, второй блок 15 анализа, преобразователь 16 последовательного кода в параллельный. Устройство обеспечивает сопряжение абонентов с центральной станцией с преобразованием адреса и контролем возможности обмена. 1 з.п. ф-лы, 3 ил.



Фиг.1

19
SU (11) **1532936** **A1**

Изобретение относится к вычислительной технике и может быть использовано для организации связи в распределенных вычислительных системах.

Целью изобретения является расширение функциональных возможностей устройства за счет обеспечения проверки возможности доступа и преобразования адреса вызываемого абонента.

На фиг. 1 представлена блок-схема устройства; на фиг. 2 - схема блоков анализа; на фиг. 3 - схема блока управления.

Устройство содержит (фиг.1) первый дешифратор 1 адреса, первый блок 2 определения возможности доступа, первый коммутатор 3, первый блок 4 анализа, первый накопитель 5 данных, первый преобразователь 6 параллельного кода в последовательный, первый блок 7 гальванической развязки, блок 8 управления, второй коммутатор 9, дешифратор 10, второй блок 11 гальванической развязки, второй накопитель 12 данных, второй дешифратор 13 адреса, второй блок 14 определения возможности доступа, второй блок 15 анализа, преобразователь 16 последовательного кода в параллельный, группу входов 17 устройства для подключения к выходам центральной станции, группу выходов 18 устройства для подключения входов абонентов, группу входов 19 устройства для подключения выходов абонентов, группу выходов 20 устройства для подключения входов центральной станции.

Блоки 4, 15 анализа содержат (фиг. 2) группу 21 триггеров и первую, вторую группы элементов И 22, 23.

Блок 8 управления (фиг. 3) содержит триггер 24 и первый, второй элементы И 25, 26. Блоки 1, 2, 13, 14 выполнены на ПЗУ.

Устройство работает следующим образом.

Запросы на организацию связи с абонентами поступают на один из входов группы входов 17 устройства и инициируют дешифратор 1, содержащий информацию о соответствии адресов сопрягаемых абонентов, и блок 4 анализа.

Адрес абонента получателя поступает на вход блока 2, в котором содержится информация о возможности физического и организационного доступа по каждому адресу абонента. Под воз-

можностью физического доступа понимается наличие канала связи, работоспособность аппаратуры. Под возможностью организационного доступа понимается регламентация доступа к абонентам.

Первый блок 4 анализа определяет возможность организации соединения с абонентом-получателем на основании информации, поступающей от блока 2.

В случае возможности организации соединения первый блок 4 анализа передает в преобразователь служебную информацию, поступающую по соответствующему входу группы входов 17 устройства, и выдает сигнал в первый коммутатор 3, обеспечивающий разрешение записи данных, поступающих по соответствующему входу группы входов 17 системы в первый накопитель 5 данных.

Преобразователь 6 обеспечивает преобразование служебной информации в вид, используемый абонентом.

Данные из первого накопителя 5 данных и служебная информация из преобразователя 6 поступают на соответствующие выходы группы выходов 18 устройства через блок 7, обеспечивающий электрическое согласование сигналов. Аналогичные функции по согласованию электрических сигналов выполняет блок 11. Они могут быть, например, оптронными приемниками и передатчиками, обеспечивающими согласование уровней и гальваническую развязку устройства с абонентами, стыкуемыми по выходам 18 и входам 19.

Первый блок 4 анализа выдает информацию о невозможности организации соединения, например, отсутствие адреса абонента и невозможность физического или организационного доступа, в центральную станцию по соответствующему выходу группы выходов 20.

Запросы на организацию соединений со стороны абонентов поступают по соответствующему входу группы входов 19 в дешифратор 10 через блок 11. Дешифратор 10 инициирует дешифратор 13 и блок 14.

Дешифратор 13 содержит информацию о соответствии адресов сопрягаемых абонентов.

Блок 14 содержит информацию о возможности физического и организационного доступа по каждому адресу сопрягаемых абонентов.

Второй блок 15 анализа на основании информации, поступающей от дешифратора 13 и блока 14, определяет возможность организации соединения.

В случае возможности организации соединения второй блок 15 анализа передает в преобразователь 16 служебную информацию, поступающую с дешифратора 10, и выдает сигнал во второй коммутатор 9, обеспечивающий разрешение записи данных, поступающих по соответствующему входу группы входов 19 через блок 11 во второй накопитель 12 данных.

Преобразователь 16 обеспечивает преобразование служебной информации в вид, используемый центральной станцией. Служебная информация и данные выдаются по соответствующим выходам группы выходов 20 устройства.

Первый блок 4 анализа и второй блок 15 анализа работают по командам, поступающим от блока 8 управления, который получает управляющую информацию по соответствующему входу группы входов 17. Эти команды являются фактически сигналами опроса состояния блоков анализа и съема информации для передачи в соответствующие преобразователи кода и коммутаторы.

Ф о р м у л а и з о б р е т е н и я

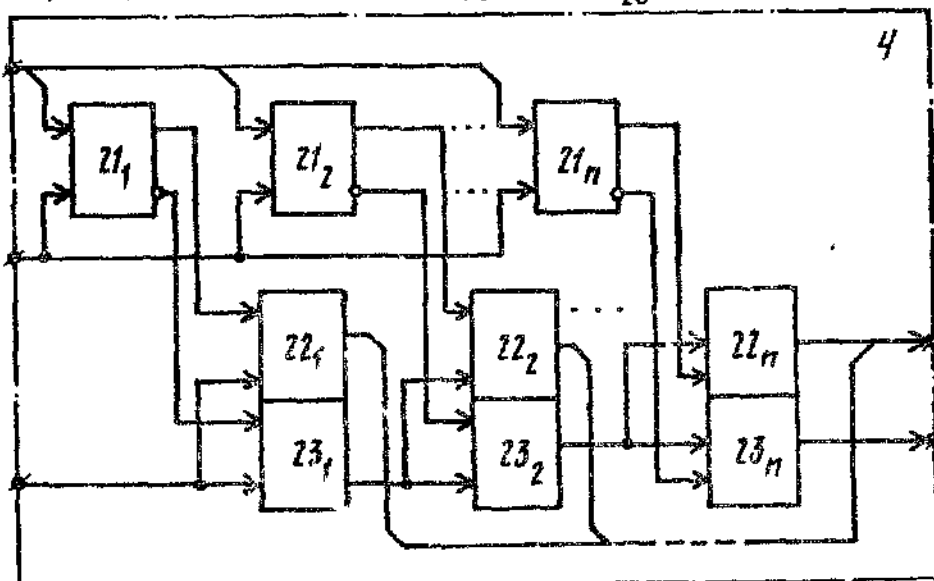
1. Устройство для сопряжения центрального процессора с абонентами, содержащее первый, второй блоки гальванической развязки и блок управления, причем первый и второй выходы первого блока гальванической развязки являются выходами устройства для подключения входов данных и синхронизации абонентов, первый, второй входы второго блока гальванической развязки являются входами устройства для подключения соответственно выходов данных и запроса абонентов, вход блока управления является входом устройства для подключения адресного выхода центрального процессора, отличаясь от того, что, с целью расширения функциональных возможностей устройства за счет обеспечения проверки возможности доступа и преобразования адреса вызываемого абонента, в него введены первый, второй дешифраторы адреса и первый, второй блоки определения возможности

доступа, первый, второй блоки анализа, первый, второй коммутаторы, преобразователь параллельного кода в последовательный, преобразователь последовательного кода в параллельный, первый, второй накопители данных и дешифратор, причем вход первого дешифратора адреса и первый вход первого блока анализа являются входом устройства для подключения адресного выхода центрального процессора, информационный вход первого коммутатора является входом устройства для подключения информационного выхода центрального процессора, выход первого дешифратора адреса соединен с информационным входом первого блока определения возможности доступа, выход которого соединен с вторым входом первого блока анализа, первый выход которого соединен с управляющим входом первого коммутатора и через преобразователь параллельного кода в последовательный соединен с первым входом первого блока гальванической развязки, входной вход синхронизации которого соединен с выходом первого накопителя данных, вход которого соединен с выходом первого коммутатора, второй выход первого блока анализа является выходом устройства выходом устройства для подключения входа преобразователя центрального процессора, первый, второй выходы второго блока гальванической развязки соединены соответственно с первым информационным входом второго коммутатора и с входом дешифратора, выход которого соединен с входами второго дешифратора адреса и второго блока определения возможности доступа, первый, второй, третий входы второго блока анализа соединены соответственно с выходами второго дешифратора адреса и второго блока определения возможности доступа и с первым выходом блока управления, второй выход которого соединен с третьим входом первого блока анализа, выход второго блока анализа соединен с управляющим входом второго коммутатора и с входом преобразователя кода последовательного в параллельный, выход которого является выходом устройства для подключения адресного входа центрального процессора, выход второго коммутатора соединен с информационным входом второго накопителя данных,

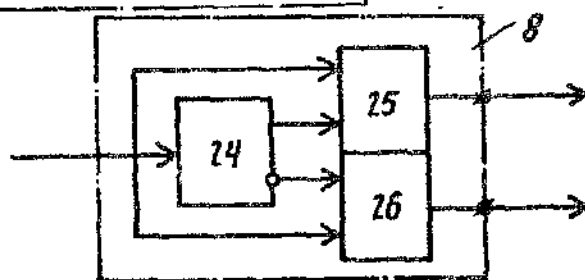
выход которого соединен с выходом устройства для подключения информационного входа центрального процессора, причем каждый блок анализа содержит группу из M триггеров и первую, вторую группы из M элементов И каждая, причем в каждом блоке анализа единичный и нулевой входы K -го триггера группы ($K=1, M$) являются соответственно первым, вторым входами блока анализа, первые входы первых элементов И первой, второй групп являются третьим входом блока анализа, выход K -го ($K=1, M$) элемента И первой группы является первым выходом блока анализа, выход M -го элемента И второй группы является вторым выходом блока анализа, выход p -го ($p=1, M-1$) элемента И второй группы

соединен с первыми входами $(p+1)=x$ элементов И первой, второй групп, единичный и нулевой входы K -го триггера группы ($K=1, M$) соединены соответственно с вторыми входами $K=x$ элементов И первой, второй групп.

2. Устройство по п. 1, отличающееся тем, что блок управления содержит триггер и первый, второй элементы И, причем вход блока соединен со счетным входом триггера и с первыми входами первого, второго элементов И, единичный и нулевой входы триггера соединены с вторыми входами первого, второго элементов И соответственно, входы первого, второго элементов И являются первым, вторым выходами блока соответственно.



Фиг. 2



Фиг. 3

Составитель С. Бурухин

Редактор М. Бандура

Техред М. Ходанч

Корректор Т. Палий

Заказ 8101/54

Тираж 668

Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР

113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101