



СОЮЗ СОВЕТСКИХ  
СОЦИАЛИСТИЧЕСКИХ  
РЕСПУБЛИК

1987  
ДЛЯ СЛУЖЕБНОГО ПОЛЬЗОВАНИЯ ЭКЗ №

(19) **SU** (11) **1637562 A1**

(51)5 G 10 L 5/02

ГОСУДАРСТВЕННЫЙ КОМИТЕТ  
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ  
ПРИ ГКНТ СССР

## ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 4615465/24-10

(22) 05.12.88

(71) Институт кибернетики им. В.М. Глушкова  
(72) В.И. Богино, И.В. Коряков, В.В. Шалейко  
и О.В. Шалейко

(53) 534.78(088.8)

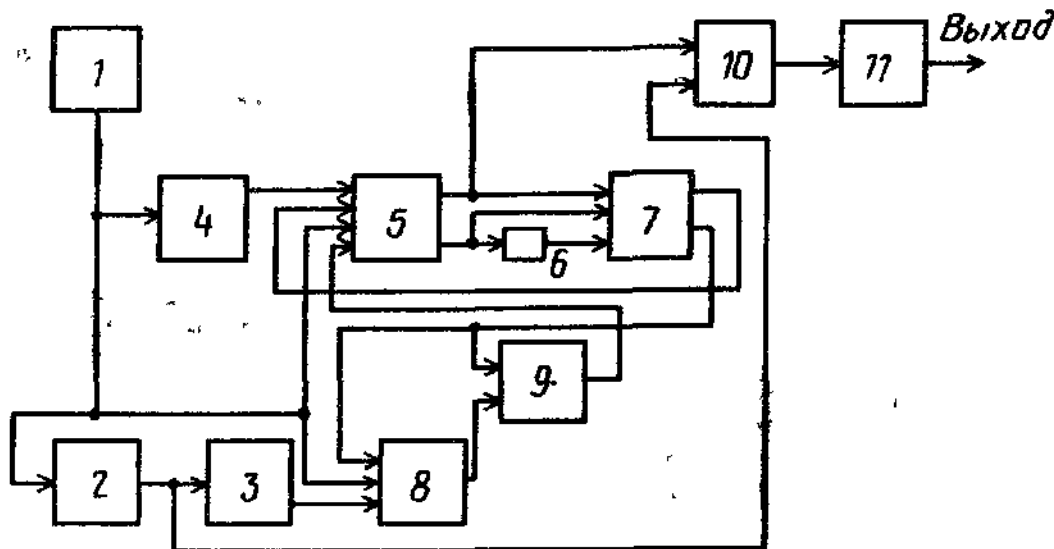
(56) Заявка Японии № 62-12519, кл. G 10 L 5/00, 1987.

Авторское свидетельство СССР  
№ 1311484, кл. G 10 L 5/02, 1986.

(54) ЦИФРОВОЙ СИНТЕЗАТОР РЕЧИ

(57) Изобретение относится к речевой информатике для вывода информации из вычислительных устройств и представляет

собой цифровой синтезатор речи, содержащий тактовый генератор 1, источник 2 кодов управляющих сигналов, дискретный возбудитель 3, счетчик 4 адресов, запоминающее устройство 5, инвертор 6, сумматор 7, триггер 8, элемент И 9, постоянное запоминающее устройство 10 и цифроаналоговый преобразователь 11, выход которого является выходом цифрового синтезатора речи. Входы постоянного запоминающего устройства 10 связаны с источником 2 кодов управляющих сигналов и с выходами запоминающего устройства 5, что повышает качество звучания синтезируемых речевых сообщений. 1 ил.



(19) **SU** (11) **1637562 A1**

Изобретение относится к речевой информатике и может быть использовано для акустического вывода информации из вычислительных устройств.

Цель изобретения — повышение качества звучания синтетических речевых сообщений.

На чертеже приведена блок-схема цифрового синтезатора речи.

Цифровой синтезатор речи содержит тактовый генератор 1, источник 2 кодов управляющих сигналов, дискретный возбудитель 3, счетчик 4 адресов, запоминающее устройство 5, инвертор 6, сумматор 7, триггер 8, элемент И 9, постоянное запоминающее устройство 10 и цифроаналоговый преобразователь 11, выход которого является выходом цифрового синтезатора речи.

Выход тактового генератора 1 присоединен к соответствующим входам счетчика 4 адресов, источника 2 кодов управляющих сигналов, запоминающего устройства 5 и триггера 8. Выход источника 2 кодов управляющих сигналов соединен с соответствующими входами дискретного возбудителя 3 и постоянного запоминающего устройства 10. Выход счетчика 4 адресов связан с запоминающим устройством 5 и через него и инвертор 6 — с сумматором 7, выходы которого соединены с входами запоминающего устройства 5, элемента И 9 и триггера 8. Вход цифроаналогового преобразователя 11 соединен с выходом постоянного запоминающего устройства 10.

Тактовые сигналы с выхода тактового генератора 1 синхронизируют работу источника 2 кодов управляющих сигналов, счетчика 4 адресов, запоминающего устройства 5 и триггера 8, а управляющие сигналы, формируемые источником 2 кодов управляющих сигналов, поступают на вход дискретного возбудителя 3, который с периодом основного тона или со случайным периодом осуществляет сброс триггера 8, и на адресные входы постоянного запоминающего устройства 10. Содержимое ячеек соответствующих этим адресам, передается на цифроаналоговый преобразователь 11, который вырабатывает аналоговые сигналы для электроакустических преобразователей. Триггер 8, элемент И 9 и связанные с запоминающим устройством 5 инвертор 6 и сумматор 7 определяют выбор хранимых в постоянном запоминающем устройстве 10 обобщенных импульсных характеристик ре-

чечевого тракта, причем максимальное количество одновременно учитываемых откликов зависит от количества адресных разрядов, передаваемых счетчиком 4 адресов на вход запоминающего устройства 5.

Такая организация формирования сигналов повышает надежность работы синтезатора и предотвращает переполнение цифровых фильтров, искажающих звучание речи. Сравнительные испытания подтверждают повышенное качество звучания описываемого синтезатора по отношению к синтезаторам с цифровыми фильтрами, искажающими сигнал при переполнениях соответствующих элементов цифровых сверток сигналов возбуждения и импульсных откликов.

#### Ф о р м у л а   и з о б р е т е н и я

Цифровой синтезатор речи, содержащий тактовый генератор, источник кодов управляющих сигналов, дискретный возбудитель, счетчик адресов, запоминающее устройство, инвертор, сумматор, триггер, элемент И, постоянное запоминающее устройство и цифроаналоговый преобразователь, выход тактового генератора которого присоединен к соответствующим входам счетчика адресов, источника кодов управляющих сигналов, запоминающего устройства и триггера, а выход источника кодов управляющих сигналов соединен с дискретным возбудителем, причем выход дискретного возбудителя соединен с триггером, второй вход которого и вход элемента И присоединены к выходу разряда сумматора, а выход триггера соединен с другим входом элемента И, соединенного выходом с входом разряда данных запоминающего устройства, остальными входами соединенного с выходами сумматора, выход запоминающего устройства соединен с входами сумматора непосредственно и через инвертор, другие выходы запоминающего устройства связаны с соответствующими разрядными входами сумматора и адресными входами постоянного запоминающего устройства, а выход счетчика адресов соединен с адресным входом запоминающего устройства, отличающийся тем, что, с целью повышения качества звучания, выход источника кодов управляющих сигналов соединен с соответствующим входом постоянного запоминающего устройства, соединенного с выходом цифрового синтезатора речи через цифроаналоговый преобразователь.

1637562

Редактор Т Куркова	Составитель Ю Алешин Техред М Моргентал	Корректор С. Шекмар
Заказ 1090/ДСП	Тираж 124	Подписное
ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР 113035, Москва, Ж-35, Раушская наб , 4/5		
Производственно-издательский комбинат "Патент", г. Ужгород, ул.Гагарина, 101		

