

Корисна модель відноситься до обчислювальної техніки і може бути використана при побудові контролерів послідовного синхронного прийому [1]. Складовою частиною такого контролера є прийомний послідовний регістр і лічильник тимчасових тактів.

При побудові лічильників на потенційних елементах із двухфазним керуванням, з урахуванням максимальної швидкодії, для реалізації паралельного рахунка необхідно заводити зв'язки на логічні елементи від попередніх розрядів до наступних. При обмеженій кількості входів логічних елементів виникає необхідність збирати зв'язки в проміжну логіку збігу сигналів і, як правило, з інвертуванням сигналів. Це вносить елемент затримки і знижує швидкодію пристрою [2].

Відомий паралельно-послідовний зсувний регістр, обраний як прототип, що дозволяє, при економії устаткування і збереженні швидкості зсуву, сполучити в одному пристрої і прийомний регістр, і лічильник [3]. Цей пристрій складається з двох регістрів, один із яких приймає вхідну інформацію, інший керує її прийомом.

При надходженні в інформаційний регістр вхідної інформації безупинно, без пропусків розрядів, існуючий пристрій не дозволяє визначити момент знімання прийнятої інформації.

Задачею винаходу є визначення моменту знімання прийнятого коду для передачі його в інший регістр, що дозволить використовувати паралельно-послідовний зсувний регістр у контролерах послідовного синхронного прийому. У пропонованому пристрої він буде використаний як послідовно-паралельний регістр.

Поставлена задача вирішується тим, що в послідовно-паралельний зсувний регістр на потенційних елементах, що містить інформаційний регістр, виконаний на тригерах, з'єднаних послідовно через вентиля запису нуля й одиниці, інші входи цих вентилів відповідно з'єднані із шиною першої і другої системи тактових імпульсів, а також регістр керування, одиничні виходи тригерів якого відповідно з'єднані з вентилями запису нуля й одиниці тригерів інформаційного регістра, крім першого тригера прийому вхідної інформації, і з вентилями запису одиниці тригерів регістра керування, тригер керування регістром керування, нульовий вихід якого з'єднаний з вентилями запису одиниці тригерів регістра керування, а одиничний вихід його з'єднаний з вентилями запису нуля тих же тригерів, входи вентилів запису нуля й одиниці тригерів також з'єднані із системою тактових імпульсів, одиничні виходи наступного тригера з'єднані з вентилями запису нуля попереднього тригера, нульовий вихід першого тригера регістра керування з'єднаний з вентилям запису нуля тригера керування, згідно з корисною моделлю введений додатковий тригер з вентилями запису нуля й одиниці, а його одиничний вихід з'єднаний з виходом пристрою, причому, входи вентилів запису одиниці з'єднані з одиничним виходом тригера керування, нульовим виходом другого тригера регістра керування, вхід вентиля запису нуля з'єднаний з нульовим виходом другого тригера регістра керування, інші входи вентилів з'єднані з однією із шин тактових імпульсів.

Введення додаткового тригера істотно відрізняє послідовно-паралельний зсувний регістр від прототипу тим, що дозволяє при роботі в циклічному режимі визначити момент знімання безперервної вхідної інформації для її подальшої передачі.

Суть винаходу пояснюється кресленнями, де зображені:

- на фіг.1 - заявлений послідовно-паралельний зсувний регістр;
- на фіг.2 - алгоритм роботи пристрою;
- на фіг.3, фіг.4 - діаграми роботи пристрою.

Пристрій містить інформаційний регістр 1 прийому вхідної інформації, регістр керування 2, регістри зібрані на тригерах 3 з вентилями запису одиниці 4 і вентилями запису нуля 5, тригер керування 6, додатковий тригер 7, шини тактових імпульсів Т1, Т2 8 та 9, вхідні шини парафазного коду 10, вихідні шини парафазного коду 11, 12, 13, 14, вихід 15 додаткового тригера 7.

На фіг.2 приведені 1, 2, 3, 4, 5, 6, 7 етапи прийому вхідного чотирьохрозрядного коду 1, 2, 3, 4 (розряди) інформаційним регістром 1.

На фіг.3 приведені діаграми роботи регістра керування:

- а - вхідний послідовний код;
- t1, t2, t3, t4 - моменти прийому коду інформаційним регістром 1;
- б - код прийнятий першим інформаційним тригером;
- в - вихідні сигнали першого тригера регістра керування;
- г - код прийнятий другим інформаційним тригером;
- д - вихідні сигнали другого тригера регістра керування;
- к - код прийнятий третім інформаційним тригером;
- а1 - вихідний сигнал третього тригера регістра керування;
- б1 - код прийнятий четвертим інформаційним тригером;
- в1 - вихідні сигнали тригера керування;
- г1 - вихідні сигнали нульового виходу другого тригера регістра керування;
- д1 - вихідний сигнал 15 додаткового тригера.

На фіг.4 показані діаграми роботи регістра керування для випадку прийняття пристроєм 8-ми розрядного коду:

- а, б, в, г, д, к, а1, - вихідні сигнали тригерів 1, 2, 3, 4, 5, 6, 7 розрядів регістра керування;
- б1 - вихідний сигнал тригера керування;
- в1 - вихідний сигнал нульового виходу другого тригера регістра керування;
- г1 - вихідний сигнал додаткового тригера.

У схемі пристрою використані елементи позитивної логіки, вважаємо, що тригер 3 знаходиться в стані одиниці, якщо на виході Q високий потенціал.

Пристрій працює по приведеному на фіг.2 алгоритму. Вхідний сигнал парафазним кодом по шинах 10 приймається першим розрядом інформаційного регістра 1 вентилями 4 і 5 у такти Т1, момент часу t1. У такт Т2 інформація з першого тригера переписується в другий тригер, у наступний такт Т1 інформація приймається першим тригером, а з другого тригера переписується в третій, наступним тактом Т2 інформація з першого тригера переписується в другий, а з третього в четвертий тригер, далі перший тригер приймає знову надіслану інформацію, інформація з другого тригера переписується в третій; прийнята інформація четвертим тригером не змінюється. В останній момент t4 вхідна інформація приймається тільки першим тригером, прийнята інформація другим, третім і четвертим тригерами не змінюється. Дозвіл і заборона на подачу таких керуючих сигналів здійснюється одиничними Q виходами тригерів 3

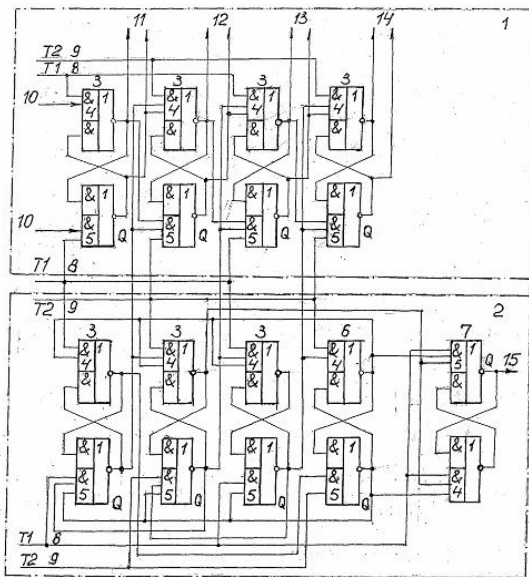
регістра керування 2, як показано на фіг 3, діаграми в, д, а1. Режим роботи цих тригерів визначається тригером керування 6, діаграма в1, фіг.3, а його циклічний режим визначений введенням зв'язку з нульового виходу першого тригера на вхід вентиля запису нуля в тригер керування 6. Робота додаткового тригера 7 визначається сигналами на входах вентиля 4 - нульовим виходом другого тригера регістра керування й одиничним виходом тригера керування і сигналами на вході вентиля 5 - нульовим виходом тригера керування і нульовим виходом другого тригера регістра керування. Переключення тригера відбувається в моменти проходження тактів T1. На фіг.4 показана діаграма роботи регістра керування для випадку прийому вхідної інформації побайтно в моменти часу t1 - 18. На діаграмах а, б, в, г, д, к, а1 показані виходи з першого по сьомий розряд тригерів регістра керування; на діаграмі б1 показаний вихідний сигнал тригера керування, на діаграмі в1 - вихідний сигнал нульового виходу другого тригера. Схема формування сигналу додаткового тригера (вихідний сигнал на діаграмі г1 залишається без зміни. Отже, швидкодія регістра керування не залежить від його розрядності.

Вважаємо, що такти T2 надходять безупинно, а такти T1 перед роботою пристрою відсутні. Інформація, що надходить у такти T2, супроводжується через півтакта тактом T1. Прийнята інформація сигналом додаткового тригера 7 (фіг.3, діаграма д1) може бути передана в буферний регістр і прийнята ним у такт T2.

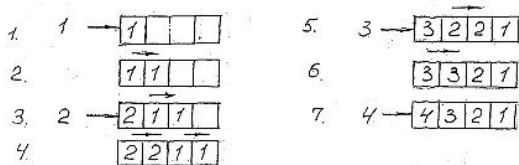
З діаграм фіг.3 (б, г, к, б1) видно, що при прийомі вхідного коду перший розряд інформаційного регістра переключается безупинно з кожним вхідним розрядом (вважаємо, що впливає послідовність нулів і одиниць, що чергуються); другий розряд переключается три рази (такти T2), третій - два (такти T1), а четвертий - один (такт T2). У порівнянні з роботою класичного двотактного регістра, загальна кількість переключень тригерів у приведеному пристрої набагато менше, менше також і кількість переключень тригерів у кожен момент часу. Якщо вважати, що елементи збільшують споживану потужність у моменти переключення, то для приведенного пристрою зменшується споживана потужність і збільшується завадостійкість.

Джерела інформації.

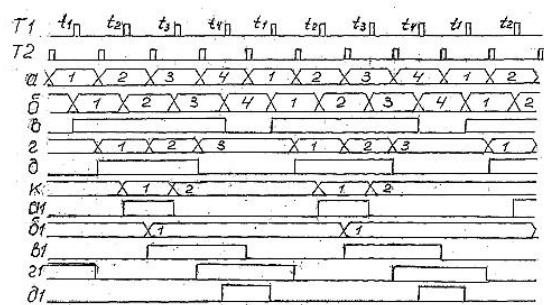
1. С.А. Майоров, В.В. Кириллов, А.А. Приблуда. Введение в микро ЭВМ, Ленинград. Машиностроение 1988р. с.180-181.
2. И.Н. Букреев, Б.М. Мансуров, В.И. Горячев. Микроэлектронные схемы цифровых устройств. Москва. Советское радио. 1973г.
3. А. С. СССР №337825 М. Кл. G11C19/00.



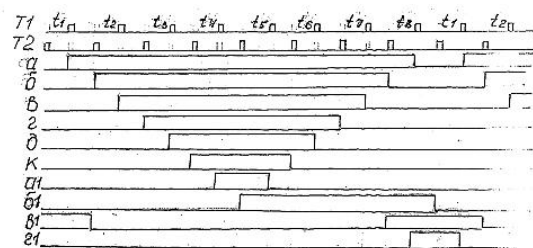
Фиг. 1



Фиг. 2



Фиг. 3



Фиг. 4