



УКРАЇНА

(19) **UA** (11) **27510** (13) **U**
(51) МПК
G06F 7/50 (2006.01)МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ**ОПИС**
ДО ПАТЕНТУ
НА КОРИСНУ МОДЕЛЬвидається під
відповідальність
власника
патенту**(54) ПРИСТРІЙ ДЛЯ ДОДАВАННЯ У ПАРАФАЗНОМУ КОДІ**

1

2

(21) u200703645

(22) 02.04.2007

(24) 12.11.2007

(72) ЖУКОВ ІГОР АНАТОЛІЙОВИЧ, UA, ГУМЕНЮК
ВІТАЛІЙ ОЛЕКСАНДРОВИЧ, UA, СИНЕЛЬНИКОВ
ОЛЕКСІЙ ОЛЕКСІЙОВИЧ, UA, ПАЩЕНКО
НАТАЛІЯ ВІКТОРІВНА, UA(73) НАЦІОНАЛЬНИЙ АВІАЦІЙНИЙ
УНІВЕРСИТЕТ, UA

(56)

(57) Пристрій для додавання у парафазному коді,
який містить блок регістра результату, блок

матриці корекції переносу, блок матриці
додавання, блок комутації і блок перетворення,
причому входи блока матриці додавання з'єднані з
вхідними шинами першого і другого операндів
суматора, а перша група виходів блока матриці
додавання з'єднана з вхідними шинами суми
блока регістра результату, який **відрізняється**
тим, що друга група через блок матриці корекції
переносу, а третя група через блок комутації
з'єднані з блоком регістра результату, і блок
матриці додавання та блок перетворення з'єднані
між собою шиною.

Корисна модель належить до галузі
обчислювальної техніки і може бути використаний
для додавання та віднімання чисел представлених
у так званому парафазному коді (код „1 з 2”, де 2 -
кількість позицій у кодовій комбінації, що
відображають цифру, 1 - кількість „одиниць” у цій
комбінації), зокрема, у пристроях вводу
інформації.

Відомий пристрій [1], який містить 2
дешифратори, 3 групи елементів АБО, 9 елементів
АБО, 4 групи ключів, 8 елементів І, суматор по
модулю 2, вихідний регістр та 2 комутатори.

Такий пристрій характеризується невисокою
швидкістю, через необхідність проходження
сигналів, що відповідають результату виконаної
операції, крізь велику кількість ступенів обробки.

Найбільш близьким по технічній суті є пристрій
[2], що містить блок результату, шифратор, блок
матриці додавання і блок переносу, причому входи
блока матриці додавання з'єднані відповідно з
вхідними шинами першого і другого суматора,
виходи блока матриці додавання з'єднані
відповідно з входами шифратора і блока переносу,
виходи блока результату з'єднані з вихідними
шинами суматора, перша група входів блока
результату з'єднана з вхідною шиною установки
суматора, виходи шифратора з'єднані з другою
групою входів блока результату.

Задачею корисної моделі є удосконалення
пристрою шляхом видалення шифратора і блока

контролю та удосконалення блока результату,
блока комутації та блока матриці додавання.

Це дозволяє забезпечити підвищення
достовірності зберігання та обробки інформації та
скорочення ступіней у ланцюгу обробки
інформації.

Поставлена задача вирішується тим, що в
пристрої для додавання у парафазному коді, який
містить блок регістру результату, блок матриці
корекції переносу, блок матриці додавання, блок
комутації і блок перетворення, причому входи
блока матриці додавання з'єднані з вхідними
шинами першого і другого операндів суматора, а
перша група виходів блока матриці додавання
з'єднана з вхідними шинами суми блока регістру
результату, друга група виходів через блок
матриці корекції переносу, а третя група виходів
через блок комутації з'єднані з блоком регістру
результату, а блок матриці додавання та блок
перетворення з'єднані між собою шиною.

Видалення шифратора та блока контролю та
удосконалення блока результату, блока комутації
та блока матриці додавання вигідно відрізняє
запропонований пристрій від прототипу, оскільки
окрім можливості виконання операції віднімання,
також виключає виникнення помилкових
комбінацій при обробці інформації та її зберіганні.
В результаті зменшується кількість ступіней у
ланцюгу обробки інформації, і як наслідок,
підвищується достовірність тривалого зберігання
та обробки інформації.

(19) **UA** (11) **27510** (13) **U**

На кресленні, Фіг.1 зображена блок-схема пристрою для додавання у парафазному коді. На кресленні, Фіг.2 - принципова схема пристрою для додавання у парафазному коді. На кресленні, Фіг.3 - умовне графічне позначення пристрою для додавання у парафазному коді.

Суматор містить блок результату - 1, блок матриці корекції переносу - 2, блок матриці додавання - 3, блок комутації - 4, блок перетворення - 5.

Входи блока матриці додавання з'єднані з вхідними шинами першого 6 і другого 7 операндів суматора. Перша група виходів блока матриці 3 з'єднані з вхідними шинами суми блока результату. Друга група виходів блока матриці 3 додавання з'єднана з першою групою входів блока матриці 2 корекції переносу, ті з виходів, яким відповідають незалежні від переносу неповторювані позиції в кодових словах усіх можливих результатів, з'єднані безпосередньо з відповідними входами другої групи входів блока результату, інші виходи другої групи виходів матриці додавання, яким відповідають незалежні від переносу повторювані позиції в кодових словах усіх можливих результатів, з'єднані з входами блока комутації 4. Входи блока 5 перетворення з'єднані з однією групою виходів блока 3 матриці додавання. Виходи блока матриці корекції переносу з'єднані з однією групою входів блока 1 результату. Виходи блока комутації 4 з'єднані з відповідними входами другої групи входів блока результату. Виходи блока результату 8 з'єднані шиною з пам'яттю, куди зберігається остаточний результат додавання.

Пристрій для додавання у парафазному коді працює в такий спосіб.

Блок 1 результату являє собою групу з N тригерів, одиничні входи яких утворюють першу групу входів, а нульові - другу групу входів блока 1. Одиничні входи тригерів утворюють групу виходів блока 1, а нульові входи приєднані до блока контролю.

Блок матриці 2 корекції переносу являє собою прямокутну матрицю елементів $l \times 11$, і містить тільки ті елементи, що відповідають $(N-1-1)$ -им позиціям кодового слова результату (де 1 - номера позицій цього слова, що залежать від переносу з молодшого розряду $(0 \leq l \leq N)$). Якщо прийнятий алфавіт, у якому кодові слова, що відповідають будь-яким, двом сусіднім (в алфавіті) цифрам, відрізняються один від одного тільки однією позицією (по рівнях напруг у ній), то матриця має мінімальні розміри (2×11) , кожен вхід матриці 2 корекції переносу з'єднані тільки з однією координатною шиною її. Якщо прийнятий алфавіт, у якому розходження між кодовими словами, що відповідають сусіднім цифрам максимальні, то матриця корекції переносу має також максимальні розміри (3×11) , кожен вхід першої групи входів матриці корекції переносу з'єднаний з відповідними j -ми $(1 \leq j \leq M)$ координатними шинами кожен вхід другої групи - з однією шиною. Виходи елементів l матриці корекції переносу, що відповідають однаковим позиціям кодового слова результату, з'єднані вхідними діагональними

шинами з відповідними виходами матриці 2 корекції переносу.

Блок матриці 3 додавання являє собою матрицю багатовходових елементів l . Кількість входів кожного елемента l дорівнює $2M$. Входи елементів l з'єднані з визначеними шинами кодів операндів відповідно до обраного алфавіту. Шини кодів операндів з'єднані з входами матриці додавання. Кожен елемент l має по два гальванічно незалежних виходи. Перші виходи елементів, що відповідають однаковим переносам у наступний розряд, з'єднані шинами з першою групою виходів матриці додавання. Другі виходи, що відповідають однаковим результатам додавання в даному розряді, з'єднані шинами з другою групою виходів матриці 3 додавання.

Блок 4 комутації представляє собою групу з CH елементів, де $0 \leq L \leq M$, у залежності від обраного алфавіту. Входи блока комутації, що відповідають кожній незалежній від переносу і повторюваній позиції в кодових словах (представлених у коді, протилежному коду 1 з 2 по рівнях напруг) усіх можливих результатів, з'єднані з входами того самого CH елемента. Виходи CH елементів є виходами блока. Існує залежність між числом CH елементів блока 4 комутації і числом елементів l 11 блока 2. Якщо блок 2 містить мінімальне число елементів l 11 (2×11) , то число елементів блока 4 комутації максимально $L=M$. Якщо блок 2 містить максимальне число елементів l (3×11) , то $L=0$, тобто необхідність у блоці 4 комутації відпадає.

Блок 5 перетворення являє собою групу з CH елементів. Двійкове віднімання записується у формі порозрядного доповнення до 1 (скрізь «1» змінюється на «0» та «0» на «1») та операнди поступають до блока матриці додавання.

Операнди в парафазному коді поступають з пам'яті на входи матриці додавання 3. У випадку операції віднімання операнди поступають до блока перетворення, де в оберненому вигляді надходять до блока матриці додавання. Якщо поступають правильні кодові слова операндів, спрацьовує один з елементів l матриці 3 та з його виходів сигнал, що відповідає результату операції поступає на один з входів блока корекції переносу 2 та на один з входів блока комутації 4. З одного з виходів блока переносу 2 сигнал, що відповідає „0” або „1”, поступає в вихідну шину, якщо розглянутий суматор є частиною багаторозрядного пристрою. З виходу блока комутації сигнали протилежні (по рівням напруг) результату операції в парафазному коді, поступають на нульові входи тригерів регістру 1, попередньо встановлених в одиничний стан. На виходах регістру 1 результату створюється кодове слово, яке відповідає результату операції в парафазному коді.

Поява помилкових кодових слів операндів з меншою, ніж потрібно, кількістю „одиниць” призводить до відсутності сигналів на всіх виходах елементів матриці 3. Поява помилкових кодових слів операндів з більшою, ніж потрібно, кількістю „одиниць” призводить до появи на виходах елементів l матриці 3 одразу декількох сигналів, які потім шифруються в коді, оберненому (по

рівням напруг) парафазному коду, блоком комутації 4 як результат декількох правильних операцій, які з'явилися одночасно. Внаслідок цього на виходах блока комутації 4 з'являється кодове слово з більшою, чим потрібно, кількістю „одиниць”. Сигнали, які відповідають „одиницям” цього кодового слова поступають на нульові входи відповідних тригерів (попередньо встановлених в одиничний стан) регістру 1. На виходах регістру 1 результату створюється кодове слово з меншою, чим потрібно кількістю „одиниць”. Як вже раніше говорилося, таке кодове слово не може бути дешифроване як вірне і, таким чином помилка не отримує подальшого розповсюдження.

Блок комутації 4 не обов'язково повинен шифрувати значення результату в коді, оберненому парафазному коду. Шифрація може виконуватись і в прямому коді, нульові входи тригерів регістру 1 повинні бути в такому випадку інвертованими.

Таким чином, подання інформації парафазним кодом дозволяє практично вирішити проблему автоматичного контролю обчислювальної системи. У кодових комбінаціях не виділяються контрольні й інформаційні символи, надлишкова інформація розподілена рівномірно між всіма позиціями цих комбінацій, не залежить від виду операції, представляючи можливість для охоплення контролем усієї безлічі повнорозрядних чисел. Тому можна вважати умову охоплення контролем устаткування обчислювальної системи принципово досяжним.

Джерела інформації:

1. Авторське посвідчення СРСР за заявкою №959067/54, кл. G 06 F 7/49, 1985.

2. Авторське посвідчення СРСР за заявкою №2838935/18-24, кл. G 06 F 7/50, 1979.

