

Изобретение относится к области измерительной техники, в частности к конструкции узлов представления результатов измерения, и может быть использовано при создании приборов со световой шкалой, в системах регистрации информации на светочувствительный носитель, а также в приборах с механическими индикаторными и регистрирующими устройствами.

Целью изобретения является упрощение устройства.

На фиг.1 показана функциональная схема устройства; на фиг.2 - схема первого блока преобразования кодов.

Устройство содержит (фиг.1) первый 1, второй 2 и третий 3 блоки преобразования кодов, блок 4 регистрации, генератор 5, группу элементов  $i$  исключающее или-не 6.

Первый блок преобразования кодов (фиг.2) содержит преобразователь кода 7 и элемент или 8.

Устройство работает следующим образом.

При выводе числа  $"N.M"=10\ N+M$  на входы устройства подается двоичный семисегментный код числа  $"N.M"$ : на входы блока 1 поступает код младшего десятичного разряда  $M$ , а на входы блока 2 - код старшего разряда  $N$ . Устройство работает в два такта. Такту А соответствует логическая единица на выходе генератора 5, а такту Б - логический ноль. В такт А блок 1 преобразовывает семисегментный код числа  $M$  в  $m$ -разрядную кодовую комбинацию вида  $11...1$ , где  $m$  - количество младших разрядов в блоке 4. Блок 2 трансформирует семисегментный код числа  $N$  в  $n$ -разрядную кодовую комбинацию  $00...010...0$ , содержащую единицу на  $(N+1)$ -й позиции. Этот код поступает на входы блока 3 и преобразовывается в две  $n$ -разрядные кодовые комбинации:  $11...101...1$  (с нулем на  $(N+1)$ -й позиции) и  $00...011...1$  (имеющую  $N+1$  единицу) на четных и нечетных выходах соответственно. Первый из этих кодов поступает на вторые, а второй - на первые входы элементов исключающее или-не 6, формирующих  $n$ -разрядный код  $000...011...1$ , содержащий  $N$  единиц. Следовательно, в такт А на входы блока 4 по младшим разрядам подводится  $m$ -разрядный код  $11...1$ , а по старшим разрядам -  $n$ -разрядный код  $00...011...1$ , содержащий  $N$  единиц. В такт Б блок 1 преобразовывает семисегментный код числа  $M$  в  $m$ -разрядную кодовую комбинацию  $00...011...1$ , содержащую  $(M+1)$  единицу. Блок 2 трансформирует семисегментный код числа  $N$  в  $n$ -разрядную кодовую комбинацию  $00...011...1$ , содержащую единицу на  $(M+1)$ -й позиции. Этот код поступает на вход блока 3 и трансформируется в две  $n$ -разрядные кодовые комбинации:  $11...101...1$  (с нулем на  $N+1$ -й позиции) и  $00...0$  на четных и нечетных выходах соответственно. Первый из этих кодов поступает на вторые, а второй - на первые входы элементов исключающее или-не 6, формирующих  $n$ -разрядный код  $00...010...0$ , содержащий единицу на  $(N+1)$ -й позиции. Следовательно, в такт Б на входы блока 4 по младшим разрядам подводится  $m$ -разрядный код  $00...011...1$ , содержащий  $M+1$  единиц, а по старшим разрядам -  $n$ -разрядный код  $00...010...0$ , содержащий единицу на  $(N+1)$ -й позиции. В результате, в такт А возбуждается  $N$  полных старших разрядов блока 4 из 10  $N$  элементов, а такт Б -  $(N+1)$ -й неполный старший разряд из  $M+1$  элементов. Частота импульсов тактового генератора выбирается таким образом, чтобы приемник информации воспринимал выходной сигнал в виде непрерывной контрастной относительно фона линии из 10  $N+M+1$  возбужденных элементов блока 4, что соответствует выводу числа вида  $10\ N+M$ .

Пример работы устройства при выводе числа "46" (на индикаторе блока 4 отображается 100 значений от "00" до "99"). На вход устройства поступает код "1001100.0100000". Устройство работает в два такта. Такту А соответствует наличие логической единицы на выходе тактового генератора 5 (см. фиг.1), а такту Б - потенциал логического нуля. Работа устройства описывается картой потенциалов, приведенной в табл. 1 и 2. В них использованы следующие условные обозначения:

- Б1 - первый блок преобразования кодов;
- Б2 - второй блок преобразования кодов;
- Б3 - третий блок преобразования кодов;
- ЧВЭЭ - четные входы элементов исключающее или-не;
- НВЭЭ - нечетные входы элементов исключающее или-не;
- ШСБ4 - входы старших разрядов блока регистрации;
- ШМБ4 - входы младших разрядов блока регистрации;
- ЭЭ - выходы элементов исключающее или-не.

В такт А возбуждаются четыре полных старших разряда из АО светодиодов, а в такт Б - пятый неполный старший разряд из семи светодиодов. Частота тактового генератора - 100Гц. В результате оператор наблюдает на шкале светящуюся линию из 47 светодиодов, что соответствует индикации числа "46".

Таблица 1

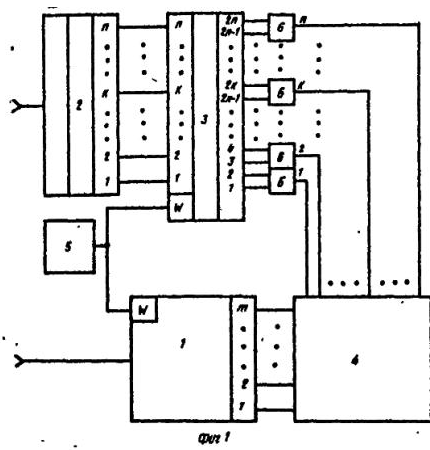
Входные кодовые комбинации элементов м блоков устройства

| Такт | Б1      | Б2      | Б3         | ЧВЭЭ       | НВЭЭ       | ИСБ4       | ШНБ4       |
|------|---------|---------|------------|------------|------------|------------|------------|
| А    | 0100000 | 1001100 | 0000010000 | 1111101111 | 0000011111 | 0000001111 | 1111111111 |
| Б    | 0100000 | 1001100 | 0000010000 | 1111101111 | 0000000000 | 0000010000 | 0001111111 |

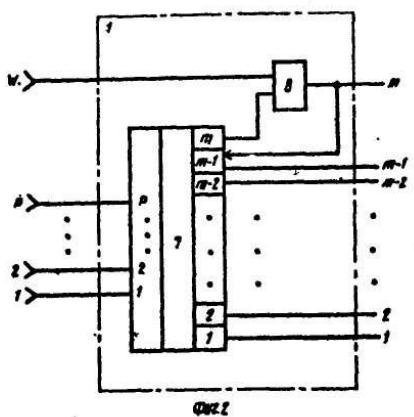
Таблица 2

Выходные кодовые комбинации элементов и блоков устройства

| Такт | Б1         | Б2         | Б3                   | ЭЭ          |
|------|------------|------------|----------------------|-------------|
| А    | 1111111111 | 0000010000 | 10101010100111111111 | 0000001111  |
| Б    | 0001111111 | 0000010000 | 10101010100010101010 | 00000100000 |



Qut 1



Qut 2