

Винахід відноситься до пристроїв захисту джерел живлення від перевантажень і коротких замикань і може бути використаний в різних стабілізаторах напруги.

Відомі стабілізатори з токовим захистом від короткого замикання

(1. Журнал "Радіо", №2 1975 р., с.23;

2. У допомогу радіоаматору, вид. ДТСААФ СРСР, вип. №47, с.35;

3. Те ж, вип.49 с.47;

4. Те ж, вип.56 с.43),

які містять схеми стабілізаторів напруги на складових транзисторах, у яких реалізовано схемотехнічне рішення токового захисту від короткого замикання.

Недоліками відомих пристроїв є неможливість точної установки спрацьовування токового захисту, незважаючи на простоту цих пристроїв.

Найбільш близьким по технічній суті і результату, який досягається, і обраним як прототип є пристрій токового захисту, описаний у "Інверторі квазисинусоїдальної напруги" (Заявка №2002108344 на деклараційний патент України, пріоритет від 22 жовтня 2002р.) і складається з блоку випрямляча, блоку порівняння й установки порога захисту, блоку пам'яті, блоку установлення схеми в нуль, блоку індикації «перевантаження».

Недоліком прототипу є складна схема блоку установки схеми в нуль.

Задачу дійсного винаходу є розробка нової схемотехніки пристрою токового захисту з досягненням технічного результату - спрощення і підвищення надійності роботи пристрою.

Поставлена задача досягається тим, що в «Пристрої токового захисту», який містить блок мостового випрямляча, вхід якого з'єднаний з виходом трансформатора струму, а вихід блоку випрямляча з'єднаний із входом блоку, що інвертує, порівняння й установки порога захисту, який представляє собою компаратор, виконаний на операційному підсилювачі, прямий вхід якого з'єднаний із движком потенціометра резистивної дільниці напруги, а вихід з'єднаний із входом «S» блоку пам'яті, вхід «R» якого з'єднаний з блоком установки схеми в нуль, а прямої вихід блоку пам'яті з'єднаний зі схемою імпульсного стабілізатора, а інверсний вихід блоку пам'яті з'єднаний із блоком індикації «перевантаження», виконаного на транзисторному підсилювальному каскаді зі світлодіодним індикатором, блок пам'яті виконаний на чотирьох елементах «И», на яких реалізований «RS»-тригер з інверторами, а блок установлення схеми в нуль виконаний на послідовно з'єднаних резисторі і конденсаторі, середня точка яких підключена до входу «R» блоку пам'яті.

Новим у пристрої, що заявляється, є нова схемотехніка побудови пристрою токового захисту, а конкретно, блоку установлення схеми в нуль, що дозволяє спростити пристрій у порівнянні з прототипом і, отже, підвищити надійність його роботи.

Пристрій, що заявляється, дозволяє відключити джерело живлення, що захищається, без ушкоджень при перевантаженнях і коротких замиканнях у навантаженні.

Тому очевидно, що реалізація пристрою, що заявляється, дозволить виконати задачу, поставлену в дійсному винаході, з досягненням технічного результату - спрощення і підвищення надійності роботи пристрою.

Суттєвими ознаками пристрою, що заявляється, співпадають з прототипом, є наступні ознаки:

- блок мостового випрямляча, вхід якого з'єднаний з виходом трансформатора струму, а вихід блоку випрямляча з'єднаний із входом блоку, що інвертує, порівняння й установки порога захисту;

- блок порівняння й установки порога захисту, що представляє собою компаратор, виконаний на операційному підсилювачі, прямий вхід якого з'єднаний із движком потенціометра резистивної дільниці напруги, а вихід з'єднаний із входом «S» блоку пам'яті;

- блок пам'яті, вхід «R» якого з'єднаний із блоком установки схеми в нуль, а прямої вихід блоку пам'яті з'єднаний зі схемою імпульсного стабілізатора, а інверсний вихід блоку пам'яті з'єднаний із блоком індикації «перевантаження»;

- блоком установки схеми в нуль;

- блоком індикації «перевантаження», виконаним на транзисторному підсилювальному каскаді зі світлодіодним індикатором.

Відмітними від прототипу суттєвими ознаками пристрою, що заявляється, є наступні ознаки:

- блок пам'яті виконаний на чотирьох елементах «И», на яких реалізований «RS»-тригер з інверторами;

- блок установлення схеми в нуль виконана на послідовно з'єднаних резисторі і конденсаторі, середня точка яких підключена до входу «R» блоку пам'яті.

Між суттєвими ознаками винаходу, що заявляється, і технічним результатом, що досягається, існує наступний причинно-наслідковий зв'язок.

Дійсно, нова схемотехніка пристрою, що заявляється, відрізняється простотою і надійністю роботи з порівняння з прототипом за рахунок зменшення кількості елементів блоку установки схеми в нуль, а також реалізації блоку пам'яті на логічних елементах «И» у виді «RS»-тригера з інверторами.

Винахід ілюстрований наступними кресленнями.

На фіг.1 пунктирними лініями показана структурна блок-схема пристрою, а суцільними лініями - зображена принципова електрична схема пристрою.

Структурна схема пристрою складається з наступних функціональних блоків:

1. Блок мостового випрямляча, складається з мостового випрямляча на діодах DV1-DV4, вхід перемінного струму якого підключений до виходу трансформатора струму ТТ, що контролює струм навантаження імпульсного стабілізатора напруги, а вихід навантажений на послідовно з'єднані резистори R1 і R2.

2. Блок порівняння й установки порога захисту, виконаний на операційному підсилювачі DA1 і являє собою компаратор, прямий вхід з'єднаний із движком потенціометра R4, встановленого в послідовному ланцюзі з резисторами R3 і R5, а інверсний вхід компаратора з'єднаний із загальною крапкою з'єднання резисторів R1 і R2, при цьому вихід компаратора з'єднаний із входом «S» блоку пам'яті 4.

3. Блок установок схеми в нуль, виконаний на послідовно з'єднаних резисторі R6 і конденсаторі C1, загальна крапка яких з'єднана з входом «R» блоку пам'яті 4.

4. Блок пам'яті, виконаний на чотирьох логічних елементах «Та» DD1-DD4, причому елементи DD1 і DD2 виконані у виді інверторів, а на елементах DD3 і DD4 реалізований «RS»-тригер з інверторами, при цьому вхід «R» блоку пам'яті з'єднаний із блоком 3, а вхід «S» з виходом блоку 2. Прямий вихід блоку пам'яті з'єднаний зі схемою імпульсного стабілізатора напруги, а інверсний вихід блоку пам'яті з'єднаний із входом блоку індикації «перевантаження» 5.

5. Блок індикації «перевантаження», виконаний на транзисторному підсилювальному каскаді, що включає транзистор VT1 і резистори R8 і R9, навантаженням якого є світлодіодний індикатор VD1, включений послідовно з струмообмежувальним резистором R10.

Пристрій працює в такий спосіб.

Напруга з вторинної обмотки трансформатора струму TT1, включеного в первинну обмотку силового трансформатора TV2 (умовно не показані), і пропорційного струму силового трансформатора подається на випрямляч VD1-VD4.

Напруга з VD1-VD4 не фільтрується, тому що обрана швидкодіючий захист, а уведення фільтра приведе до інерційності і затримки часу включення захисту: $\tau = R \cdot C$.

Випрямлена напруга через дільник R1, R2 подається на інверсний вхід DA1, на прямий вхід якого подається через дільник на R3, R4, R5 стабілізована напруга з виходу попереднього стабілізатора (умовно не показаний).

На R4 виставляється рівень спрацювання захисту по струму.

DA1 працює в режимі компаратора, з виходу якого сигнал подається на «RS»-тригер DD1-DD4.

Через тригер DD1-DD4 подається сигнал, що блокує, на схему керування імпульсного стабілізатора: з'являється «0» на виході DD3 і блокує роботу схеми керування імпульсного стабілізатора напруги.

З виходу DD4 напруга подається на базу транзистора VT1, у ланцюг колектора якого включений світло діод VD1 «перевантаження», що сигналізує про перевищення струму навантаження вище рівня припустимого значення.

Таким чином, на підставі вищевикладеного можна зробити висновок, що задача, поставлена в дійсному винаході - розробка нової схемотехніки пристрою токового захисту - виконана з досягненням технічного результату - спрощенням і підвищенням надійності роботи пристрою.

