



УКРАЇНА

(19) UA

(11) 86039

(13) C2

(51) МПК (2009)

G06F 15/00

G06F 17/50

МІНІСТЕРСТВО ОСВІТИ
І НАУКИ УКРАЇНИДЕРЖАВНИЙ ДЕПАРТАМЕНТ
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІОПИС
ДО ПАТЕНТУ НА ВИНАХІД

(54) ПРИСТРІЙ ДЛЯ МОДЕЛЮВАННЯ ГРАФІВ

1

(21) а200604667

(22) 26.04.2006

(24) 25.03.2009

(46) 25.03.2009, Бюл.№ 6, 2009 р.

(72) ЖУКОВ ІГОР АНАТОЛІЙОВИЧ, UA, МАРТИ-
НОВА ОКСАНА ПЕТРІВНА, UA, БАРАНОВ ВОЛО-
ДИМИР ЛЕОНІДОВИЧ, UA, БАРАНОВ ГЕОРГІЙ
ЛЕОНІДОВИЧ, UA(73) НАЦІОНАЛЬНИЙ АВІАЦІЙНИЙ УНІВЕРСИ-
ТЕТ, UA

(56) UA 10441 U, 15.11.2005

UA 75209 C2, 15.03.2006

UA 77980 C2, 15.10.2004

SU 1377867, 29.02.1988

SU 1399755, 30.05.1988

SU 1709346, 30.01.1992

SU 1832309, 07.08.1993

SU 1837314, 30.08.1993

WO 2005104401, 03.11.2005

RU 2100838, 27.12.1997

(57) 1. Пристрій для моделювання графів, який містить блок керування і модель мережі, яка містить моделі вузлів, що з'єднані відповідно з топологією графа, причому модель вузла містить три регістри зсуву, суматор, комутатор, два тригери, першу групу з m тригерів, де m - кількість гілок вузла графа, три групи з m елементів I , два елементи I , чотири елементи АБО і два ключі, причому перша група виходів блока керування з'єднана з першими входами першої і другої груп елементів I , інформаційні входи з першого по m -й моделі вузла з'єднані відповідно з другими входами першої групи елементів I , виходи яких з'єднані з входами першого елемента АБО, вихід першого регістра зсуву з'єднаний із своїм інформаційним входом і з першим інформаційним входом суматора, другий інформаційний вхід якого з'єднаний з виходом першого елемента АБО, перший і другий інформаційні входи комутатора з'єднані з виходами другого і третього регістрів зсуву, другий вихід блока керування з'єднаний з першим входом другого елемента АБО, вихід якого з'єднаний з входами скидання першої групи тригерів, третій вихід блока керування з'єднаний з входами скидання першого тригера і з першим входом першого елемента I , другий вхід якого з'єднаний з виходом першого елемента АБО, вихід першого елемента I

2

з'єднаний з встановлювальним входом першого тригера, прямий вихід якого з'єднаний з першим входом другого елемента I , четвертий вихід блока керування з'єднаний з другим входом другого елемента I і з входом скидання другого тригера, прямий вихід якого з'єднаний з керуючим входом комутатора, п'ятий вихід блока керування з'єднаний з керуючим входом першого регістра зсуву, індикаційні входи з першого по m -й моделі вузла з'єднані відповідно з першого по m -й входами третього елемента АБО, $m+1$ -й вхід якого з'єднаний з виходом першого ключа, перший вхід другого ключа з'єднаний з шостим виходом блока керування, встановлювальний вхід першого регістра зсуву з'єднаний з сьомим входом блока керування, восьмий вихід якого з'єднаний з встановлювальним входом другого регістра зсуву, входи синхронізації першого, другого і третього регістрів зсуву з'єднані з дев'ятим входом блока керування, десятний вихід якого з'єднаний з входом блокування переносу суматора, вихід комутатора з'єднаний з інформаційним входом другого регістра зсуву, вихід четвертого елемента АБО з'єднаний з інформаційним входом моделі вузла, виходи другої групи елементів I з'єднані відповідно з встановлювальними входами першої групи тригерів, прямі виходи яких з'єднані відповідно з першими входами третьої групи елементів I , вихід третього елемента АБО з'єднаний з другими входами третьої групи елементів I , виходи яких з'єднані з індикаційними входами моделі вузла, інформаційний вхід третього регістра зсуву з'єднаний з виходом суми суматора, який відрізняється тим, що додатково введений блок багатoshляхової маршрутизації, а в модель вузла додатково введені блок оптимізації, друга група з m тригерів, де m - кількість гілок вузла графа, третій тригер, третій і четвертий елементи I , п'ятий елемент АБО, група з m елементів індикації, причому перший і другий інформаційні входи блока оптимізації з'єднані відповідно з виходом суми суматора та з виходом комутатора, третій вихід блока керування з'єднаний з входом скидання блока оптимізації, керуючий вхід якого з'єднаний з виходом другого елемента I , восьмий вихід блока керування з'єднаний з входом блокування блока оптимізації, вихід якого з'єднаний з входом скидання блока керування та з встановлювальни-

(13) C2

(11) 86039

(19) UA

ми входами другого і третього тригерів, треті входи першої групи елементів І з'єднані відповідно з інверсними виходами другої групи тригерів, другий вихід блока керування з'єднаний з першим входом п'ятого елемента АБО, вихід якого з'єднаний з входом скидання третього тригера, другий вихід блока керування з'єднаний з входами скидання другої групи тригерів і з першим входом блока багатошляхової маршрутизації, перший вихід якого з'єднаний з керуючим входом блока керування, виходи третьої групи елементів І з'єднані відповідно з входами групи елементів індикації і з встановлювальними входами другої групи тригерів, вихід блока оптимізації з'єднаний з другими входами другої групи елементів І і з другим входом другого елемента АБО, прямий вихід третього тригера з'єднаний з першим входом третього елемента І, другий вхід якого з'єднаний з виходом комутатора, входи четвертого елемента АБО з'єднані з входами третього і четвертого елементів І, перший вихід другого ключа з'єднаний з першим входом четвертого елемента І, другий вхід якого з'єднаний з другим виходом блока багатошляхової маршрутизації, третій вхід другого елемента АБО, другий вхід п'ятого елемента АБО і керуючий вхід другого регістра зсуву з'єднані з третім виходом блока багатошляхової маршрутизації, четвертий вихід якого з'єднаний з входом першого ключа, четвертий вихід блока керування з'єднаний з другим входом блока багатошляхової маршрутизації, третій і четвертий входи якого з'єднані відповідно з одинадцятим і дванадцятим входами блока керування, вихід третього елемента АБО з'єднаний з другим входом другого ключа, другий вихід якого з'єднаний з п'ятим входом блока багатошляхової маршрутизації.

2. Пристрій за п.1, який **відрізняється** тим, що блок багатошляхової маршрутизації містить лічильник, комутатор, два тригери, два елементи І, елемент АБО, елемент НІ та елемент затримки, причому перший вхід блока багатошляхової маршрутизації з'єднаний з керуючим входом лічильника і першим входом елемента АБО, другий вхід якого з'єднаний з виходом переповнення лічильника, вхід скидання першого тригера з'єднаний з другим входом блока багатошляхової маршрутизації,

третій вхід якого з'єднаний з першим входом першого елемента І, встановлювальні входи першого і другого тригерів з'єднані з четвертим входом блока багатошляхової маршрутизації, п'ятий вхід якого з'єднаний з лічильним входом лічильника і з входом елемента затримки, встановлювальні входи лічильника з'єднані відповідно з виходами комутатора, перший і другий входи якого з'єднані відповідно з виходом елемента НІ і з шиною логічного нуля, вхід елемента НІ з'єднаний з шиною логічного нуля, перший вихід блока багатошляхової маршрутизації з'єднаний з виходом другого елемента І, перший вхід якого з'єднаний з виходом елемента затримки, вихід елемента АБО з'єднаний з входом скидання другого тригера, прямий вихід якого з'єднаний з другими входами першого і другого елементів І, інверсний вихід першого тригера з'єднаний з другим виходом блока багатошляхової маршрутизації, третій вихід якого з'єднаний з прямим виходом першого тригера, вихід першого елемента І з'єднаний з четвертим виходом блока багатошляхової маршрутизації.

3. Пристрій за п.1, який **відрізняється** тим, що блок оптимізації містить триггер, три елементи І, елемент АБО і два елементи НІ, причому перший інформаційний вхід блока оптимізації з'єднаний з входом першого елемента НІ і з першим входом першого елемента І, другий вхід якого з'єднаний з виходом другого елемента НІ, другий інформаційний вхід блока оптимізації з'єднаний з входом другого елемента НІ і з першим входом другого елемента І, другий вхід якого з'єднаний з виходом першого елемента НІ, вхід блокування блока оптимізації з'єднаний з третім входом першого елемента І і з третім входом другого елемента І, вихід якого з'єднаний з встановлювальним входом тригера, вхід скидання блока оптимізації з'єднаний з першим входом елемента АБО, другий вхід якого з'єднаний з виходом першого елемента І, вихід елемента АБО з'єднаний з входом скидання тригера, прямий вихід якого з'єднаний з першим входом третього елемента І, керуючий вхід блока оптимізації з'єднаний з другим входом третього елемента І, вихід якого з'єднаний з виходом блока оптимізації.

Винахід відноситься до обчислювальної техніки і може бути використаний для моделювання обчислювальних мереж з метою рішення задач багатошляхової маршрутизації при передачі даних між ЕОМ.

Відомий пристрій для моделювання графів, який містить блок синхронізації, блок перерахування маршрутів, блок перевірки виконання умови вибору маршруту і блок реєстрації [1].

Основний недолік відомого пристрою полягає в виборі на графі маршрутів з заданими параметрами, які в задачі багатошляхової маршрутизації невідомі.

Відомий пристрій для моделювання графів, який містить блок керування і модель мережі, яка містить моделі вузлів, причому модель вузла міс-

тить чотири регістри зсуву, два суматори, віднімач, комутатор, два тригери, групу з m тригерів, де m - кількість гілок вузла графа, чотири групи з m елементів І, чотири елемента І, групу з m елементів АБО, чотири елемента АБО, групу елементів індикації і два ключі [2].

Недоліки відомого пристрою полягають в складності його реалізації і в обмеженості функціональних можливостей, які дозволяють знайти лише один найкоротший шлях в мережі.

Найбільш близьким до винаходу є пристрій для моделювання графів, який містить блок керування і модель мережі, яка містить моделі вузлів, що з'єднані відповідно з топологією графа, причому модель вузла містить три регістри зсуву, суматор, віднімач, комутатор, два тригери, групу з m

тригерів, де m - кількість гілок вузла графа, три групи з m елементів I , два елемента I , чотири елемента АБО і два ключі [3].

Основний недолік прототипу викликаний вузькими функціональними можливостями, які дозволяють знайти лише один найкоротший шлях в мережі, яка моделюється. Задача багатошляхової маршрутизації вимагає знайти між початковим і кінцевим вузлами мережі декілька найкоротших шляхів, які не мають загальних гілок графа.

В основу винаходу поставлена задача вдосконалення пристрою для моделювання графів за допомогою багатошляхової маршрутизації, яка дозволяє знайти між початковим і кінцевим вузлами графа K шляхів найменшої довжини $L_1 \leq L_2 \leq \dots \leq L_k$, де $k \leq m$, або K шляхів найбільшої довжини $L_1 \geq L_2 \geq \dots \geq L_k$ які не мають загальних гілок графа.

Поставлена задача вирішується тим, що в пристрій для моделювання графів, який містить блок керування і модель мережі, яка містить модель вузлів, що з'єднані відповідно з топологією графа, причому модель вузла містить три регістри зсуву, суматор, комутатор, два тригери, першу групу з m тригерів, де m - кількість гілок вузла графа, три групи з m елементів I , два елемента I , чотири елементи АБО і два ключі, причому перша група виходів блоку керування з'єднана з першими входами першої і другої груп елементів I , інформаційні входи з першого по m -й моделі вузла з'єднані відповідно з другими входами першої групи елементів I , виходи яких з'єднані з входами першого елемента АБО, вихід першого регістра зсуву з'єднаний із своїм інформаційним входом і з першим інформаційним входом суматора, другий інформаційний вхід якого з'єднаний з виходом першого елемента АБО, перший і другий інформаційні входи комутатора з'єднані з виходами другого і третього регістрів зсуву, другий вихід блоку керування з'єднаний з першим входом другого елемента АБО, вихід якого з'єднаний з входами скидання першої групи тригерів, третій вихід блоку керування з'єднаний з входами скидання першого тригера і з першим входом першого елемента I , другий вхід якого з'єднаний з виходом першого елемента АБО, вихід першого елемента I з'єднаний з встановлювальним входом першого тригера, прямий вихід якого з'єднаний з першим входом другого елемента I , четвертий вихід блоку керування з'єднаний з другим входом другого елемента I і з входом скидання другого тригера, прямий вихід якого з'єднаний з керуючим входом комутатора, п'ятий вихід блоку керування з'єднаний з керуючим входом першого регістра зсуву, індикаційні входи з першого по m -й моделі вузла з'єднані відповідно з першим по m -й входами третього елемента АБО, $m+1$ -й вхід якого з'єднаний з виходом першого ключа, перший вхід другого ключа з'єднаний з шостим виходом блоку керування, встановлювальний вхід першого регістра зсуву з'єднаний з сьомим виходом блоку керування, восьмий вихід якого з'єднаний з встановлювальним входом другого регістра зсуву, входи синхронізації першого, другого і третього регістрів зсуву з'єднані з дев'ятим виходом блоку керування, десятій вихід якого

з'єднаний з входом блокування переносу суматора, вихід комутатора з'єднаний з інформаційним входом другого регістра зсуву, вихід четвертого елемента АБО з'єднаний з інформаційним входом моделі вузла, виходи другої групи елементів I з'єднані відповідно з встановлювальними входами першої групи тригерів, прямі виходи яких з'єднані відповідно з першими входами третьої групи елементів I , вихід третього елемента АБО з'єднаний з другими входами третьої групи елементів I , виходи яких з'єднані з індикаційними входами моделі вузла, інформаційний вхід третього регістра зсуву з'єднаний з виходом суми суматора, згідно з винаходом додатково введений блок багатошляхової маршрутизації, а в модель вузла додатково введені блок оптимізації, друга група з m тригерів, де m - кількість гілок вузла графа, третій тригер, третій і четвертий елементи I , п'ятий елемент АБО, група з m елементів індикації, причому перший і другий інформаційні входи блоку оптимізації з'єднані відповідно з виходом суми суматора та з виходом комутатора, третій вихід блоку керування з'єднаний з входом скидання блоку оптимізації, керуючий вхід якого з'єднаний з виходом другого елемента I , восьмий вихід блоку керування з'єднаний з входом блокування блоку оптимізації, вихід якого з'єднаний з входом скидання блоку керування та з встановлювальними входами другого і третього тригерів, треті входи першої групи елементів I з'єднані відповідно з інверсними виходами другої групи тригерів, другий вихід блоку керування з'єднаний з першим входом п'ятого елемента АБО, вихід якого з'єднаний з входом скидання третього тригера, другий вихід блоку керування з'єднаний з входами скидання другої групи тригерів і з першим входом блоку багатошляхової маршрутизації, перший вихід якого з'єднаний з керуючим входом блоку керування, виходи третьої групи елементів I з'єднані відповідно з входами групи елементів індикації і з встановлювальними входами другої групи тригерів, вихід блоку оптимізації з'єднаний з другими входами другої групи елементів I і з другим входом другого елемента АБО, прямий вихід третього тригера з'єднаний з першим входом третього елемента I , другий вхід якого з'єднаний з виходом комутатора, входи четвертого елемента АБО з'єднані з виходами третього і четвертого елементів I , перший вихід другого ключа з'єднаний з першим входом четвертого елемента I , другий вхід якого з'єднаний з другим виходом блока багатошляхової маршрутизації, третій вхід другого елемента АБО, другий вхід п'ятого елемента АБО і керуючий вхід другого регістра зсуву з'єднані з третім виходом блоку багатошляхової маршрутизації, четвертий вихід якого з'єднаний з входом першого ключа, четвертий вихід блоку керування з'єднаний з другим входом блоку багатошляхової маршрутизації, третій і четвертий входи якого з'єднані відповідно з одинадцятим і дванадцятим виходами блоку керування, вихід третього елемента АБО з'єднаний з другим входом другого ключа, другий вихід якого з'єднаний з п'ятим входом блоку багатошляхової маршрутизації, блок багатошляхової маршрутизації містить лічильник, комутатор, два тригери, два елемента I , елемент АБО,

Цифрами в скобках, які слідують за номером позиції без скобки, позначені порядкові номери однакових по технічному виконанню і призначенню блоків, вузлів і елементів. Цифрами в скобках, які

Перша група виходів блоку 2 керування з'єднана з першими входами першої і другої груп елементів І 15 (І) – 15 (m) і 16 (І) – 16 (m). Інформаційні входи 30 (І) – 30 (m) з першого по m-й моделі вузла з'єднані відповідно з другими входами першої групи елементів І 15 (І) – 15 (m), виходи яких з'єднані з входами першого елемента АБО 22. Вихід першого регістра 5 зсуву з'єднаний із своїм інформаційним входом і з першим інформаційним входом суматора 8, другий інформаційний вхід якого з'єднаний з виходом першого елемента АБО 22. Перший і другий інформаційні входи комутатора 9 з'єднані з виходами другого і третього регістрів 6, 7 зсуву. Другий вихід блоку 2 керування з'єднаний з першим входом другого елемента АБО 23, вихід якого з'єднаний з входами скидання першої групи тригерів 13 (І) – 13 (m), третій вихід блоку 2 керування з'єднаний з входами скидання першого тригера 10 і з першим входом першого елемента 118, другий вхід якого з'єднаний з виходом першого елемента АБО 22. Вихід першого елемента 118 з'єднаний з встановлювальним входом першого тригера 10, прямий вихід якого з'єднаний з першим входом другого елемента І 19. Четвертий вихід блоку 2 керування з'єднаний з другим входом другого елемента І 19 і з входом скидання другого тригера 11, прямий вихід якого з'єднаний з керуючим входом комутатора 9. П'ятий вихід блоку 2 керування з'єднаний з керуючим входом першого регістра 5 зсуву. Індикаційні входи 32 (І) – 32 (m) моделі 1 вузла з'єднані відповідно з першим по m-

й входами третього елемента АБО 24, $m+7$ -й вхід якого з'єднаний з виходом першого ключа 28. Перший вхід другого ключа 29 з'єднаний з шостим виходом блоку 2 керування. Встановлювальний вхід першого регістра 5 зсуву з'єднаний з сьомим виходом блоку 2 керування, восьмий вхід якого з'єднаний з встановлювальним входом другого регістра 6 зсуву. Входи синхронізації першого, другого і третього регістрів 5, 6, 7 зсуву з'єднані з дев'ятим виходом блоку 2 керування, десятим вихід якого з'єднаний з виходом блокування переносу суматора 8. Вихід комутатора 9 з'єднаний з інформаційним входом другого регістра 6 зсуву. Вихід третього елемента І 20 з'єднаний з першим входом четвертого елемента АБО 25. Перший вихід другого ключа 29 з'єднаний з першим входом четвертого елемента І 21, вихід якого з'єднаний з другим входом четвертого елемента АБО 25, вихід якого з'єднаний з інформаційним виходом 31 моделі вузла. Виходи другої групи елементів І 16 (І) - 16 (М) з'єднані відповідно з встановлювальними входами першої групи тригерів 13 (І) - 13 (М), прямі виходи яких з'єднані відповідно з першими входами третьої групи елементів І 17 (І) - 17 (М). Інформаційний вхід третього регістра 7 зсуву з'єднаний з виходом суми суматора 8. Перший і другий інформаційні входи блоку 4 оптимізації з'єднані відповідно з виходом суми суматора 8 та з виходом комутатора 9. Третій вихід блоку 2 керування з'єднаний з входом скидання блоку 4 оптимізації, керуючий вхід якого з'єднаний з виходом другого елемента І 19. Восьмий вихід блоку 2 керування з'єднаний з входом блокування блоку 4 оптимізації, вихід якого з'єднаний з входом скидання блоку 2 керування, з встановлювальним входом другого тригера 11. Треті входи першої групи елементів І 15 (І) - 15 (М) з'єднані відповідно з інверсними виходами другої групи тригерів 14 (І) - 14 (М). Другий вихід блоку 2 керування з'єднаний з першим входом п'ятого елемента АБО 26 і з входами скидання другої групи тригерів 14 (І) - 14 (М). Вихід блоку 4 оптимізації з'єднаний з встановлювальним входом третього тригера 12, з другими входами другої групи елементів І 16(1) - 16 (М) і з другим входом елемента АБО 23. Вихід п'ятого елемента АБО 26 з'єднаний з виходом скидання третього тригера 12, прямий вихід якого з'єднаний з першим входом третього елемента І 20. Вихід комутатора 9 з'єднаний з другим входом третього елемента І 20. Керуючий вхід блоку 2 керування з'єднаний з першим виходом блоку 3 багатошляхової маршрутизації, другий вихід якого з'єднаний з другим входом четвертого елемента І 21. Третій вихід блоку 3 багатошляхової маршрутизації з'єднаний з керуючим входом другого регістра 6 зсуву, з третім входом другого елемента АБО 23 і з другим входом п'ятого елемента АБО 26. Другий і четвертий виходи блоку 2 керування з'єднані відповідно з першим і другим входами блоку 3 багатошляхової маршрутизації, третій і четвертий входи якого з'єднані відповідно з одинадцятим і дванадцятим виходами блоку 2 керування. Вхід першого ключа 28 з'єднаний з четвертим виходом блоку 3 багатошляхової маршрутизації, п'ятий вхід якого з'єднаний з другим виходом другого ключа

29. Вихід третього елемента АБО 24 з'єднаний з другими входами третьої групи елементів І 17 (І) - 17 (М) і з другим входом другого ключа 29. Виходи третьої групи елементів І 17 (І) - 17 (М) з'єднані відповідно з встановлювальними входами другої групи тригерів 14 (І) - 14 (М), з входами групи елементів 27 (І) - 27 (М) індикації з індикаційними входами 33 (І) - 33 (М) моделі 1 (і) вузла.

Блок 2 керування (Фіг.2) містить генератор 34 імпульсів, розподільники 35 і 36 імпульсів, генератор 37 одиночного імпульсу, комутатори 38-42, тригери 43-45, елементи І 46-49, елементи АБО 50-52, елемент АБО - НЕ 53, елементи 54 і 55 затримки, елементи НЕ 56 і 57, шину 58 логічного нуля, керуючий вхід 59, входи 60 (І) - 60 (М) скидання і виходи 61-72.

Вихід генератора 34 імпульсів з'єднаний з входом розподільника 35 імпульсів, виходи якого з'єднані з першого по n -й, де n - кількість розрядів представлення ваги гілок, з'єднані через комутатор 38 з входами елемента АБО

50. Вихід n -го розряду розподільника 35 імпульсів з'єднаний з входом розподільника 36 імпульсів, виходи якого з'єднані з першого по m -й, де m - кількість гілок, які моделюються, з'єднані через комутатор 39 з входами елемента АБО 51. Тактовий вхід генератора 37 одиночного імпульсу з'єднаний з виходом елемента І 46, перший і другий входи якого з'єднані відповідно через елемент 54 затримки з виходом n -го розряду розподільника 35 імпульсів і з виходом m -го розряду розподільника 36 імпульсів. Вихід генератора 37 одиночного імпульсу з'єднаний з входом комутатора 40, перший вихід якого з'єднаний з встановлювальним входом тригера 43, вхід скидання якого, з'єднаний з виходом елемента І 46. Прямий вихід тригера 43 з'єднаний з першим входом елемента І 47, другий вхід якого з'єднаний з виходом елемента АБО 51. Керуючий вхід генератора 37 одиночних імпульсів з'єднаний через комутатор 42 з виходом елемента НЕ 56, вхід якого з'єднаний з шиною 58 логічного нуля пристрою. Керуючий вхід 59 блоку 2 керування з'єднаний через комутатор 42 з керуючим входом генератора 37 одиночного імпульсу. Другий вихід комутатора 40 з'єднаний з встановлювальним входом тригера 45, вхід скидання якого з'єднаний з виходом елемента І 49. Вихід елемента І 46 з'єднаний з першим входом елемента І 49 і з входом елемента 55 затримки, вихід якого з'єднаний з входом скидання тригера 44. Вихід елемента АБО 52 з'єднаний з встановлювальним входом тригера 44, інверсний вихід якого з'єднаний з другим входом елемента І 49. Виходи першого і n -го розрядів розподільника 35 імпульсів з'єднані з входами елемента АБО - НЕ 53. Вихід першого розряду розподільника 35 імпульсів з'єднаний з входом елемента НЕ 57. Прямий вихід тригера 45 і вихід першого розряду розподільника 35 імпульсів з'єднані з входами елемента І 48. Інформаційний вхід комутатора 41 з'єднаний з виходом елемента І 47. Входи елемента АБО 52 з'єднані з входами 60 (І) - 60 (N) скидання блоку 2 керування. Перша група виходів 61 (І) - 61 (М) блоку 2 керування з'єднана відповідно з виходами розрядів розподільника 36 імпульсів. Перший вихід комутатора 40 з'єднаний з

другим виходом 62 блоку 2 керування, третій вихід 63 якого з'єднаний з виходом першого розряду розподільника 35 імпульсів. Вихід n -го розряду розподільника 35 імпульсів з'єднаний з четвертим виходом 64 блоку 2 керування, п'ята група виходів 65 (I) - 65 (N) якого з'єднана з виходами комутатора 41. Вихід елемента I 48 з'єднаний з шостим виходом 66 блоку 2 керування, сьомий вихід 67 якого з'єднаний з виходом елемента АБО 50. Вихід елемента АБО - НЕ 53 з'єднаний з восьмим виходом 68 блоку 2 керування, дев'ятий, десятий і одинадцятий виходи 69, 70 і 71 якого з'єднані відповідно з виходами генератора 34 імпульсів, елемента НЕ 57 і з інверсним виходом тригера 45. Другий вихід комутатора 40 з'єднаний з дванадцятим виходом 72 блоку 2 керування.

Блок 3 багатошляхової маршрутизації (Фіг.3) містить лічильник 73, комутатор 74, S-тригер 75, RS-тригер 76, елементи I 77-78, елемент АБО 79, елемент НЕ 80, елемент 81 затримки, перший - п'ятий входи 82-86 відповідно, перший - четвертий виходи 87-90 відповідно.

Встановлювальні входи лічильника 73 з'єднані з виходами комутатора 74, перший і другий входи якого з'єднані відповідно з виходом елемента НЕ 80 і з шиною 58 логічного нуля. Перший вхід 82 блоку 3 багатошляхової маршрутизації з'єднаний з керуючим входом лічильника 73 і з першим входом елемента АБО 79, другий вхід якого з'єднаний з виходом переповнення лічильника 73. Другий вхід 83 блоку 3 багатошляхової маршрутизації з'єднаний з входом скидання S-тригера 75. Третій вхід 84 блоку 3 багатошляхової маршрутизації з'єднаний з першим входом елемента I 77. Встановлювальні входи S-тригера 75 і RS-тригера 76 з'єднані з четвертим входом 85 блоку 3 багатошляхової маршрутизації, п'ятий вхід 86 якого з'єднаний з лічильним входом лічильника 73 і з входом елемента 81 затримки. Перший вихід 87 блоку 3 багатошляхової маршрутизації з'єднаний з виходом елемента I 78, перший вхід якого з'єднаний з виходом елемента 81 затримки. Інверсний і прямий виходи S-тригера 75 з'єднані відповідно з другим 88 і третім 89 виходами блоку 3 багатошляхової маршрутизації, четвертий вихід 90 якого з'єднаний з виходом елемента I 77. Вихід елемента АБО 79 з'єднаний з входом скидання RS-тригера 76, прямий вихід якого з'єднаний з другими входами елементів I 77 і 78. Вхід елемента НЕ 80 з'єднаний з шиною 58 логічного нуля.

Блок 4 оптимізації (Фіг.4) містить тригер 91, елементи I 92-94, елемент АБО 95 і елементи НЕ 96 і 97, перший і другий інформаційні входи 98 і 99 відповідно, вхід 100 блокування, вхід 101 скидання, керуючий вхід 102, вихід 103.

Встановлювальний вхід тригера 91 з'єднаний з виходом елемента I 93, перший і другий входи якого з'єднані відповідно з другим інформаційним входом 99 і з виходом елемента НЕ 96. Перший інформаційний вхід 98 з'єднаний з входом елемента НЕ 96 і з першим входом елемента I 92, другий вхід якого з'єднаний з виходом елемента НЕ 97. Вхід 100 блокування з'єднаний з третіми входами елементів I 92, 93. Вхід 101 скидання з'єднаний з першим входом елемента АБО 95, другий

вхід якого з'єднаний з виходом елемента I 92. Вихід елемента АБО 95 з'єднаний з входом скидання тригера 91, прямий вихід якого з'єднаний з першим входом елемента I 94. Керуючий вхід 102 з'єднаний з другим входом елемента I 94, вихід якого з'єднаний з виходом 103 блоку 4 оптимізації. Другий інформаційний вхід 99 з'єднаний з входом елемента НЕ 97.

Пристрій для моделювання графів працює наступним чином.

Спочатку відмічаються початкова і кінцева вершини графа. Для цього замикають ключ 29 в моделі 1 (i) вузла, яка моделює початкову вершину графа і ключ 28 у моделі 1 (5) вузла, яка моделює кінцеву вершину графа. Початковий стан пристрою задається за допомогою комутатора 40 блоку 2 керування. В початковому стані комутатор 40 з'єднує вихід генератора 37 одиночного імпульсу з встановлювальним входом S-тригера 43 і з другим виходом 62 блоку 2 керування. Генератор 34 імпульсів блоку 2 керування виробляє послідовність тактових імпульсів частоти f , яка поступає на вхід розподільника 35 імпульсів.

З послідовності тактових імпульсів розподільник 35 імпульсів формує по n паралельним каналам n послідовностей імпульсів частоти f/n , де n - кількість двійкових розрядів зображення ваги моделей гілок графа разом з двома службовими розрядами. Послідовність імпульсів з n -го розряду розподільника 35 імпульсів надходить на вхід розподільника 36 імпульсів, який формує по m паралельним каналам m послідовностей імпульсів тривалістю n/f , які діють з частотою $f/m \cdot n$ і зсунуті друг відносно друга на час n/f . За допомогою комутаторів 38 і 39 блоку 2 керування задають відповідно двійковий код ваги моделі гілки і номер цієї гілки. Комутатори 38-42 виконуються, наприклад, як клавішні перемикачі, або як електронні комутатори керовані від ЕОМ. Регістр 5 зсуву має $m \cdot n$ двійкових розрядів і може запам'ятовувати динамічним способом m двійкових кодів по n розрядах в кожному. В початковому стані в регістр 5 зсуву кожної моделі 1 вузла треба записати вагу m гілок графа, які моделюються, у вигляді двійкового коду їх ваги. Вибір моделі 1 (i) вузла, де $i=1, 2, 3, \dots, N$, здійснюється за допомогою комутатора 41 блоку 2 керування, який може бути виконаний, наприклад, у вигляді клавішного перемикача на N напрямків, де N - кількість моделей 1 (i) вузлів. Вихід 65 (I) блоку 2 керування з'єднаний з керуючим входом регістра 5 зсуву моделі 1 (i) вузла, $i=1, 2, \dots, N$. Тому вихід елемента I 47 блоку 2 керування з'єднується комутатором 41 блоку 2 керування з керуючим входом регістра 5 вибраної моделі 1 (i) вузла. Після вибору моделі 1 (i) вузла за допомогою комутатора 41 блоку 2 керування на комутаторі 38 задають двійковий код ваги гілки графа, а комутатором 39 здійснюють вибір номера гілки графа. Запис двійкового коду ваги гілки графа здійснюють за допомогою комутатора 42, виконаного, наприклад, у вигляді кнопкового перемикача. Комутатор 42 з'єднує вихід елемента НЕ 56 з керуючим входом генератора 37 одиночного імпульсу. Сигнал логічної одиниці з виходу елемента НЕ 56, вхід якого з'єднаний з шиною 58 логічного нуля, запускає генератор 37

одиначного імпульсу, який формує на своєму виході одиначний імпульс з послідовності імпульсів, яка діє на виході елемента І 46 блоку 2 керування. Елемент І 46 формує послідовність імпульсів з послідовності імпульсів n -го розряду розподільника 35 імпульсів, яка затримується елементом 54 затримки на час рівний половині періоду тактової частоти f , і з послідовності імпульсів m -го розряду розподільника 36 імпульсів. Одиначний імпульс з виходу генератора 37 одиначного імпульсу через комутатор 40 встановлює S-тригер 43 у одиначний стан на час рівний $m \cdot n / f$, тому, що наступний імпульс послідовності імпульсів з виходу елемента І 46, який надходить на вхід скидання S-тригера 43, поверне його у нульовий стан. Одиначний імпульс з виходу генератора 37 одиначних імпульсів проходить через комутатор 40 на другий вихід 62 блоку 2 керування, з якого він надходить на всі моделі 1 (і) вузла, $i=1, 2, 3, \dots, N$, де встановлює у нульовий стан RS-тригер 12, S-тригери 13 (І) - 13 (М), 14 (І) - 14 (М). Тригер 43 в одиначному стані відкриває одиначним сигналом прямого виходу елемент І 47, через який на керуючі входи регістра 5 зсуву моделі 1 (і) вузла, вибраної за допомогою комутатора 41, поступає одиначний імпульсний сигнал з виходу елемента АБО 51, який задає номер моделі гілки графа. Під дією тактових імпульсів генератора 34 імпульсів блоку 2 керування, які діють на дев'ятому виході 69 блоку 2 керування, послідовний двійковий код ваги моделі гілки поступає з виходу елемента АБО 50 на сьомий вихід 67 блоку 2 керування і записується послідовно у часі, починаючи з молодшого розряду, в регістр 5 зсуву у час дії на виході елемента АБО 51 імпульсу номера моделі гілки графа. Аналогічним чином в регістр 5 зсуву усіх моделей 1 (і) вузлів, $i=1, 2, 3, \dots, N$, записуються двійкові коди ваги усіх моделей гілок графа з першої по t -ту в усіх моделях 1 (і) вузлів, $i=1, 2, 3, \dots, N$. Слід зазначити, що вага гілки представляється у вигляді n -2 розрядного двійкового коду. Це пов'язано з тим, що молодший перший розряд відводиться для маркера, який має службову функцію запуску моделей 1 (і) вузлів у робочий стан. Старший n -й розряд призначений для знакового розряду додаткового кода, коли вага гілки від'ємна. Максимальна вага гілки P_m повинна задовольняти умові $P_m \cdot N < 2^{n-2}$, де N - кількість вершин графа. Регістри 6 і 7 зсуву на n двійкових розрядів кожний призначені для реалізації алгоритму пошуку екстремального шляху. У початковому стані S-тригери 10 і 11, RS-тригер 12, групи 5-тригерів 13 (І) - 13 (М), 14 (І) - 14 (М) знаходяться у нульовому стані. У нульовий стан S-тригери 10 і 11 встановлюються відповідно послідовністю імпульсів першого і n -го розрядів розподільника 35 імпульсів, які діють відповідно на третьому 63 і четвертому 64 виходах блоку 2 керування. Тригер 12 і S-тригери 13 (І) - 13 (М), 14 (І) - 14 (М) встановлюються у нульовий стан одиначним імпульсом з виходу генератора 37 одиначних імпульсів, який проходить через комутатор 40 на другий вихід 62 блоку 2 керування і через елементи АБО 23 і 26 поступає на їх входи скидання. Цей же одиначний імпульс генератора 37 одиначних імпульсів через комутатор 40 поступає з другого виходу 62 блоку 2

керування на перший вхід 82 блоку 3 багатошляхової маршрутизації, де встановлює у початковий стан лічильник 73 і через елемент АБО 79 скидає у нульовий стан RS-тригер 76. Двійковий лічильник 73 має q двійкових розрядів, кількість яких вибирається з умови $k \leq 2^q \leq m$, де k - кількість потрібних екстремальних маршрутів між початковою і кінцевою вершинами графа. Комутатором 74 задається додатковий код 2^q -к, який записується по одиначному імпульсу з першого входу 82 блоку 3 багатошляхової маршрутизації, як початковий стан лічильника 73. Комутатор 74 з'єднує в одиначних розрядах додаткового коду 2^q -к вихід елемента НЕ 80, на якому діє сигнал логічної одиниці, з встановлювальними входами лічильника 73. Послідовність імпульсів n -го розряду розподільника 35 імпульсів з четвертого виходу 64 блоку 2 керування поступає на другий вхід 83 блоку 3 багатошляхової маршрутизації і встановлює S-тригер 75 у нульовий стан.

У початковому стані усі S-тригери 43-45 блоку 2 керування знаходяться у нульовому стані. S-тригер 43 встановлюється у нульовий стан послідовністю імпульсів, яка діє на виході елемента І 46. Ця послідовність імпульсів формується елементом І 46 з послідовності імпульсів n -го розряду розподільника 35 імпульсів, яка затримується елементом 54 затримки на половину періоду тактової частоти, і з послідовності імпульсів m -го розряду розподільника 36 імпульсів. Послідовність імпульсів з виходу елемента І 46 надходить через елемент 55 затримки на половину періоду тактової частоти на вхід скидання S-тригера 44 і встановлює його у нульовий стан. S-тригер 44 у нульовому стані сигналом його інверсного виходу відкриває елемент І 49. Послідовність імпульсів з виходу елемента І 46 надходить через елемент І 49 на вхід скидання S-тригера 45 і встановлює його у нульовий стан.

У початковому стані пристрою RS-тригер 91 блоку 4 оптимізації встановлюється у нульовий стан послідовністю імпульсів першого розряду розподільника 35 імпульсів, яка з третього виходу 63 блоку 2 керування надходить на вхід 101 скидання блоку 4 оптимізації і далі через елемент АБО 95 на вхід скидання тригера 91.

У режим моделювання пристрій переводиться комутатором 40, який може бути виконаний у вигляді клавішного перемикача. Комутатор 40 блоку 2 керування у режимі моделювання з'єднує вихід генератора 37 одиначного імпульсу з встановлювальним входом тригера 45.

Запуск пристрою у режим моделювання виконується комутатором 42, який може бути виконаний у вигляді кнопкового перемикача. На виході елемента НЕ 56, вхід якого з'єднаний з шиною 58 логічного нуля, формується сигнал логічної одиниці. Цей сигнал надходить при запуску пристрою через комутатор 42 на керуючий вхід генератора 37 одиначного імпульсу. Під дією сигналу логічної одиниці на керуючому вході, генератор 37 одиначного імпульсу формує з послідовності імпульсів, яка діє на виході елемента І 46, одиначний імпульс, який через комутатор 40 встановлює S-тригер 45 в одиначний стан. Цей же одиначний

імпульс з виходу генератора 37 одиночного імпульсу поступає через комутатор 40 з дванадцятого виходу 72 блоку 2 керування на четвертий вхід 85 блоку 3 багатошляхової маршрутизації і встановлює тригери 75, 76 в одиничний стан. Тригер 75 знаходиться в одиничному стані п тактів і скидається у нульовий стан імпульсом послідовності імпульсів n-го розряду розподільника 35 імпульсів блоку 2 керування, яка діє на другому вході 83 блоку 3 багатошляхової маршрутизації. За цей час тригер 75 формує на другому 88 і третьому 89 виходах блоку 3 багатошляхової маршрутизації відповідно сигнали логічного нуля і одиниці. Сигнал логічної одиниці третього виходу 89 блоку 3 багатошляхової маршрутизації поступає на керуючий вхід регістра 6 зсуву і за n тактів забезпечує запис m-розрядного двійкового коду 011...10, який задає максимально допустиму довжину шляху у графі, який моделюється. Дійсно, з послідовностей імпульсів першого і n-го розрядів розподільника 35 імпульсів блоку 2 керування елемент АБО - НЕ 53 формує сигнал логічної одиниці з другого по n-1 розряди включно. Цей сигнал з восьмого виходу 68 блоку 2 керування надходить на встановлювальний вхід регістра 6 зсуву і записує під дією тактових імпульсів у регістр 6 зсуву двійковий код 011...10, який задає величину 2^{n-2} тому що перший розряд коду є службовим, а n-й розряд є знаковим. Послідовність тактових імпульсів генератора 34 тактових імпульсів надходить з дев'ятого виходу 69 блоку 2 керування на вхід синхронізації регістра 6 зсуву. У початковому стані пристрою комутатор 9 з'єднує вихід регістра 6 зсуву з його інформаційним входом. Це забезпечує запам'ятовування двійкового коду 011...10 у регістрі 6 зсуву динамічним способом шляхом циркуляції коду з виходу регістра 6 зсуву на його інформаційний вхід під дією тактових імпульсів на його вході синхронізації. У цей час сигнал логічного нуля, який діє п тактів на другому виході 88 блоку 3 багатошляхової маршрутизації блокує елемент І 21 у моделях 1 (i) усіх вузлів, що забезпечує затримку процесу моделювання на час запису двійкового коду 011...10 в регістр 6 зсуву усіх моделей 1 (i) вузлів, де $i=1, 2, \dots, N$.

Процес моделювання реалізується таким чином. S-тригер 45 блоку 2 керування в одиничному стані відкриває елемент І 48. Послідовність імпульсів першого розряду розподільника 35 імпульсів надходить через елемент І 48 на шостий вхід 66 блоку 2 керування. Ця послідовність імпульсів надходить в модель 1 (i) вузла, яка моделює початкову вершину графа, і через ключ 29 та елементи І 21 та АБО 25 починає діяти на інформаційному виході 31 моделі 1 (i) вузла. Послідовність імпульсів з виходу 31 моделі 1 (i) вузла, яка моделює початкову вершину графа, надходить згідно з топологією графа на інформаційні входи 30 (l) - 30 (m) інших моделей 1 (i) вузла.

Припустимо, що інформаційний вихід 31 моделі 1 (i) вузла, яка моделює початкову вершину графа, з'єднаний з інформаційними входами 30 (l) - 30 (m) моделі 1 (i) вузла, роботу якої розглядаємо. В цьому випадку на усіх інформаційних входах 30 (l) - 30 (m) моделі 1 (i) вузла діє послідовність

імпульсів першого розряду розподільника 35 імпульсів блоку 2 керування, яка через елементи І 15 (l) - 15 (m), елемент АБО 22 і елемент 118 надходить на встановлювальний вхід тригера 10 і встановлює його в одиничний стан. Тригер 10 в одиничному стані переводить у робочий режим модель 1 (i) вузла. Таким чином, перший розряд виконує функцію маркера, який переводить модель 1 (i) вузла у робочий режим. Послідовність імпульсів першого розряду-маркера з виходу елемента АБО 22 надходить через суматор 8 на інформаційний вхід регістра 7 зсуву і під дією тактових імпульсів, які надходять з виходу генератора 34 імпульсів на дев'ятий вихід 69 блоку 2 керування і далі на вхід синхронізації регістра 7 зсуву, записує у перший розряд двійкового коду сигнал логічної одиниці. У цей час на виході регістра 5 зсуву діє нульовий сигнал першого розряду двійкового коду, а на вході блокування переносу суматора 8 діє нульовий сигнал з десятого виходу 70 блоку 2 керування, який формується елементом НЕ 57 з послідовності імпульсів першого розряду розподільника 35 імпульсів.

Після проходження маркера першого розряду через суматор 8 з виходу регістра 5 зсуву під дією тактових імпульсів зсувається двійковий код ваги першої гілки графа, який з другого розряду по n-1-й надходить без зміни на вихід суми послідовного суматора 8 і записується під дією тактових імпульсів у регістр 7 зсуву, а також надходить на перший інформаційний вхід 98 блоку 4 оптимізації. У цей час з виходу регістра 6 зсуву під дією тактових імпульсів зсувається двійковий код 011...10 максимальної ваги, який послідовно у часі, починаючи з молодшого розряду, надходить через комутатор 9 на другий інформаційний вхід 99 блоку 4 оптимізації.

Блок 4 оптимізації (Фіг.4) функціонує таким чином. Якщо на другому інформаційному вході 99 діє одиничний сигнал, а на першому інформаційному вході 98 - нульовий сигнал, який формує на виході елемента НЕ 96 одиничний сигнал, то на виході елемента І 93 формується одиничний сигнал, який встановлює тригер 91 у одиничний стан. Під час дії інших комбінацій двійкових кодів на інформаційних входах 98 і 99 тригер 91 зберігає одиничний стан, якщо немає сигналів логічної одиниці на першому інформаційному вході 98 і логічного нуля на другому інформаційному вході 99. Результат порівняння двох послідовних двійкових кодів формується під час дії послідовності імпульсів n-го розряду розподільника 35 імпульсів, яка надходить з четвертого виходу 64 блоку 2 керування через елемент 119 на керуючий вхід 102 блоку 4 оптимізації. Якщо тригер 91 у цей час знаходиться у одиничному стані, то сигнал логічної одиниці прямого виходу тригера 91 відкриває елемент І 94 і через нього на вихід 103 блоку 4 оптимізації надходить одиничний сигнал послідовності імпульсів n-го розряду, яка діє на керуючому вході 102 блоку 4 оптимізації. Це означає, що двійковий код, який діє на першому інформаційному вході 98 блоку 4 оптимізації менше двійкового коду, який діє на другому інформаційному вході 99 блоку 4 оптимізації. Якщо під час дії на керуючому вході 102 блоку 4

оптимізації імпульсу n -го розряду тригер 91 зберігає нульовий стан, то це означає, що двійковий код, який діє на першому інформаційному вході 98 блоку 4 оптимізації більше або однаковий з двійковим кодом, який діє на другому інформаційному вході 99 блоку 4 оптимізації. У початковий стан тригер 91 блоку 4 оптимізації встановлюється послідовністю імпульсів першого розряду розподільника 35 імпульсів блоку 2 керування, яка діє на вході 101 скидання блоку 4 оптимізації. У цей час елемент І 93 блокується інверсною послідовністю імпульсів першого розряду розподільника 35 імпульсів, яка через елемент АБО - НЕ 53 блоку 2 керування надходить на вхід 100 блокування блоку 4 оптимізації. У процесі порівняння двійкових кодів, які діють на першому і другому інформаційних входах 98 і 99 відповідно, тригер 91 скидається у нульовий стан, якщо на першому інформаційному вході 98 діє сигнал логічної одиниці, а на другому інформаційному вході 99 - сигнал логічного нуля. У цьому випадку на виході елемента І 92 формується сигнал логічної одиниці, який надходить через елемент АБО 95 на вхід скидання тригера 91.

Повернемось до розгляду роботи моделі 1 (і) вузла, коли на першому і другому інформаційних входах блоку 4 оптимізації діють відповідно двійковий код ваги першої гілки графа і максимальний двійковий код 011...10. Тому, що вага першої гілки графа менше максимальної ваги, на виході блоку 4 оптимізації під час дії n -го розряду сформується одиничний сигнал, який встановлює тригер 11 в одиничний стан. На прямому виході тригера 11 формується одиничний сигнал, який перемикає комутатор 9 у стан, в якому комутатор 9 з'єднує вихід регістра 7 зсуву з інформаційним входом регістра 6 зсуву. Двійковий код ваги першої гілки графа разом з маркером першого розряду зсувається під дією тактових імпульсів з виходу регістра 7 зсуву і через комутатор 9 записується під дією тактових імпульсів у регістр 6 зсуву, а також надходить на другий інформаційний вхід 99 блоку 4 оптимізації, на перший інформаційний вхід 98 якого з виходу регістра 5 зсуву, під дією тактових імпульсів зсувається через суматор 8 двійковий код ваги другої гілки графа.

Якщо вага другої гілки графа більше ваги першої гілки, то на виході блоку 4 оптимізації формується нульовий сигнал, що забезпечує скидання тригера 11 у нульовий стан послідовністю імпульсів n -го розряду, яка діє на четвертому виході 64 блоку 2 керування. При нульовому стані тригера 11 комутатор 9 повертається в початковий стан, в якому він з'єднує інформаційний вхід регістра 6 зсуву з його виходом. Це забезпечує запам'ятовування динамічним способом у регістрі 6 зсуву двійкового коду меншої ваги. У випадку, який розглядаємо, в регістрі 6 зсуву запам'ятовується двійковий код ваги першої гілки графа.

Якщо вага другої гілки графа менше ніж вага першої гілки, то на виході блоку 4 оптимізації формується одиничний сигнал, що забезпечує одиничний стан тригера 11. При одиничному стані тригера 11 комутатор 9 з'єднує інформаційний вхід регістра 6 зсуву з виходом регістра 7 зсуву. Двійковий код ваги другої гілки графа, який до цього

часу був записаний під дією тактових імпульсів з виходу регістра 5 зсуву через суматор 8 у регістр 7 зсуву, починає зсуватися під дією тактових імпульсів з виходу регістра 7 зсуву через комутатор 9 у регістр 6 зсуву. В цьому випадку у регістрі 6 зсуву запам'ятовується також двійковий код меншої ваги. Аналогічним чином у моделі 1 (і) вузла за час $m \cdot n$ тактів виконується вибір гілки графа з найменшою вагою, двійковий код якої запам'ятовується динамічним способом у регістрі 6 зсуву.

Номер гілки графа мінімальної ваги запам'ятовується одним з тригерів 13 (І) - 13 (М) таким чином. Якщо з виходу регістра 5 зсуву під дією тактових імпульсів надходить двійковий код i -ої гілки з меншою вагою ніж двійковий код, який запам'ятовано у регістрі 6 зсуву, то на виході блоку 4 оптимізації формується одиничний сигнал, який встановлює тригер 12 в одиничний стан і надходить на входи елементів І 16 (І) - 16 (М) та через елемент АБО 23 на входи скидання 5-тригерів 13 (І) - 13 (М). У цей час тільки елемент І 16 (і) буде відкритий послідовністю імпульсів i -ого розряду розподільника 36 імпульсів, яка з виходу 61 (і) блоку 2 керування надходить на другий вхід елемента І 16 (і). У 5-тригері 13 (і) встановлювальний вхід має пріоритет, тому тригер 13 (і) встановлюється в одиничний стан, а усі тригери 13 (І) - 13 (М), крім тригера 13 (і), зберігають нульовий стан. Тригер 13 (і) запам'ятовує i -й номер гілки графа найменшої на даний час ваги.

Двійковий код гілки графа найменшої ваги разом з маркером першого розряду під дією тактових імпульсів надходить з виходу регістра 6 зсуву через комутатор 9 і елементи І 20 та АБО 25 на інформаційний вхід 31 моделі 1 (і) вузла і далі, відповідно топології графа, на інформаційні входи 30 (І) - 30 (М) інших моделей 1 (s) вузла, $s=1, 2, \dots, N, s \neq i$.

Розглянемо випадок, коли усі інформаційні входи 30 (І) - 30 (М) моделі 1 ($j+1$) вузла з'єднані з інформаційним виходом 31 моделі 1 (j) вузла. У цьому випадку, двійковий код гілки найменшої ваги разом з маркером першого розряду з виходу 31 моделі 1 (j) вузла надходить через елементи І 15 (І) - 15 (М), елемент АБО 22 на другий інформаційний вхід суматора 8 і через елемент 118 на встановлювальний вхід тригера 10 моделі 1 ($j+1$) вузла. У цей час, на перший інформаційний вхід суматора 8 під дією тактових імпульсів з виходу регістра 5 зсуву надходять послідовно у часі, починаючи з молодшого розряду, двійкові коди ваги гілок з першої по m -ту моделі 1 ($j+1$) вузла. За n тактів суматор 8 підсумовує код найменшої гілки попередньої моделі 1 (j) вузла з двійковим кодом ваги першої гілки моделі 1 ($j+1$) вузла. За $m \cdot n$ тактів блок 4 оптимізації виконує аналіз усіх шляхів, які проходять через гілки моделі 1 ($j+1$) вузла. Якщо екстремальний шлях, уздовж якого сума ваги гілок графа найменша, проходить через q -ту гілку моделі 1 ($j+1$) вузла, то тригер 13 (q) встановлюється в одиничний стан, а в регістрі 6 зсуву запам'ятовується мінімальна сума ваги гілок графа уздовж екстремального шляху, який починається в початковому вузлі графа і проходить через q -ту гілку моделі 1 ($j+1$) вузла. Двійковий код най-

меншої суми ваги гілок графа уздовж екстремального шляху, разом з першим розрядом маркера під дією тактових імпульсів блоку 2 керування, надходить через комутатор 9 і елементи І 20 та АБО 25 на інформаційний вихід 31 моделі 1 (j+1) вузла і далі, згідно з топологією графа, на інформаційні входи 30 (l) - 30 (m) інших моделей 1 вузла.

Таким чином, пристрій виконує пошук першого екстремального шляху між початковим і кінцевим вузлами графа. Процес пошуку першого екстремального шляху закінчується після закінчення аналізу усіх шляхів, які з'єднують початковий і кінцевий вузли графа. Закінчення процесу пошуку першого екстремального шляху визначається таким чином.

У режимі пошуку екстремального шляху на виходах блоків 4 оптимізації усіх моделей 1 (i) вузла, $i=1, 2, 3, \dots, N$, формуються імпульси, які надходять на входи 60 (l) - 60 (N) скидання блоку 2 керування і встановлюють тригер 44 в одиничний стан. В одиничному стані тригер 44 сигналом логічного нуля інверсного виходу блокує елемент І 49. Це дозволяє тригеру 45 зберігати одиничний стан. Коли процес пошуку першого екстремального шляху в усіх моделях 1 (i) вузла, $i=1, 2, 3, \dots, N$, закінчується, то в регістрах 6 зсуву усіх моделей 1 (i) вузла, $i=1, 2, 3, \dots, N$, запам'ятовано двійкові коди найменших сум ваги гілок графа уздовж екстремальних шляхів між початковим вузлом графа і іншими вузлами графа. Тому на виходах блоків 4 оптимізації усіх моделей 1 (i) вузла, $i=1, 2, 3, \dots, N$, формуються сигнали логічного нуля, які надходять на входи 60 (l) - 60 (N) скидання блоку 2 керування і формують сигнал логічного нуля на виході елемента АБО 52. Послідовність імпульсів з виходу елемента І 46 через елемент 55 затримки на половину періоду тактової частоти встановлює тригер 44 у нульовий стан, в якому знімається блокування елемента І 49. Після відкривання елемента І 49 інверсним виходом тригера 44, перший імпульс послідовності імпульсів, яка діє на виході елемента І 46, встановлює тригер 45 в нульовий стан, що означає закінчення процесу пошуку першого екстремального шляху.

Після цього починається процес індикації першого найкоротшого шляху. Сигнал логічної одиниці інверсного виходу тригера 45 надходить з одинадцятого виходу 71 блоку 2 керування на третій вхід 84 блоку 3 багатошляхової маршрутизації, проходить через елемент І 77 на четвертий вихід 90 блоку 3 багатошляхової маршрутизації і далі через ключ 28, який знаходиться у моделі 1 (А) кінцевого вузла у замкненому стані, на вихід елемента АБО 24 моделі 1 (k) вузла, яка моделює кінцеву вершину графа. Сигнал логічної одиниці з виходу елемента АБО 24 надходить через елемент І 17 (l), який відкритий сигналом логічної одиниці прямого виходу тригера 13 (l), на вхід елемента 27 (l) індикації і на індикаційний вихід 33 (l) моделі 1 (k) кінцевого вузла. Тригер 13 (l) запам'ятав номер l-ої гілки графа, яка входить в кінцеву вершину графа і належить до першого найкоротшого шляху. Далі сигнал логічної одиниці з виходу 33 (l) індикації моделі 1 (k) вузла встановлює в одиничний стан тригер 14 (l), який інверсним вихо-

дом блокує елемент І 15 (l) і надходить у зворотному напрямку уздовж найкоротшого шляху від кінцевої вершини графа до початкової вершини графа. Сигнал логічної одиниці першого найкоротшого шляху надходить з індикаційного виходу 33 (i) моделі 1 (k) вузла на індикаційні входи 32 (l) - 32 (m) інших моделей 1 вузла, які згідно з топологією графа з'єднані з моделлю 1 (k) вузла. Під час розповсюдження сигналу індикації уздовж першого найкоротшого шляху встановлення тригерів 14 (l) в одиничний стан вимикає цей шлях з топології графа. Процес індикації першого найкоротшого шляху закінчується, коли індикаційний сигнал логічної одиниці прийде на один з індикаційних входів 32 (l) - 32 (m) моделі 1 (i) вузла, яка моделює початкову вершину графа. У моделі 1 (i) вузла, яка моделює початкову вершину графа, ключ 29 знаходиться у замкненому стані. Тому індикаційний сигнал логічної одиниці з виходу елемента АБО 24 надходить через ключ 29 на п'ятий вхід 86 блоку 3 багатошляхової маршрутизації, змінює на одиницю початковий стан лічильника 73 і через елемент 81 затримки на половину періоду тактової частоти f, елемент І 78 поступає на перший вихід 87 блоку 3 багатошляхової маршрутизації, який з'єднаний з керуючим входом 59 блоку 2 керування. Зміна стану лічильника 73 на одиницю свідчить, що цикл пошуку першого найкоротшого шляху між початковою і кінцевою вершинами графа закінчився.

Цикл пошуку другого найкоротшого шляху починається з моменту появи сигналу логічної одиниці на керуючому вході 59 блоку 2 керування. Цей сигнал логічної одиниці проходить через комутатор 42 на керуючий вхід генератора 37 одиночного імпульсу, який формує одиночний імпульс з послідовності імпульсів з виходу елемента І 46. Цей одиночний імпульс з виходу генератора 37 одиночного імпульсу проходить через комутатор 40 на встановлювальний вхід тригера 45 і на дванадцятий вихід 72 блоку 2 керування, який з'єднаний з четвертим входом 85 блоку 3 багатошляхової маршрутизації. Тригер 45 встановлюється в одиничний стан другий раз з початку роботи пристрою, що свідчить про початок пошуку другого найкоротшого шляху.

Процес формування другого маршруту найкоротшого шляху здійснюється пристроєм таким же чином, яким пристрій знайшов перший маршрут найкоротшого шляху. Різниця полягає в тому, що пошук другого маршруту найкоротшого шляху здійснюється на графі, з топології якого вимикнуті гілки першого найкоротшого шляху за допомогою блокування елементів 15 (l) інверсним виходом тригерів 14 (l) у моделях 1 (l) вузлів уздовж першого найкоротшого шляху. Розглянемо процес формування другого маршруту найкоротшого шляху, довжина якого $L_2 \geq L_1$, де L_1 - довжина першого найкоротшого шляху. Спочатку треба повернути пристрій в початковий стан. Це виконується таким чином. Одиночний імпульс генератора 37 одиночного імпульсу поступає через комутатор 40 з дванадцятого виходу 72 блоку 2 керування на четвертий вхід 85 блоку 3 багатошляхової маршрутизації і встановлює тригер 75 в одиничний стан на час рівний p тактів. Сигнал логічної одиниці прямого

виходу тригера 75 з третього виходу 89 блоку 3 багатощляхової маршрутизації поступає на керуючі входи регістрів 6 зсуву всіх моделей 1 (i) вузлів, де $i=1, 2, \dots, N$. Це забезпечує запис n-розрядного двійкового коду 011...10 у регістри 6 зсуву всіх моделей 1 (i) вузлів, $i=1, 2, \dots, N$, таким же чином, як це було описано вище. Крім того сигнал логічної одиниці третього виходу 89 блоку 3 багатощляхової маршрутизації через елементи АБО 23, 26 встановлює у нульовий стан тригери 12, 13 (l) - 13 (m).

Це забезпечує повернення усіх моделей 1 (i) вузлів, $i=1, 2, \dots, N$ у поточний стан, в якому тригери 14 (l) у моделях 1 (i) вузлів уздовж гілок першого маршруту найкоротшого шляху знаходяться в одиничному стані. Тригери 10, 11 встановлюються у нульовий стан послідовностями імпульсів, які діють відповідно на третьому і четвертому виходах блоку 2 керування.

Таким чином, за p тактів перебування S-тригера 75 блоку 3 багатощляхової маршрутизації в одиничному стані пристрій повертається в початковий стан крім тригерів 14 (l) моделей 1 (i) вузлів, які блокують гілки першого найкоротшого шляху. Тригер 75 через p тактів повертається у нульовий стан імпульсом послідовності імпульсів четвертого виходу 64 блоку 2 керування, яка діє на другому вході 83 блоку 3 багатощляхової маршрутизації.

Процес пошуку другого екстремального шляху, довжина якого рівна чи найближча до довжини першого найкоротшого шляху і не має з ним загальних гілок графа, виконується аналогічно процесу пошуку першого найкоротшого шляху. Послідовність імпульсів першого розряду розподільника 35 імпульсів надходить через елемент l 48 на шостий вихід 66 блоку 2 керування, який з'єднаний з першим входом ключа 29 моделі 1 (i) вузла, що моделює початкову вершину графа. У цій моделі 1 (i) вузла ключ 29 знаходиться у замкненому стані. Тому послідовність імпульсів маркера першого розряду надходить через ключ 29 і елементи l 21 та АБО 25 на інформаційний вихід 31 моделі 1 (i) вузла, яка моделює початкову вершину графа. Припустимо, що інформаційний вихід 31 моделі 1 (i) вузла з'єднаний з усіма інформаційними входами 30 (l) - 30 (m) моделі 1 (i+1) вузла. У цьому випадку послідовність імпульсів маркера першого розряду надходить на виходи усіх елементів l 15 (l) - 15 (m), крім елемента l 15 (s), який заблоковано сигналом логічного нуля на інверсному виході тригера 14 (s), якщо тригер 14 (s) запам'ятав номер s-ої гілки графа, яка належить першому найкоротшому шляху. Таким чином, з процесу пошуку другого екстремального шляху виключаються гілки графа, які належать першому найкоротшому шляху. Далі модель 1 (i+1) вузла функціонує таким же чином, як вона виділяла найкоротші шляхи під час пошуку першого екстремального шляху. Процес пошуку другого екстремального шляху виконується моделями 1 (i) вузла, $i=1, 2, 3, \dots, N$, таким же чином, як у них виконувався процес пошуку першого найкоротшого шляху. Процес пошуку другого екстремального шляху закінчується після закінчення аналізу усіх шляхів, крім першого найкорот-

шого шляху. Ця подія здійснюється, коли тригер 45 блоку 2 керування встановлюється в нульовий стан другий раз. Друге скидання тригера 45 виконується блоком 2 керування таким же чином, як виконувалось перше скидання тригера 45. Після другого скидання тригера 45 в регістрах 6 зсуву усіх моделей 1 (i) вузла, $i=1, 2, 3, \dots, N$, запам'ятовуються двійкові коди найменших сум ваги гілок уздовж екстремальних шляхів, крім першого екстремального шляху. У тригерах 13 (1) - 13 (m) запам'ятовуються номери гілок графа, які належать другому екстремальному шляху.

Після другого скидання тригера 45 блоку 2 керування починається процес індикації другого екстремального шляху, довжина якого рівна чи найближча до довжини першого найкоротшого шляху і в якому немає загальних гілок з першим найкоротшим шляхом. Сигнал логічної одиниці інверсного виходу тригера 45 блоку 2 керування надходить з одинадцятого виходу 71 блоку 2 керування на третій вхід 84 блоку 3 багатощляхової маршрутизації і через елемент l 77 поступає з четвертого виходу 90 блоку 3 багатощляхової маршрутизації на вхід ключа 28 моделі 1 (k) вузла, яка моделює кінцеву вершину графа. Далі індикаційний сигнал логічної одиниці з виходу ключа 28 поступає на вхід елемента АБО 24 і надходить через елемент l 17 (r), який відкритий одиничним сигналом прямого виходу тригера 13 (r), на вхід елемента 27 (r) індикації другого екстремального шляху. Далі одиничний сигнал індикації з виходу елемента l 17 (r) встановлює в одиничний стан тригер 14 (r), і поступає на індикаційний вихід 33 (r) моделі 1 (k) вузла, яка моделює кінцеву вершину графа. Тригер 14 (r) запам'ятав номер r-ої гілки графа, яка входить в кінцеву вершину графа і належить до другого екстремального шляху. Далі сигнал логічної одиниці з виходу 33 (r) індикації моделі 1 (k) вузла надходить в зворотному напрямку уздовж другого екстремального шляху від кінцевої вершини до початкової вершини графа. Сигнал логічної одиниці другого екстремального шляху надходить з індикаційного виходу 33 (r) моделі 1 (k) вузла на індикаційні входи 32 (l) - 32 (m) інших моделей вузла, які згідно з топологією графа, з'єднані з моделлю 1 (k) вузла. Процес індикації другого екстремального шляху закінчується, коли індикаційний сигнал логічної одиниці прийде на один з індикаційних входів 32 (1) - 32 (m) моделі 1 (r) вузла, яка моделює початкову вершину графа. Цей індикаційний сигнал логічної одиниці поступає через елемент АБО 24 і ключ 29 на п'ятий вхід 86 блоку 3 багатощляхової маршрутизації, де змінює поточний стан лічильника 73 ще на одну одиницю і через елемент 81 затримки на півтакта, елемент l 78 надходить на перший вхід 87 блоку 3 багатощляхової маршрутизації, який з'єднаний з керуючим входом 59 блоку 2 керування. Зміна стану лічильника 73 на дві одиниці з початку роботи пристрою свідчить, що цикл пошуку другого екстремального шляху між початковою і кінцевою вершинами графа закінчився.

Цикли пошуку третього, четвертого та інших екстремальних шляхів пристрій виконує аналогічним чином.

Після пошуку $K \leq m$ екстремальних шляхів на виході переповнення лічильника 73 блоку 3 багатошляхової маршрутизації сформується сигнал переповнення, тому що початковий стан лічильника 73 був заданий додатковим кодом $2^q - K$. Сигнал переповнення лічильника 73 через елемент АБО 79 встановлює тригер 76 у нульовий стан. Тригер 76 сигналом логічного нуля його прямого виходу блокує елемент І 78. Це завершує роботу пристрою, який сформував між початковою і кінцевою вершинами K найкоротших маршрутів, довжина яких відповідає умові $L_1 \leq L_2 \leq \dots \leq L_K$, а кожен з найкоротших маршрутів не має загальних гілок між собою.

Функціональні можливості пристрою дозволяють також вирішити задачу пошуку між початковою і кінцевою вершинами графа K шляхів найбільшої довжини $L_1 \geq L_2 \geq \dots \geq L_K$, які не мають загальних гілок між собою. Це вирішується за допомогою завдання ваги гілок графа, який моделюється, у додатковому коді $2^{n-2} - P_j$, де P_j - вага j -ої гілки графа. У цьому випадку найбільша вага P_j гілки кодується найменшим двійковим кодом. Тому пошук пристроєм найменшої суми ваги гілок уздовж найкоротших шляхів у випадку кодування ваги гілок у додаткових кодах вирішує задачу пошуку шляху найбільшої довжини.

Таким чином, пристрій вирішує задачу знаходження K шляхів найменшої довжини у випадку

кодування ваги гілок графа прямими двійковими кодами, а у випадку кодування ваги гілок графа додатковими кодами вирішується задача знаходження K шляхів найбільшої довжини.

Наведемо приклади реалізації основних блоків пристрою. Регістри 5-7 зсуву є послідовними запам'ятовуючими пристроями [4]. Приклади реалізації суматора 8 наведені в [5]. Приклади реалізації генератора 34 імпульсів, генератора 37 одиночного імпульсу і розподільників 35, 36 імпульсів наведені в [6].

Джерела інформації:

1. Авторское свидетельство СССР №1832309, кл. G06F15/419, Бюл. №29, 1993.
2. Авторское свидетельство СССР №1709346, кл. G06F15/419, Бюл. №4, 1992.
3. Авторское свидетельство СССР №1399755, кл. G06F15/20, Бюл. №20, 1988.
4. Клингман Э. Проектирование микропроцессорных систем. - М.: Мир, 1980. - 575с. (с.75, рис.3.21).
5. Справочник по цифровой вычислительной технике (процессоры и память) / Под ред. Б.Н. Малиновского. - К.: Техника, 1979. - 366с. (с.182, рис. 4.47).
6. Справочник по интегральным микросхемам / Под ред. Б.В.Тарабрина. - М.: Энергия, 1977, (с.521, рис.5-42; с.540, рис.5-70; с.524, рис.5-48).

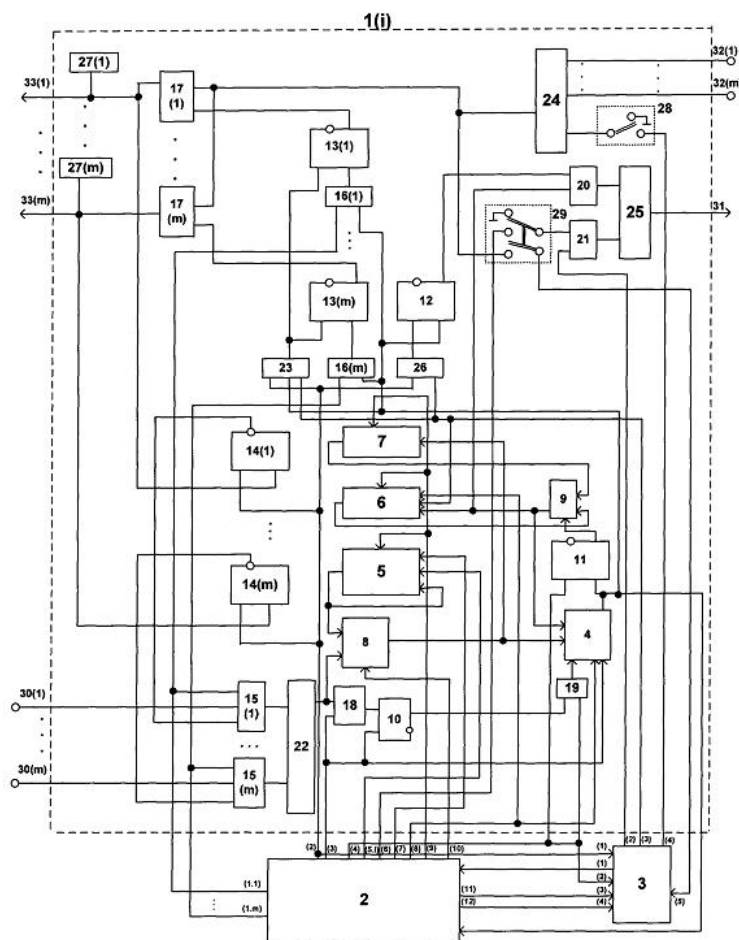
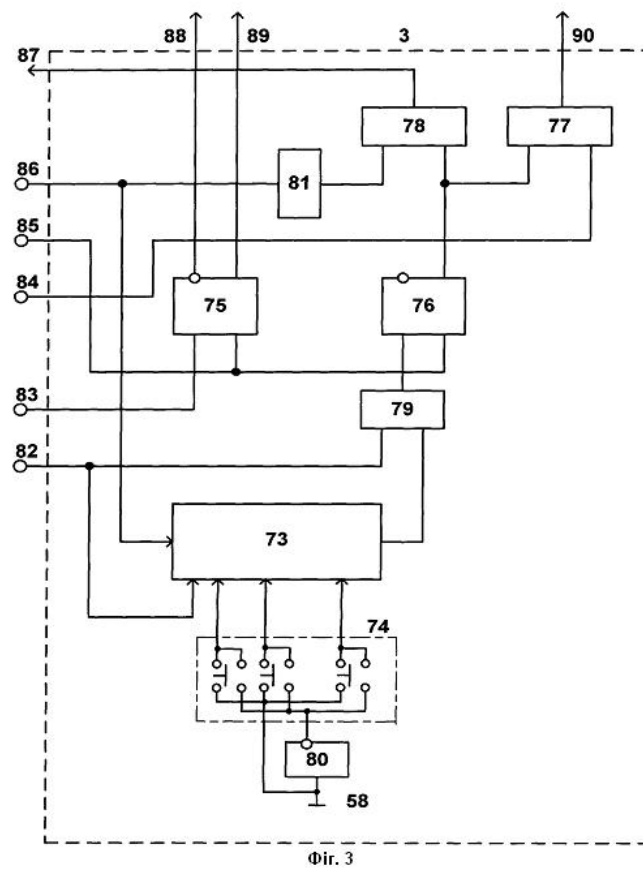
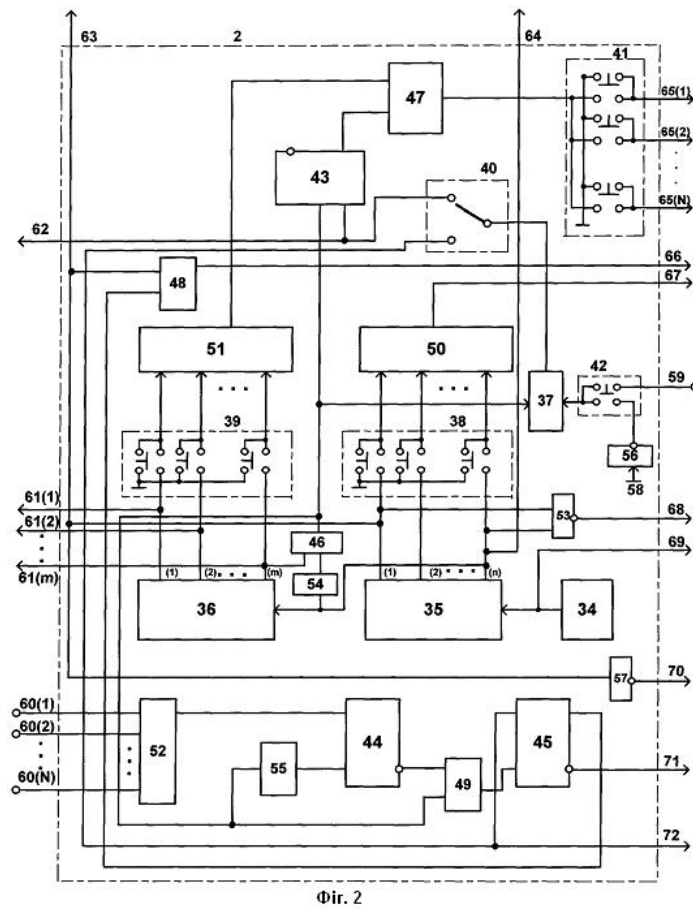
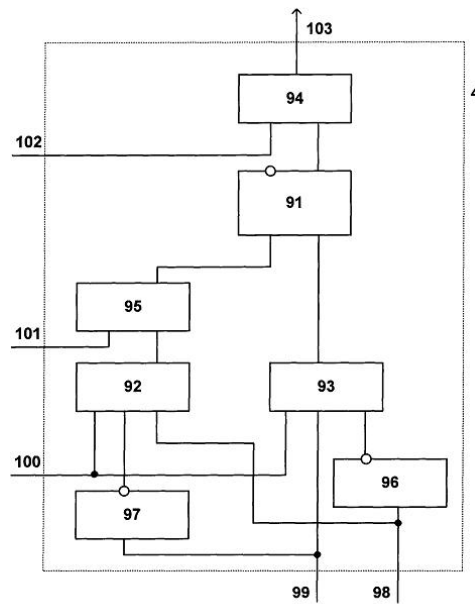
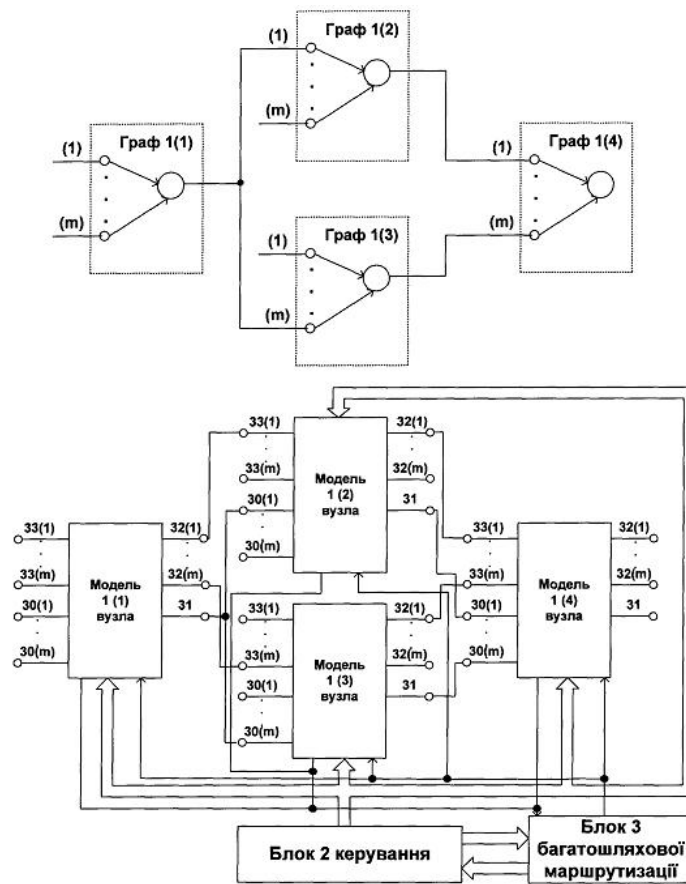


Fig. 1





Фиг. 4



Фиг. 5