

Изобретение относится к области вычислительной техники, в частности, к средствам накопления и хранения результатов измерения и может быть использовано в системах автоматизации измерений и мониторинга в различных областях науки, техники, здравоохранения, экологии и т.п.

Известны устройства для накопления и хранения измерительной информации, в частности, количеств импульсов случайного потока, накопленных за ряд последовательных интервалов времени (CAMAC Multi-Channel Scaler, 24 Bit 100MHz, 32 Channel, 1024 Frame. Type MCS 727. HYTEC ELECTRONICS Ltd (England); Multichannel Scaling Plug-In Card and Software for the IBM PC. Type ACE<sup>TM</sup>-MCS. EG&G ORTEG. USA). Эти устройства представляют собой функциональные модули систем автоматизации (в первом случае на основе стандарта CAMAC, а во втором - IBM PC), осуществляющие многоканальный счет импульсов, т.е. подсчет числа импульсов, поступающих на вход устройства за заданные последовательные интервалы времени, и запоминание этих чисел в соответствующих ячейках памяти для чего в составе устройств есть, по крайней мере, адресный счетчик и счетчик импульсов, выход которого связан со входом данных запоминающего устройства. Устройства обеспечивают полноценные измерения и последующую обработку накопленных данных в составе сложных аппаратурно-программных комплексов, рассчитаны на большое энергопотребление и, поэтому, не могут быть использованы для самостоятельной автономной работы в малодоступных местах и необслуживаемых помещениях, а также как переносные приборы.

Прототипом предлагаемого устройства служит устройство (DLC<sup>R</sup> MONITORING SYSTEM. DATAQUA LIMITED COMPANY. Hungary), наиболее близкое к нему по технической сущности. Прототип содержит блок транспортировки данных, первый вход-выход которого является входом-выходом связи устройства с "ЭВМ, блок времени, содержащий шинный формирователь, вход-выход которого соединен со вторым входом-выходом блока транспортировки данных, и генератор временных интервалов, блок регистрации (на базе микропроцессора), содержащий входной счетчик и память данных, причем информационный вход входного счетчика является входом устройства "СЧЕТ", а его выход данных соединен со входом данных памяти данных, и батарейный блок автономного питания, выход которого соединен со входами питания всех блоков устройства.

Такая структура позволяет накапливать данные в режиме счета входных импульсов и/или приема параллельных кодов за последовательные интервалы времени (от одной минуты до четырех часов) и записывать их в память в конце каждого интервала времени или, если результат превышает заданный порог, в течение до 12 месяцев без смены источника питания. Но в силу использования микропроцессора для организации работы невозможно обеспечить регистрацию интенсивных потоков информации при малых интервалах времени накопления, не обеспечивается сохранность накопленной информации при отказах в блоке автономного питания, так как для хранения данных предусмотрено использование только энергозависимой памяти, а это особенно важно при длительной работе. В прототипе не предусмотрена возможность совместной работы нескольких аналогичных устройств для измерения нескольких параметров одновременно, в частности, параллельная работа нескольких устройств, включение одного устройства, если другое устройство зарегистрировало, что измеряемая величина превысила заданный порог, выдача из устройства сигнала превышения и т.п. При использовании прототипа в счетном режиме предусмотрена только возможность счета входных импульсов за заданный интервал времени. При этом динамический диапазон изменения интенсивности входящего потока и длина выборки при заданном значении интервала времени ограничивают величину общего времени измерения. В ходе работы невозможно записывать в память прототипа некоторые метки, характеризующие, например, изменение внешних условий, что необходимо при обработке накопленной информации.

В основу изобретения положена задача создать многоканальное устройство для регистрации измерительной информации, обеспечивающее автономную работу в течение длительного времени нескольких блоков регистрации, каждое из которых может выполнять в заданное ему время счет импульсов в течение последовательных временных интервалов, счет интервалов времени, необходимых для регистрации заданного числа входящих импульсов либо прием цифровых кодов, и сохранение накопленной информации до ее записи в ЭВМ даже в случае отказа источника автономного питания.

Технический результат достигается тем, что в устройство для регистрации измерительной информации, содержащее блок транспортировки данных, блок времени, блок регистрации данных и блок автономного питания, а блок времени содержит шинный формирователь и генератор временных интервалов, причем в нем первый вход/выход шинного формирователя является первым информационным входом/выходом блока времени и соединен с первым входом/выходом блока транспортировки данных, второй вход/выход которого является входом/выходом устройства для подключения к ЭВМ, а блок регистрации данных содержит счетчик и узел памяти, причем в нем выход данных счетчика соединен с первым информационным входом узла памяти, первый информационный вход счетчика является первым информационным входом блока регистрации данных, входы питания всех блоков устройства соединены с выходом блока автономного питания, согласно изобретению, введены блок хранения информации и (K - 1) блоков регистрации данных, где K - число измерительных каналов, а в блок времени введены первый регистр, узел памяти, кнопка "Пуск", кнопка "Метки", второй регистр, узел записи меток, а в блок регистрации данных введены формирователь временных интервалов, коммутатор и узел анализа, причем в блоке времени выход кнопки "Пуск" соединен с управляющими входами первого регистра и узла памяти, выход кнопки "Метки" соединен с информационным входом узла записи меток, выход которого соединен с первым информационным входом узла памяти, второй информационный вход которого соединен с первым информационным входом второго регистра и является первым информационным входом блока времени, второй информационный вход второго регистра соединен с выходом узла памяти; тактовый вход которого соединен с тактовым входом первого регистра и с первым выходом генератора временных интервалов, второй выход которого соединен с входом "Строб" узла записи меток и является тактовым выходом блока времени, второй информационный вход/выход которого соединен с информационным входом первого регистра, с третьим информационным входом узла памяти и со вторым входом/выходом шинного формирователя, первый и второй управляющие входы второго регистра являются первым и вторым управляющими входами блока времени, выход второго регистра является информационным выходом блока времени, третий вход/выход которого соединен с третьим информационным входом второго регистра, а в блоке регистрации данных тактовый вход формирователя временных интервалов является тактовым входом блока, второй информационный вход которого соединен с первым информационным входом формирователя временных интервалов и со вторыми информационными входами счетчика и узла памяти, выход узла памяти является первым информационным выходом блока, третий информационный вход которого соединен с третьим информационным входом узла памяти, выход переполнения которого соединен с входом "сброс" триггера и управляющим входом узла анализа и является вторым

информационным выходом блока, четвертый информационный вход которого соединен с информационным входом триггера, выход которого соединен со вторым информационным входом формирователя временных интервалов и третьим информационным входом счетчика и является третьим информационным выходом блока, выход данных счетчика соединен с выходом формирователя временных интервалов и с входом узла анализа, вход разрешения которого соединен с входами разрешения узла памяти формирователя временных интервалов, счетчика и выходом коммутатора, выход переполнения счетчика соединен с информационным входом коммутатора и входом запрета счетчика, выход данных которого соединен с входом данных узла анализа, второй, третий и четвертый выходы которого являются соответственно четвертым, пятым и шестым информационными выходами блока, управляющий вход коммутатора соединен с выходом переполнения и входом запрета формирователя временных интервалов, второй вход счетчика соединен с пятым входом блока, причем в устройстве первый информационный вход блока времени соединен с пятыми информационными выходами всех блоков регистрации, первые информационные выходы которых соединены с первым входом блока хранения информации, адресный вход которого соединен со вторыми информационными выходами всех блоков регистрации, третьи и четвертые информационные входы которых соединены соответственно с первым и вторым информационными выходами блока хранения информации, счетный вход которого соединен с тактовыми входами всех блоков регистрации информации и с тактовым выходом блока времени, третий вход/выход которого соединен с первым входом/выходом блока хранения информации, четвертые и шестые информационные выходы всех блоков регистрации соединены соответственно с первым и вторым управляющими входами блока времени, информационный выход которого соединен со вторыми информационными входами всех блоков регистрации, третьи информационные выходы которых соединены с третьим входом/выходом блока времени.

Указанные усовершенствования дадут возможность использовать предлагаемое устройство в системах мониторинга и автоматизации измерений в различных областях здравоохранения, экологии, науки и техники для автономной работы в течение длительного времени в малодоступных местах и необслуживаемых помещениях, а также как переносной прибор.

Изобретение поясняется чертежами. На фиг.1 представлена блок-схема системы; на фиг.2 - 7 - организация регистра времени, управляющей памяти, регистра интервалов времени, схем записи меток и анализа, энергонезависимой памяти; на фиг.8 - формат магистралей; на фиг.9 и 10 - алгоритм и временная диаграмма работы устройства.

Устройство (фиг.1) содержит блок транспортировки данных 1, блок времени 2, который содержит шинный формирователь 3, регистр времени 4, генератор временных интервалов 5, управляющую память 6, регистр интервалов времени 7, схему записи меток 8. К блокам регистрации 9, содержащих по делителю 10, входному счетчику 11, коммутатору 12, памяти данных 13, схеме анализа 14, триггеру 15, блок хранения информации 16, содержащий энергонезависимую память 17 и формирователь напряжения записи 18, блок автономного питания 19.

Клавиша 20 "ПУСК" устройства соединена с входами регистра 4 и памяти 6 и является источником сигнала начала автономной работы; m клавиш 21 "МЕТКИ" устройства соединены со входом схемы записи меток 8 и являются источником сигнала ввода признаков характерных событий.

Первый вход-выход блока транспортировки данных 1 является входом-выходом 22 "ЭВМ" устройства для связи с ЭВМ.

Первый и второй информационные входы входных счетчиков 11 блоков регистрации 9 являются соответственно входами 23 "СЧЕТ" и 24 "КОД" устройства для ввода информации.

Потенциальные выходы схем анализа 14 блоков 9 являются выходами 25 "ВНИМАНИЕ" устройства и соединены с управляющими входами регистра интервалов времени 7 и вторым входом данных управляющей памяти 6.

Двухнаправленная магистраль 26 соединяет между собой шинный формирователь 3, регистр времени 4, управляющую память 6 и энергонезависимую память 17.

Второй вход-выход блока транспортировки данных 1 соединен с входом-выходом шинного формирователя 3, первый выход генератора временных интервалов 5 соединен со счетными входами регистра времени 4 и управляющей памяти 6, а его второй выход - со счетными входами делителей 10, энергонезависимой памяти 17 и стробирующим входом схемы записи меток 8, выход которой соединен со входом данных управляющей памяти 6, выход которой соединен с первым входом регистра интервалов времени 7, второй и третий входы которого соединены с соответствующими выходами схемы анализа 14, а выход - со входом разрешения памяти данных 13 и первыми входами разрешения делителя 10 и входного счетчика 11 блоков регистрации 9, первые входы запрета которых соединены с выходом триггера 15, четвертым входом регистра 7, а также входом формирователя напряжения записи 18, вход установки в "0" триггера 15 соединен с выходом переполнения памяти данных 13, управляющим входом схемы анализа 14 и адресным входом энергонезависимой памяти 17, а его вход установки в "1" - с управляющим выходом этой памяти, ее вход разрешения записи соединен с выходом формирователя напряжения записи 18, а вход данных - с выходами данных памяти 13 блоков регистрации 9, адресный выход энергонезависимой памяти 17 соединен с адресными входами памяти данных 13, выход данных счетчика 11 соединен со входами данных схемы анализа 14 и памяти данных 13, его выход переполнения - с первым входом коммутатора 12 и своим вторым входом запрета, стробирующий вход - с выходом коммутатора 12, счетным входом памяти 13 и стробирующими входами схемы анализа 14 и делителя 10, выход переполнения которого соединен со вторым входом коммутатора 12 и своим вторым входом запрета, а выход данных - со входами данных схемы анализа 14 и памяти данных, выход блока автономного питания соединен со всеми элементами устройства кроме блока транспортировки данных 1 (на чертеже не показано).

Элементы блок-схемы устройства (фиг.1) имеют следующее функциональное назначение:

Блок транспортировки данных 1 - служит для промежуточного хранения накопленных данных при их переносе в ЭВМ, а также для первоначального программирования устройства. Конструктивно блок реализован как автономный микроконтроллер с тривиальной архитектурой.

Блок времени 2 - служит для привязки работы устройства к астрономическому времени.

Шинный формирователь 3 - служит для обеспечения двухнаправленной связи блока транспортировки данных 1 и элементов других блоков.

Регистр времени 4 - служит для фиксации астрономического времени начала регистрации. Представляет собой счетчик с предустановкой и выходом с тремя состояниями.

Генератор временных интервалов 5 - служит для формирования тактовых серий импульсов.

Управляющая память 6 - служит для записи признаков рабочих интервалов времени и характерных ситуаций.

Регистр интервалов времени 7 - служит для формирования потенциалов, определяющих рабочие интервалы времени.

Схема записи меток 8 - служит для формирования признаков характерных моментов времени.

Блок регистрации 9 - служит для регистрации данных от внешних датчиков за последовательные интервалы времени.

Делитель 10 - служит для формирования временных каналов. Представляет собой счетчик с предустановкой и тремя состояниями на выходе.

Входной счетчик 11 - служит для счета входных импульсов или приема кодов в параллельной форме. Представляет собой счетчик с предустановкой и тремя состояниями на выходе.

Коммутатор 12 - служит для выбора импульса переполнения, соответствующего режиму работы.

Память данных 13 - служит в качестве буферной памяти при регистрации данных в течение рабочего интервала времени.

Схема анализа 14 - служит для определения превышения заданного порога данными, которые зарегистрированы в заданном числе очередных временных каналов.

Триггер 15 - служит для формирования потенциала разрешения перезаписи данных, накопленных в течение рабочего интервала времени, из памяти данных в энергонезависимую.

Блок хранения информации 16 - служит для сохранения данных, накопленных блоками регистрации до момента их перезаписи в блок транспортировки данных.

Энергонезависимая память 17 - служит для долговременного сохранения накопленных данных, в том числе и при отключении блока автономного питания.

Формирователь напряжения записи 18 - служит для преобразования напряжения блока автономного питания устройства в напряжение, необходимое для записи данных в энергонезависимую память.

Блок автономного питания 19 - служит для обеспечения устройства электропитанием при автономной работе.

Регистр времени 4 (фиг.2) содержит двунаправленный шинный формирователь 27, вход-выход которого соединен с разрядами данных 0 - 7 и управления 8 - 10, 12 двунаправленной магистрали 26, вход запрета - с клавишей 20 "ПУСК" и входом запрета счетчика с предустановкой 28, выход данных соединен со входом данных этого счетчика, выход счетчика 28 соединен со входом формирователя 27, счетный вход - с первым выходом генератора 5, а вход управления с разрядами 8 - 12.

Управляющая память 6 (фиг.3а) содержит К элементов ИЛИ 29, элементы ИЛИ - 30, 31, 36, 37, 38, регистр данных 32, элемент И 33, счетчик адресный 34, ОЗУ 35, причем первые входы элементов ИЛИ 29 соединены с разрядами данных 0 - 7 магистрали 26, вторые входы - с выходами триггеров 44 схемы записи меток 8, а выходы соединены со входом регистра данных 32, выход которого соединен со входом данных ОЗУ 35, адресный вход которого соединен с выходом счетчика 34, счетный вход которого соединен с выходом элемента ИЛИ 31, первый вход которого соединен с первым входом элемента ИЛИ 37 и разрядом 13 магистрали 26, а второй - с вторым входом ИЛИ 37 и выходом элемента И 33, первый вход которого соединен с вторым выходом генератора 5, а второй - с клавишей "МЕТКИ" 21, вход предустановки счетчика 34 соединен с выходом элемента ИЛИ 36, первый вход которого соединен с третьим входом элемента ИЛИ 37, первым входом элемента ИЛИ 30 и выходом элемента ИЛИ 38, входы которого соединены с выходами всех разрядов схемы записи меток 8, а второй - с разрядом 08 магистрали 26, вход выбора режима ОЗУ 35 соединен с выходом элемента 30, второй вход которого соединен с разрядом 10 магистрали, вход управления ОЗУ 35 соединен с выходом элемента ИЛИ 37, а выход - с первым входом регистра интервалов времени 7.

Емкость управляющей памяти 6 распределена, как показано на фиг.3б, между полями меток рабочих интервалов времени и меток признаков характерных событий, определяемых клавишами 21.

Регистр интервалов времени 7 содержит К разрядов (фиг.5), каждый из которых содержит три К-разрядных группы перемычек 39<sub>1,2,3</sub>, разрядные входы которых соединены соответственно с выходами i-го и j-го разрядов сдвигового регистра 51 и выхода триггера схемы анализа К-го блока регистрации 9, а выходы соединены со входами установки в "1" и "0" триггера 40, вход разрешения которого соединен с выходом элемента И 53 схемы 14, а выход - с первым входом элемента ИЛИ 42, второй вход которого соединен с выходом триггера 41, счетный вход которого соединен с k-ым разрядом выхода данных управляющей памяти 6.

Схема записи меток 8 содержит m разрядов (фиг.6), каждый из которых содержит элементы И 43, 44 и триггер 45, причем первый вход элемента И 43 соединен с инверсным выходом триггера 45, второй - с соответствующей клавишей 21 "МЕТКИ", третий - с первым входом элемента И 44 и вторым выходом генератора 5, а выход - со входом установки в "1" триггера 45, вход установки в "0" которого соединен с выходом элемента И 44, второй вход которого соединен с прямым выходом триггера 45 и вторым входом управляющей памяти 6.

Схема анализа 14 (фиг.7) содержит регистры данных 46 и уставки 48, схему сравнения 47, первый 49 и второй 50 элементы 2И-ИЛИ, сдвиговой регистр 51, триггер 52 и элемент И 53, причем вход Остановки в "1" регистра 46 соединен с выходами данных делителя 10 и входного счетчика 11, стробирующий вход соединен с выходом коммутатора 12, а выход - с первым входом схемы сравнения 47, второй вход которой соединен с выходом регистра уставок 48, а выходы ">" и "<" соединены соответственно с первыми входами первых и вторых схем И элементов 2И-ИЛИ 49 и 50, вторые входы которых соединены соответственно с инверсным и прямыми выходами триггера 52, а выходы - с входами сдвига и сброса сдвигового регистра 51, выходы i-го и j-го разрядов которого соединены соответственно с k-ми входами элементов 39<sub>1</sub> и 39<sub>2</sub> регистра 7 и входами установки в "0" и "1" триггера 52, а i-ый выход регистра 51, кроме того, - с первым входом элемента И 53, второй вход которого соединен с выходом переполнения адресного счетчика памяти данных 13, а выход - с входом элемента 39<sub>3</sub> регистра 7 и выходом 25 "ВНИМАНИЕ" устройства.

Энергонезависимая память (фиг.8) содержит триггер 54, элемент И 55, элементы ИЛИ 56 и 58, делитель 57, шифратор 59, регистровую память 60, счетчик 61, регистр данных 62, адресный счетчик 63, состоящий из трех секций 63а, 63б, 63в и РПЗУ 64, причем вход установки в "0" триггера 54 соединен с аналогичным входом триггера 15, счетным входом счетчика 61, а также выходом переполнения секции 63а адресного счетчика, вход установки в "1" триггера 54 соединен с выходом элемента ИЛИ 58, входы которого соединены с входами шифратора 59 и выходами переполнения адресных счетчиков памяти данных 13, а выход триггера соединен с управляющим входом делителя 57, счетный вход которого соединен с первым входом элемента И 55 и вторым выходом генератора интервалов времени 5, выход старшего разряда делителя И 57 соединен со входом записи РПЗУ 64, а выход переполнения соединен с первым входом элемента ИЛИ 56, выход которого соединен со счетным входом адресного счетчика 63, а второй вход - с выходом элемента И 55, второй вход которого соединен с разрядом 11

магистрала 26, разряд 14 магистрали 26 соединен со входами разрешения счета секций 63б, в счетчика 63, выход шифратора 59 соединен с адресным входом регистровой памяти 60 и входом предустановки секции 63в, вход данных памяти 60 соединен с выходом счетчика 61, вход установки которого соединен с выходом памяти 60 и входом установки секции 63б, выходы всех секций адресного счетчика 63 соединены с адресным входом РПЗУ 64, а выход секции 63а, кроме того, соединен со входом установки адресного счетчика памяти данных 13, вход данных РПЗУ соединен с выходом регистра 62, вход которого соединен с выходом памяти 13, вход разрешения считывания - с разрядом 08 двунаправленной магистрали 26, а вход разрешения записи соединен с выходом преобразователя напряжения записи 18.

Устройство работает следующим образом (фиг.9).

До начала собственно регистрации данных выполняется предварительное программирование устройства с целью обеспечения возможности регистрации входящих событий в заданные периоды времени (рабочие интервалы) после включения регистрирующей части устройства с помощью клавиши 20 "ПУСК". Для привязки этого момента времени к астрономическому времени используется регистр времени 2. Исходные данные (метки рабочих интервалов времени и текущее время) посредством блока транспортировки данных 1 через шинный формирователь 3 и магистраль 26 заносятся в регистр интервалов времени 4 и управляющую память 6.

Сначала программируется управляющая память 6. Для этого в поле признаков рабочих интервалов времени всех ее ячеек выделено по биту для каждого блока регистрации (фиг.3а), чтобы при последующем сканировании этой памяти в ходе автономной работы соответствующий триггер регистра 7 состояниями "1" данного бита поочередно возбуждался и сбрасывался, формируя потенциал разрешения работы соответствующего блока регистрации 9.

Процедура записи меток, определяющих рабочие интервалы, состоит в том, что блок транспортировки данных 1 по магистрали 26 поочередно для всех ячеек памяти 6 выдает на первый вход ИЛИ 29 памяти 6 байт данных (биты 0 - 7), на вход элемента ИЛИ 30 - бит 10 (запись), на первые входы ИЛИ 31 или ИЛИ 37 - бит 13 (выбор устройства), который выполняет операцию и сканирует адресный счетчик 34 памяти 6.

Текущее время вводится в 32-разрядный регистр времени 4 побайтно. (Четырех байтов достаточно для записи времени с точностью до долей секунды). Данные с магистрали 26 поступают через шинный формирователь 27, открытый для записи и счета потенциалом с клавиши 20. Разряды 8, 9 определяют байт, разряд 10 - осуществляет запись, разряд 12 - определяет, что устройство - регистр 4. Разряд 11, поступающий только при вводе четвертого байта, переводит регистр 28 в счетный режим.

После выполнения программирования и до нажатия клавиши 20 тактовые импульсы с первого выхода генератора 5 поступают на счетный вход счетчика 28 регистра времени (фиг.10а).

При нажатии этой клавиши начинается автономная работа устройства (фиг.10б). Блокируется счетный вход регистра времени 4, фиксируя астрономическое время фактического начала автономной работы (фиг.10в); которое в дальнейшем может быть использовано для восстановления временной картины регистрируемого процесса) и открывается счетный вход (И 33, ИЛИ 31) адресного регистра 34 и вход ИЛИ 37 (фиг.10г), что вызывает сканирование ОЗУ 35.

Первым состоянием "1" i-го бита выхода памяти 6 (фиг.10г<sub>2</sub>) соответствующий триггер 41 регистра 7 (фиг.4) устанавливается в "1", открывая (ИЛИ 42) вход делителя 10 для тактовых импульсов со второго выхода генератора 5 (фиг.10и, к), которые определяют временные каналы внутри рабочего интервала, информационные входы "СЧЕТ" либо "КОД" счетчика 11, а также память данных 13 для накопления информации. Тем самым i-й блок 9 переводится в режим регистрации. Блоки 9 устанавливаются в режим регистрации независимо друг от друга.

Следующим состоянием "1" i-го бита памяти 6 i-й триггер 41 регистра интервалов времени 7 блокирует входы делителя 10 и счетчика 11, прерывая регистрацию, очередным - опять разрешает и т.д. до тех пор, пока не будет заполнена информацией память данных 13 (фиг.10д<sub>1,2</sub>).

Кроме описанного механизма задания рабочих интервалов времени предусмотрен также вспомогательный механизм для их записи при срабатывании схемы анализа 14 в процессе регистрации данных. В этом случае сигналом превышения заданного порога регистрируемыми данными (фиг.10е) с выхода i-го триггера сдвигового регистра 51 k-го блока регистрации 9 (фиг.6), поступающего через соответствующую перемычку элемента 39<sub>1</sub>, триггер 40 разряда регистра временных интервалов 7, который предназначен для управления блоком регистрации 9, который должен быть включен в данной ситуации, устанавливается в "1".

Соответствующий потенциал подается на блок 9 через элемент ИЛИ 42 (фиг.10д<sub>3</sub>). Аналогично происходит сброс триггера 40 по цепи 39<sub>2</sub> сигналом с j-го триггера регистра 51 при возвращении в норму регистрируемой величины. Разрешение поступает по цепи 39<sub>3</sub> с элемента И 53.

Этот потенциал поступает и на выход "ВНИМАНИЕ" (фиг.10ж) и может быть использован по усмотрению оператора.

Предусмотрена также возможность в процессе регистрации записывать в отдельное поле управляющей памяти 6 метки, фиксирующие специфические моменты времени (например, изменение условий или места регистрации и т.п.). Эту функцию выполняет схема записи меток 8 (фиг.10л, г<sub>2</sub>).

При нажатии необходимой комбинации клавиш "МЕТКИ" очередной тактовый импульс проходит через элемент И 43 соответствующих разрядов схемы 8 на триггер 45, устанавливая его в "1". Этим блокируется И 43 и открывается И 44 для следующего тактового импульса, который восстанавливает исходное состояние схемы. Код с выходов триггеров 45 поступает на вторые входы элементов ИЛИ 29, проходит через них в регистр данных 32 и записывается в поле меток признаков ОЗУ 35. Переключение полей выполняется сигналом, поступающим с элемента ИЛИ 36 на регистр 34, а запись - аналогично записи меток рабочих интервалов.

По этому же каналу в поле признаков характерных событий записываются метки, формируемые схемой анализа, поскольку потенциал с выхода элемента И 53 поступает на третий вход данных управляющей памяти 6.

Блок регистрации 9 реализует три режима работы:

счет числа импульсов, поступающих на вход 23 устройства (входной счетчик 11) за последовательные отрезки времени (временные каналы), заданные делителем 10;

счет числа тактовых импульсов, поступающих на вход делителя 10 за последовательные отрезки времени, определяемые временем накопления заданного количества импульсов, поступивших на вход 23 устройства (неравные при регистрации случайного потока импульсов);

регистрацию кодов, поступающих на вход 24 устройства через последовательные отрезки времени, заданные делителем 10.

При реализации первого режима входной счетчик 11 должен быть предварительно установлен на счет данных

со входа 23, а коммутатор 12 - на прием сигнала переполнения делителя 10. Этот сигнал блокирует выход данных делителя и записывает содержимое входного счетчика 11 в очередную ячейку памяти данных 13. Оно же поступает и на схему анализа 14. (Этот процесс идет до тех пор, пока не будет прерван сигнал разрешения с регистра 7.

При заполнении данными всех ячеек памяти данных 13 *i*-го блока регистрации 9 импульсом переполнения адресного счетчика 38 его работа завершается.

Для реализации второго режима коммутатор 12 предварительно установлен на прием импульсов переполнения счетчика 11. Число тактовых импульсов, зарегистрированных делителем 10 в очередном временном канале, импульсом переполнения счетчика 11 заносится в очередную ячейку памяти 13 так же, как и в первом случае.

Следует отметить, что в первом режиме ширина временного канала устанавливается с учетом ожидаемой средней интенсивности за временной канал. Если ожидаются ее большие колебания, то за счет использования второго режима обеспечивается автоматическая регулировка интервалов накопления данных. Кроме того в памяти данных фактически регистрируется время (с точностью до частоты тактовой серии), что позволяет работать с относительно небольшой разрядностью ячеек этой памяти.

Работа блока регистрации 9 в третьем режиме отличается тем, что входной счетчик 11 предварительно установлен для регистрации кодов со входа 24. Данные, как и в первом режиме, регистрируются в памяти 13 в конце каждого временного канала и поступают также на схему анализа 14.

Очередной код, записанный в регистр 46 схемы анализа 14, поступает на схему сравнения 47 для сравнения с кодом уставки, предварительно записанным в регистр 48. Если зарегистрированный код больше кода уставки, то сигнал с выхода ">" через элемент 2И-ИЛ И 49 проходит на вход сдвига вправо реверсивного регистра 51; в противоположном случае сигнал с выхода "<=" проходит через элемент 2И-ИЛИ 50 на вход сдвига влево этого регистра. Таким образом, если регистрируемая величина начнет устойчиво превышать заданный порог, то "1" достигнет *i*-го триггера регистра 51, с которого осуществляется съем данных на элемент 39<sub>1</sub> регистра 7 для запуска рабочего интервала времени, управляющего, например, включением запасного блока 9, предназначенного для регистрации потока событий с большой интенсивностью, на память 6 для фиксирования этого момента времени и выход "ВНИМАНИЕ". Придавая *i* различные значения; *i* = 3, 5, 7 и т.п. (то есть, снимая сигнал с соответствующего триггера) можно избавиться от реакции схемы анализа на случайные колебания значения регистрируемой величины.

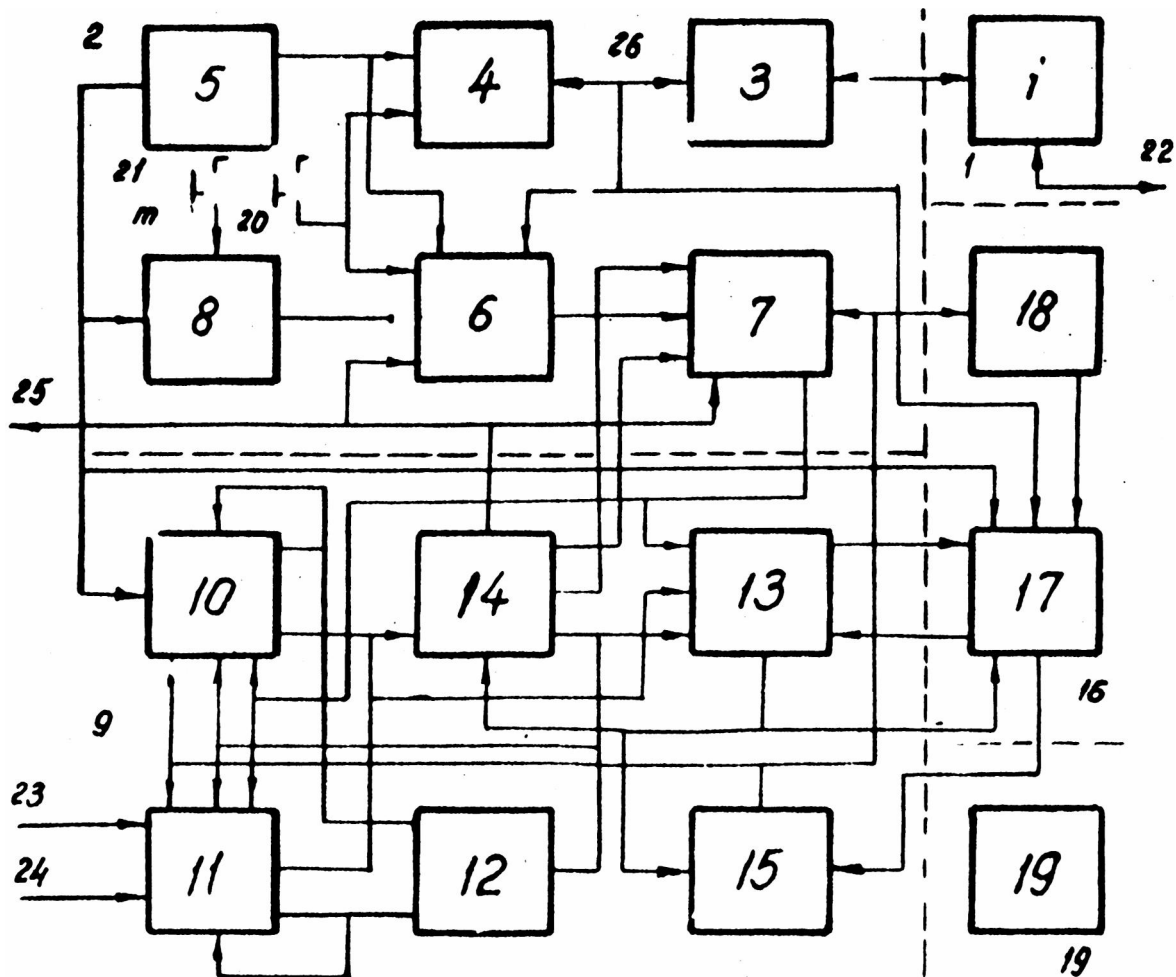
Кроме того, сигнал с выхода *i*-го триггера регистра 51 меняет состояние триггера 52, тем самым меняя функции элементов 49 и 50; сдвиг вправо в регистре 51 выполняется уже сигналом с выхода "<", а влево - "<=", то есть, сброс рабочего интервала времени выполняется также неслучайным сигналом "<".

Для обеспечения возможности многократного использования того либо иного блока регистрации и сохранении уже накопленной информации в течение длительного времени (недели, месяцы) в том числе и в случае отключения либо сбоев источника питания в устройстве предусмотрена процедура перезаписи данных из памяти данных 13 в блок хранения информации 16.

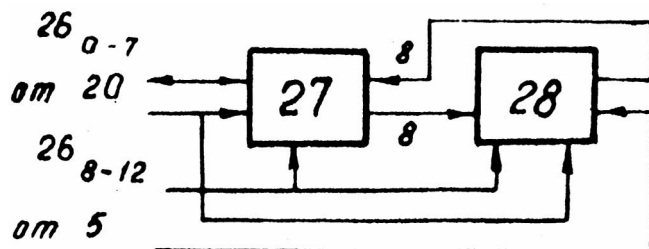
Эта процедура состоит в следующем. Импульс переполнения адресного счетчика памяти 13 того либо иного блока регистрации 9 поступает на триггер 15, а также на соответствующий вход шифратора 59 и элемента ИЛИ 58 блока 16. На время действия потенциала с выхода триггера 15 формирователь напряжения записи 18 выдает на вход разрешения записи РПЗУ 64 необходимое напряжение. Код с выхода шифратора 59, поступая на вход предустановки секции 63в, задает адрес массива в памяти 64, предназначенного для хранения данных соответствующего блока регистрации 9. Одновременно этот же код определяет адрес ячейки регистровой памяти 60, в которой хранятся данные о количестве обращений данного блока регистрации 9 для записи информации в память 17. Соответствующий код, поступая на вход предустановки секции 63<sub>б</sub> адресного счетчика 63, служит начальным адресом массива, который должен быть переписан. Он же поступает на вход предустановки вспомогательного счетчика 61. Сигналом с выхода ИЛИ 58 триггер 54 устанавливается в "1"; тактовые импульсы генератора 5 начинают поступать в делитель 57. Сигналами с выхода переполнения делителя, прошедшим через элемент ИЛИ 56, выполняется сканирование адресного счетчика РПЗУ (секция 63а), а сигналом с потенциального выхода - запись очередного кода из регистра данных 62 в РПЗУ. С выхода секции 63а адреса поступают и на входы предустановки памяти 13. Импульсом переполнения секции 63а сбрасываются триггеры 15 и 54 и добавляется 1 в счетчик 61. Этим заканчивается процедура записи в блок хранения информации 16.

Считывание информации из блока 16 в блок 1 выполняется импульсами генератора временных интервалов 5, если есть сигнал разрешения с двунаправленной магистрали 26 (разряд 14). Они поступают через элементы И 55, ИЛИ 56 на регистр 63, все три секции которого работают в этом случае в счетном режиме. Чтение данных из РПЗУ выполняется байтами за счет смены состояния разряда 08 магистрали 26.

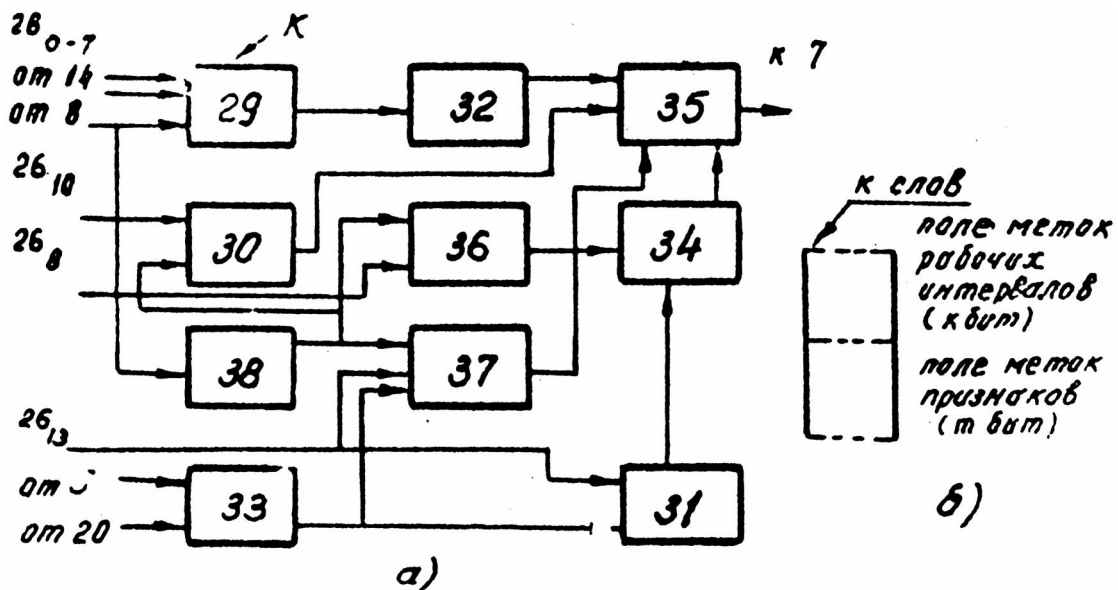
В процессе разработки изобретения были созданы два варианта макета устройства, которые испытывались в системах анализа состояния окружающей среды и дали возможность получить ряд физических результатов.



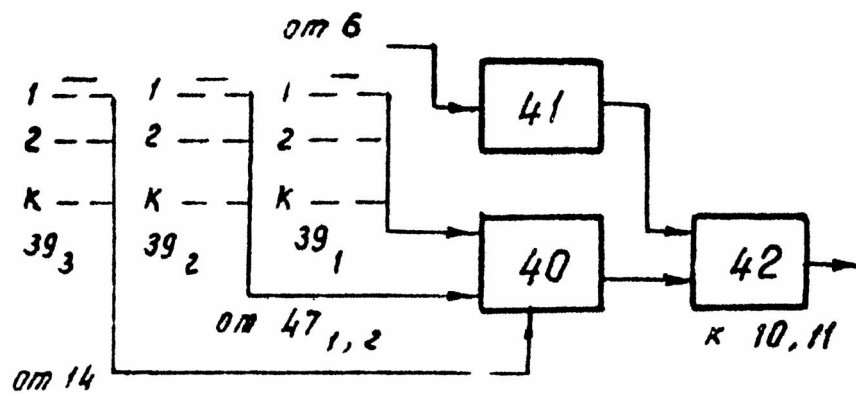
Фиг. 1



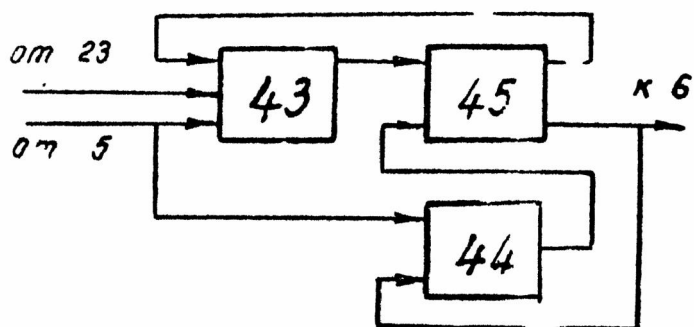
Фиг. 2



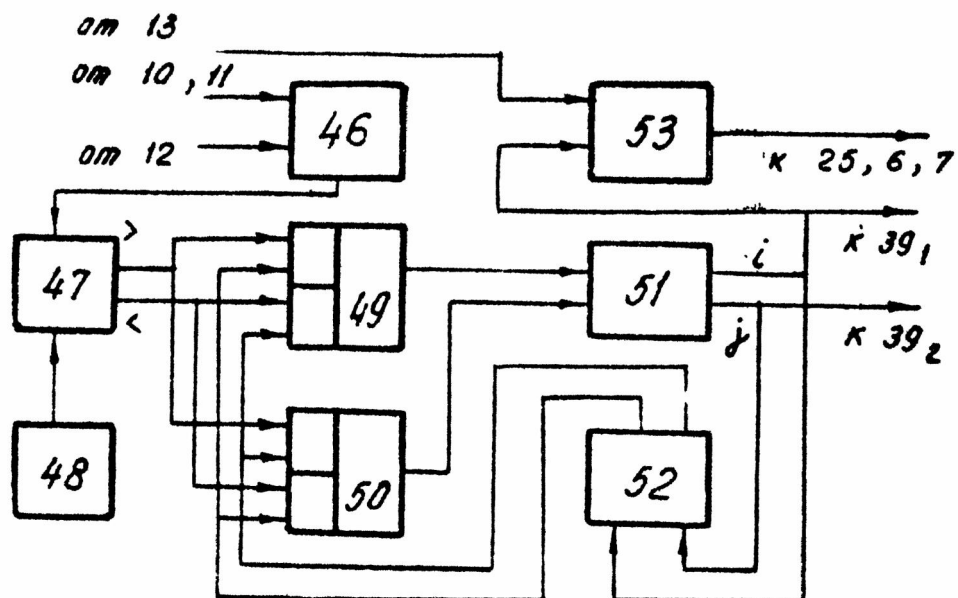
Фиг. 3



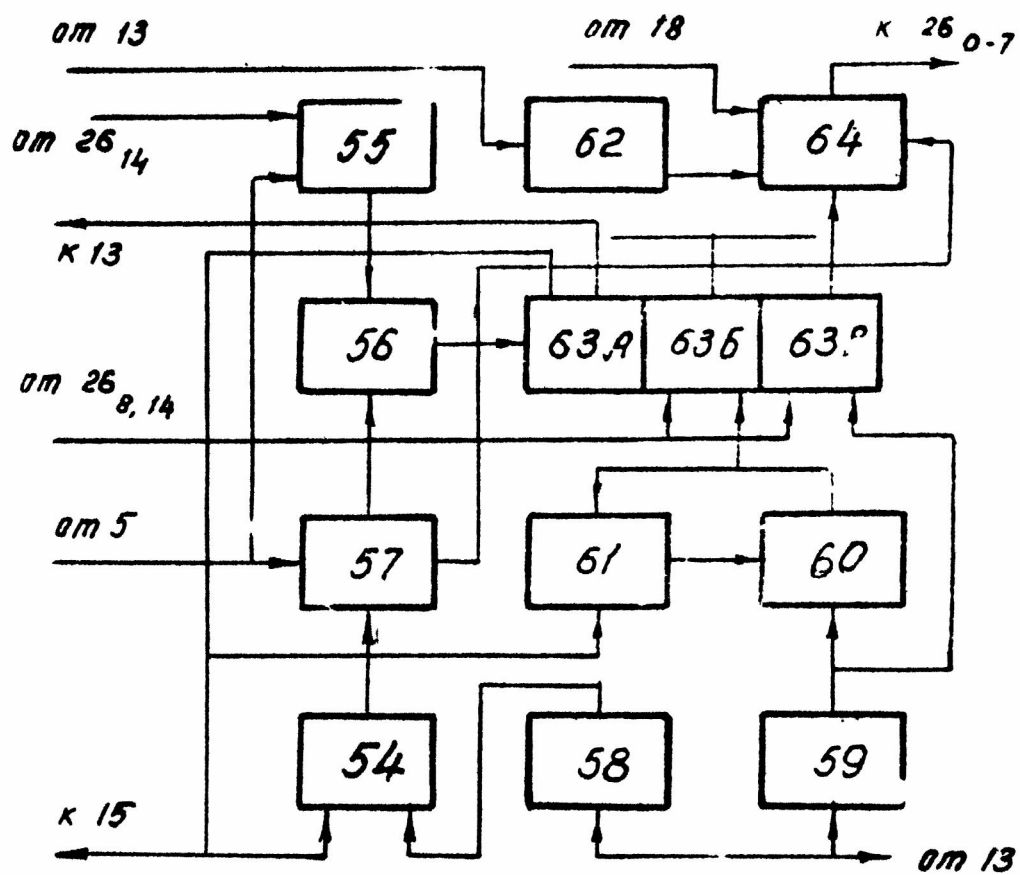
Фиг. 4



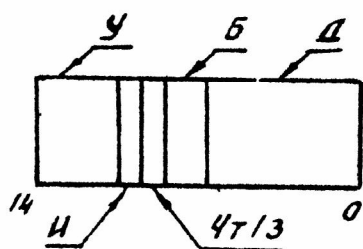
Фиг. 5



Фиг. 6



Фиг. 7

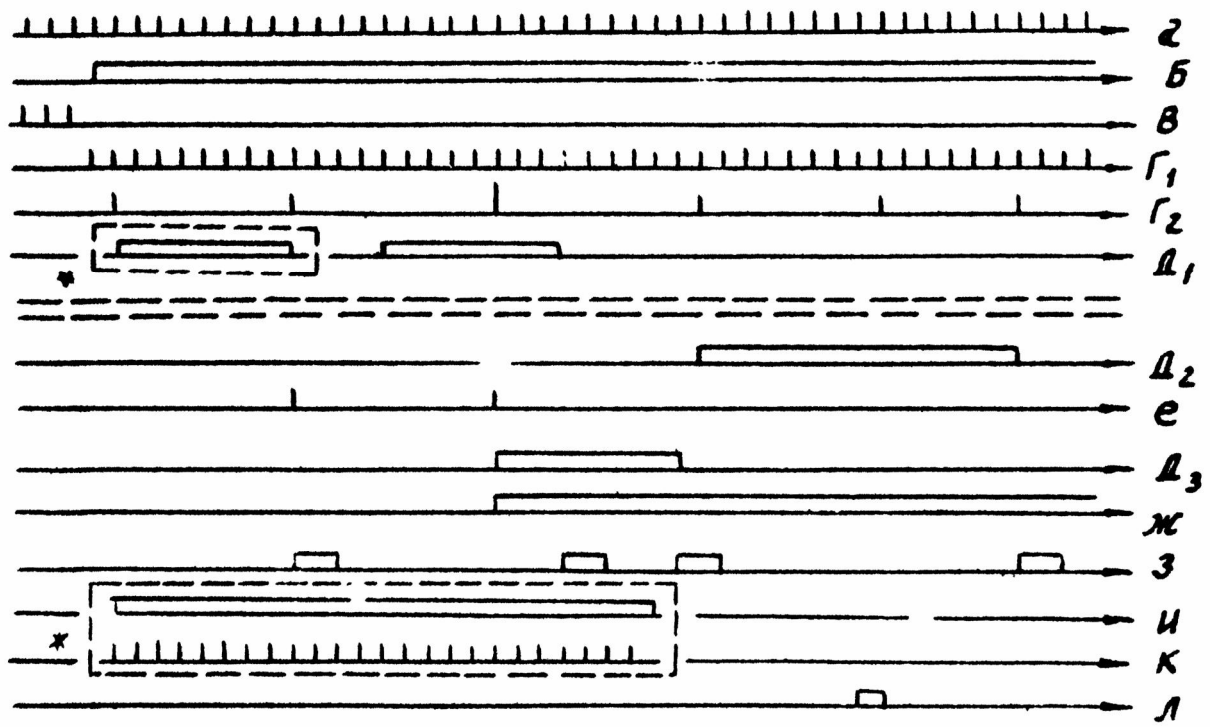


Д - данные - 0-7  
 Б - байт - 8-9  
 Ч. / З - чтение/запись - 10  
 И - инкрементирование 11  
 У - Устройство - 12-14

Фиг. 8







Фиг. 10