



ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

УКРАЇНА

(19) **UA** (11) **68508** (13) **U**
(51) МПК
H03K 3/78 (2006.01)

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: u 2011 11449	(72) Винахідник(и): Коробков Микола Григорович (UA), Коробкова Олена Миколаївна (UA), Рубанов Василь Григорович (UA), Харченко Вячеслав Сергійович (UA)
(22) Дата подання заявки: 28.09.2011	
(24) Дата, з якої є чинними права на корисну модель: 26.03.2012	
(46) Публікація відомостей про видачу патенту: 26.03.2012, Бюл.№ 6	(73) Власник(и): НАЦІОНАЛЬНИЙ АЕРОКОСМІЧНИЙ УНІВЕРСИТЕТ ІМ. М.Є. ЖУКОВСЬКОГО "ХАРКІВСЬКИЙ АВІАЦІЙНИЙ ІНСТИТУТ", вул. Чкалова, 17, м. Харків, 61070 (UA)

(54) ПРОГРАМОВАНІЙ ФОРМУВАЧ ІМПУЛЬСІВ, ТРИВАЛІСТЬ ЯКИХ ВИЗНАЧАЄТЬСЯ ТРИВАЛІСТЮ ВХІДНИХ ІМПУЛЬСІВ В ПЕРЕНАСТРОЮВАНОМУ ДІАПАЗОНІ

(57) Реферат:

Програмований формувач імпульсів, тривалість яких визначається тривалістю вхідних імпульсів в перенастроюваному діапазоні, який містить два двійкові лічильники, перший з них підсумовувальний; другий лічильник реверсивний, налагоджений на режим віднімання, має вхід подачі тактових імпульсів, вхід дозволу синхронного паралельного завантаження і входи подачі завантажуваних даних, вхід дозволу режиму рахування, вхід асинхронної установки у нульовий стан, вихід переповнювання; інвертор; елемент АБО; ланцюжок, що складається з послідовно з'єднаних резистора і конденсатора. Введено порівнювальний пристрій, який має інверсні виходи "менше", "рівно", "більше"; двоадресний мультиплексор; другий інвертор. Перший лічильник доповнено входом синхронної установки у нульовий стан, який з'єднано зі входом подачі управляючих імпульсів і другим входом елемента АБО.

UA 68508 U

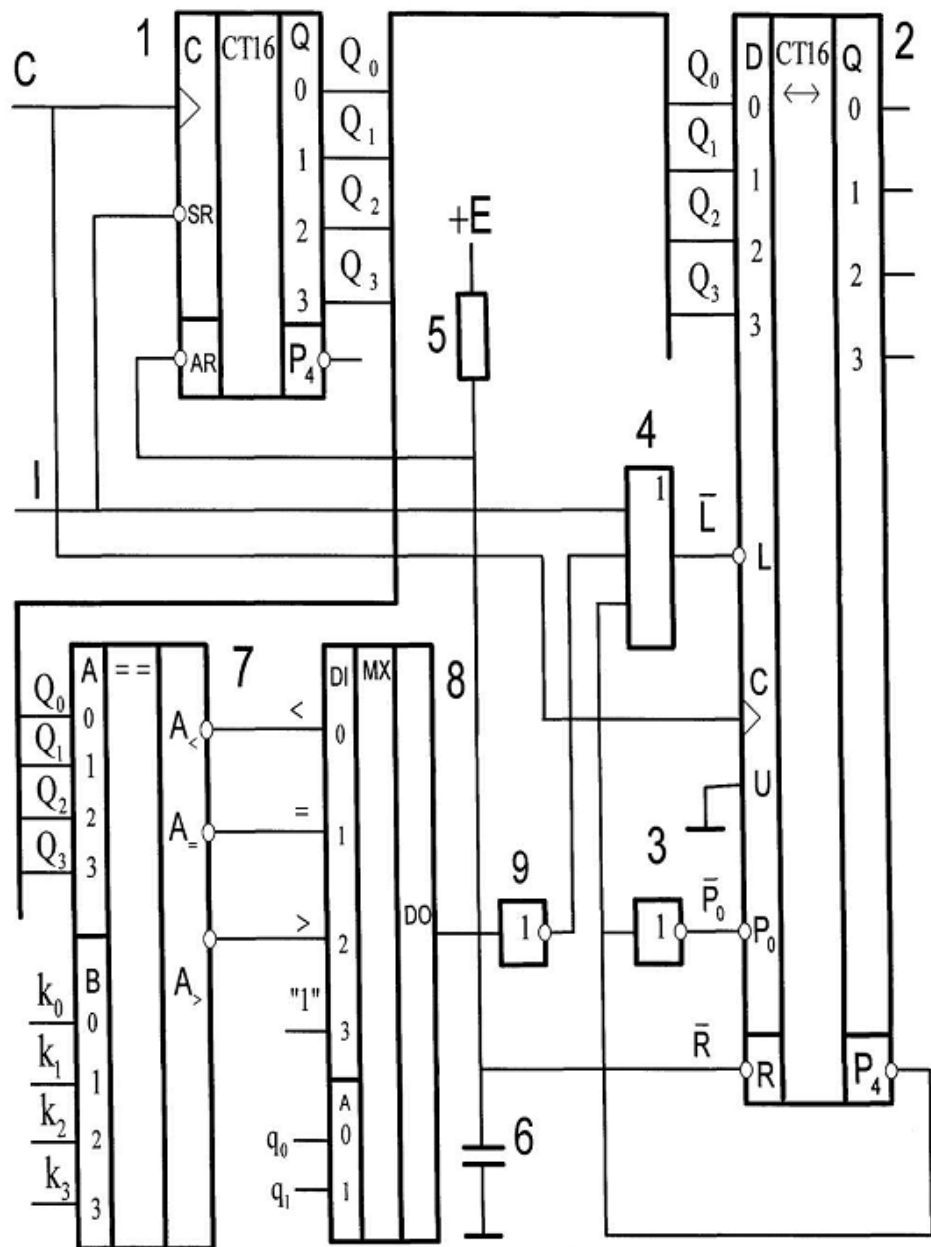


Fig. 1

Корисна модель належить до імпульсної техніки і призначена для програмованого формування імпульсів, тривалість яких визначається тривалістю вхідних імпульсів в перенастроюваному діапазоні.

Відомі формувачі, що містять кварцовий заданий генератор, що працює в безперервному режимі, пристрій синхронізації і вихідний пристрій, що забезпечує формування необхідних імпульсів, часові параметри яких визначаються часовими параметрами імпульсів, що подаються на вхід (Тактовий генератор. Авторське свідоцтво СРСР №307502. - Бюлетень винаходів. №20, 1971; Тактовий генератор. Авторське свідоцтво СРСР №354544. - Бюлетень винаходів. №30, 1972).

Недолік відомих пристроїв - обмежені функціональні можливості, обумовлені налагоджуванням на фіксований режим часових параметрів вихідних імпульсів.

Найбільш близьким за технічною суттю і результатом, що досягається, є програмований формувач імпульсів, тривалість яких визначається тривалістю вхідних імпульсів в перенастроюваному діапазоні (заявка на корисну модель № и201101265 від 04.02.2011), який містить два двійкові лічильники, перший з них підсумовувальний, який має вхід подачі тактових імпульсів, вхід асинхронної установки у нульовий стан; другий лічильник реверсивний, налагоджений на режим віднімання, має вхід подачі тактових імпульсів, вхід дозволу синхронного паралельного завантаження і входи подачі завантажувальних даних, вхід дозволу режиму рахування, вхід асинхронної установки у нульовий стан, вихід переповнювання; інвертор; елемент АБО; ланцюжок, що складається з послідовно з'єднаних резистора і конденсатора, при цьому перший вхід елемента АБО, з'єднано з виходом переповнення другого лічильника, який утворює вихід формувача; вихід елемента АБО з'єднано зі входом дозволу синхронного паралельного завантаження другого лічильника, входом інвертора, вихід якого з'єднано зі входом дозволу режиму лічби другого лічильника; виходи першого лічильника з'єднано з відповідними входами подачі завантажувальних даних другого лічильника; вхід подачі управляючих імпульсів утворює вхід формувача; тактові входи першого та другого лічильників об'єднані про між собою, утворюючи вхід подачі зовнішніх синхронізованих імпульсів.

Недолік відомого пристрою - обмежені функціональні можливості.

У основу корисної моделі поставлено завдання удосконалення.

Поставлене завдання вирішується тим, що в програмований формувач імпульсів, тривалість яких визначається тривалістю вхідних імпульсів в перенастроюваному діапазоні, який містить два двійкові лічильники, перший з них підсумовувальний, який має вхід подачі тактових імпульсів, вхід асинхронної установки у нульовий стан; другий лічильник реверсивний, налагоджений на режим віднімання, має вхід подачі тактових імпульсів, вхід дозволу синхронного паралельного завантаження і входи подачі завантажувальних даних, вхід дозволу режиму рахування, вхід асинхронної установки у нульовий стан, вихід переповнювання; інвертор; елемент АБО; ланцюжок, що складається з послідовно з'єднаних резистора і конденсатора, при цьому перший вхід елемента АБО, з'єднано з виходом переповнення другого лічильника, який утворює вихід формувача; вихід елемента АБО з'єднано зі входом дозволу синхронного паралельного завантаження другого лічильника, входом інвертора, вихід якого з'єднано зі входом дозволу режиму лічби другого лічильника; виходи першого лічильника з'єднано з відповідними входами подачі завантажувальних даних другого лічильника; вхід подачі управляючих імпульсів утворює вхід формувача; тактові входи першого та другого лічильників об'єднані про між собою, утворюючи вхід подачі зовнішніх синхронізованих імпульсів, відповідно до корисної моделі, введено порівнювальний пристрій, який має інверсної виходи «менше», «рівно», «більше»; двоадресний мультиплексор; другий інвертор, а перший лічильник додано входом синхронної установки у нульовий стан, який з'єднано зі входом подачі управляючих імпульсів і другим входом елемента АБО; вихід мультиплексора з'єднано зі входом другого інвертора, вихід якого з'єднано з третім входом елемента АБО; вихід «менше» порівнювального пристрою з'єднано з нульовим входом мультиплексора, вихід «рівно» порівнювального пристрою з'єднано з першим входом мультиплексора, вихід «більше» порівнювального пристрою з'єднано з другим входом мультиплексора, третій вхід мультиплексора з'єднано з рівнем логічної одиниці; загальна точка послідовно сполучених резистора і конденсатора з'єднана зі входами асинхронної установки у нульовий стан першого і другого лічильників; перша група входів порівнювального пристрою з'єднано з відповідними виходами першого лічильника, друга група входів порівнювального пристрою утворюють входи програмування формувача на задану тривалість вихідних імпульсів; адресної входи мультиплексора утворюють входи влаштування формувача на заданий діапазон тривалості імпульсів.

Заявлений формувач має новий склад елементів і нову організацію взаємозв'язків між ними, тобто містить нову сукупність ознак, які забезпечують нові технічні властивості.

Технічний результат, як наслідок цих властивостей - розширення функціональних можливостей і області його застосування за рахунок програмованого формування імпульсів, тривалість яких визначається тривалістю вхідних імпульсів в перенастроюваному діапазоні. На фіг. 1 приведена схема формувача.

Формувач містить два двійкові лічильники 1, 2, лічильник 1 - підсумовувальний, має вхід подачі тактових імпульсів С, вхід синхронної установки у нульовий стан SR, який утворює вхід подачі управляючих імпульсів І, вхід асинхронної установки у нульовий стан AR; лічильник 2 реверсивний, налагоджений на режим віднімання, має вхід подачі тактових імпульсів С, вхід дозволу синхронного паралельного завантаження L і входи подачі завантажуваних даних $D_0 - D_3$, вхід дозволу режиму рахування P_0 , вхід асинхронної установки у нульовий стан R, вихід переповнювання P_4 ; порівнювальний пристрій 7, який має інверсні виходи «менше», «рівно», «більше»; два інвертора 3, 9; двох адресний мультиплексор 8; елемент АБО 4; ланцюжок, що складається з послідовно з'єднаних резистора 5 і конденсатора 6, при цьому загальна точка послідовно сполучених резистора 5 і конденсатора 6 з'єднана зі входами асинхронної установки у нульовий стан лічильників 1, 2; перший вхід елемента АБО 4, вихід якого з'єднано зі входом дозволу синхронного паралельного завантаження лічильника 2, з'єднано з виходом переповнювання P_4 лічильника 2, який утворює вихід формувача F, входом інвертора 3, вихід якого з'єднано зі входом дозволу режиму лічби лічильника 2; вхід синхронної установки у нульовий стан лічильника 1 з'єднано зі входом подачі управляючих імпульсів і другим входом елемента АБО 4; третій вхід елемента АБО 4 з'єднано з виходом інвертора 9, вхід якого з'єднано з виходом мультиплексора 8. Вихід «менше» порівнювального пристрою 7 з'єднано з нульовим входом мультиплексора 8, вихід «рівно» порівнювального пристрою 7 з'єднано з першим входом мультиплексора 8, вихід «більше» порівнювального пристрою 7 з'єднано з другим входом мультиплексора 8, третій вхід мультиплексора 8 з'єднано з рівнем логічної одиниці.

Адресної входи мультиплексора 8 утворюють входи $q_1 q_0$ влаштування формувача на заданий діапазон тривалості імпульсів.

Перша група входів порівнювального пристрою 7 $A_0 - A_3$ з'єднано з відповідними виходами $Q_0 - Q_3$ лічильника 1, друга група входів $B_0 - B_3$ порівнювального пристрою 7 утворюють входи налагодження $k_0 - k_3$ формувача на задану тривалість управляючих імпульсів.

Працює формувач в наступній послідовності. Наявність ланцюжка, що складається із поєднаних послідовно резистора 5 і конденсатора 6, підключеного до шини живлячої напруги +Е, при включенні джерела живлення протягом деякого проміжку часу формує рівень логічного нуля на входах асинхронної установки у нульовий стан лічильників 1, 2.

Після закінчення перехідного процесу, пов'язаного з включенням джерела живлення, обидва лічильники переходять у нульовий стан і до тих пір, поки значення вхідного сигналу $I = 0$ надходження тактових імпульсів (С) ніяких змін в стані лічильників не викликає. Надходження імпульсу $I = 1$ забезпечує перехід лічильника 1 в режим лічби, другий - залишається в режим зберігання, оскільки сигнали на його вході дозволу завантаження (L) і на вході дозволу лічби (P_0) неактивні (рівні 1).

До тих пір поки значення вхідного сигналу $I = 1$ надходження кожного тактового імпульсу веде до збільшення вмісту лічильника 1 на одиницю, вміст лічильника 2 залишається незмінним. Вміст лічильника 1 надходить на перші входи порівнювального пристрою 7, на другі входи якого подається настроювальне слово $K = k_3 k_2 k_1 k_0$.

Після закінчення дії управляючого імпульсу нульове значення його поступає на вхід елемента АБО 4, на другий вхід елемента АБО 4 надходить нульове значення сигналу з виходу переповнення лічильника 2 і з виходу інвертора 9, значення сигналу на виході якого залежить від значення адресного слова $q_1 q_0$ і від значення сигналу на виході порівнювального пристрою 7, яке, в свою чергу, залежить від стану лічильника 1, яке визначається тривалістю вхідного управляючого імпульсу.

Якщо значення адресного слова $q_1 q_0 = 0$, а зміст ($Q_0 - Q_3$) лічильника 1 менше значення $k_3 k_2 k_1 k_0$, значення сигналу $\overline{A}_<$ на виході порівнювального пристрою 7 і на виході мультиплексора 8 дорівнює 0, а на виході інвертора 9 і на вході дозволу завантаження (L) лічильника 2 дорівнює 1, тоді з приходом чергового тактового імпульсу лічильник 1 перейде у нульовий стан, нульовий стан лічильника 2 не зміниться, тобто формувач повернеться в початковий стан, не змінюючи нульового значення сигналу на виході.

Якщо значення $q_1 q_0 = 00$, а зміст ($Q_0 - Q_3$) лічильника 1 більше або рівно значенню настроювального слова, значення сигналу на виході порівнювального пристрою 7 і на виході

мультиплексора 8 дорівнює 1, а на виході інвертора 9 і на вході дозволу завантаження лічильника 2 дорівнює 0.

Наявність активного сигналу на вході дозволу завантаження (L) лічильника 2 призведе до того, що з приходом тактового імпульсу вміст лічильника 1, що визначає тривалість вхідного імпульсу, буде додано в лічильник 2, в результаті чого сигнал на виході перенесення його (тобто на виході F формувача) стане рівним одиниці, формуючи одиницю на вході дозволу завантаження і 0 на вході дозволу рахунку, тобто лічильник 2 переходить в режим лічби, а лічильник 1 переходить у нульовий стан.

При надходженні наступних тактових імпульсів вміст лічильника 1 залишається незмінним, рівним 0, а вміст лічильника 2 зменшується на одиницю. Значення сигналу на виході F залишається рівними 1 до тих пір, поки зміст його не стане рівним 0, тобто на виході формуються імпульси, тривалість яких більше або дорівнює значенню $(k_3k_2k_1k_0)T$.

Якщо значення адресного слова q , $q_0 = 01$, а зміст $(Q_0 - Q_3)$ лічильника 1 рівно значенню $k_3k_2k_1k_0$, значення сигналу $\overline{A} =$ на виході порівнювального пристрою 7 і на виході мультиплексора 8 дорівнює 0, а на виході інвертора 9 і на вході дозволу завантаження (L) лічильника 2 дорівнює 1, тоді з приходом чергового тактового імпульсу лічильник 1 перейде у нульовий стан, нульовий стан лічильника 2 не зміниться, тобто формувач повернеться в початковий стан, не змінюючи нульового значення сигналу на виході.

Якщо значення q_1 $q_0 = 01$, а зміст $(Q_0 - Q_3)$ лічильника 1 більше або менше значення настроювального слова, значення сигналу на виході порівнювального пристрою 7 і на виході мультиплексора 8 дорівнює 1, а на виході інвертора 9 і на вході дозволу завантаження лічильника 2 дорівнює 0.

Наявність активного сигналу на вході дозволу завантаження (L) лічильника 2 призведе до того, що з приходом тактового імпульсу вміст лічильника 1, що визначає тривалість вхідного імпульсу, буде додано в лічильник 2, в результаті чого сигнал на виході перенесення його (тобто на виході F формувача) стане рівним одиниці, формуючи одиницю на вході дозволу завантаження і 0 на вході дозволу рахунку, тобто лічильник 2 переходить в режим лічби, а лічильник 1 переходить у нульовий стан.

При надходженні наступних тактових імпульсів вміст лічильника 1 залишається незмінним, рівним 0, а вміст лічильника 2 зменшується на одиницю. Значення сигналу на виході перенесення лічильника 2 (F) залишається рівними 1 до тих пір, поки зміст його не стане рівним 0, тобто на виході формуються імпульси, тривалість яких більше або менше значення $(k_3k_2k_1k_0)T$.

Якщо значення q_1 $q_0 = 10$, а зміст $(Q_0 - Q_3)$ лічильника 1 більше значення $k_3k_2k_1k_0$, значення сигналу $\overline{A} <$ на виході порівнювального пристрою 7 і на виході мультиплексора 8 дорівнює 0, а на виході інвертора 9 і на вході дозволу завантаження (L) лічильника 2 дорівнює 1, тоді з приходом чергового тактового імпульсу лічильник 1 перейде у нульовий стан, нульовий стан лічильника 2 не зміниться, тобто формувач повернеться в початковий стан, не змінюючи нульового значення сигналу на виході.

Якщо значення q_1 $q_0 = 10$, а зміст $(Q_0 - Q_3)$ лічильника 1 менше або рівно значенню $k_3k_2k_1k_0$, значення сигналу $\overline{A} <$ на виході порівнювального пристрою 7 і на виході мультиплексора 8 дорівнює 1, а на виході інвертора 9, тобто на вході дозволу завантаження (L) лічильника 2 дорівнює 0.

Наявність активного сигналу на вході дозволу завантаження (L) лічильника 2 призведе до того, що з приходом тактового імпульсу вміст лічильника 1, що визначає тривалість вхідного імпульсу, буде додано в лічильник 2, в результаті чого сигнал на виході перенесення його (тобто на виході F формувача) стане рівним одиниці, формуючи одиницю на вході дозволу завантаження і 0 на вході дозволу рахунку, тобто лічильник 2 переходить в режим лічби, а лічильник 1 переходить у нульовий стан.

При надходженні наступних тактових імпульсів вміст лічильника 1 залишається незмінним, рівним 0, а вміст лічильника 2 зменшується на одиницю. Значення сигналу на виході перенесення лічильника 2 (F) залишається рівними 1 до тих пір, поки зміст його не стане рівним 0, тобто на виході формуються імпульси, тривалість яких менше, або рівно значенню $(k_3k_2k_1k_0)T$.

Якщо значення адресного слова q_1 $q_0 = 11$, значення сигналу на виході мультиплексора 8 дорівнює 1, незалежно від змісту лічильника 1, а на виході інвертора 9 і вході дозволу завантаження другого лічильника 2 дорівнює 0. В такому випадку на виході формуються імпульси, які повторюють вхідні, з затримкою, рівною тривалості відповідних вхідних імпульсів.

На фіг. 2 приведено епюри, що ілюструють роботу формувача, для усіх варіантів діапазону, які визначаються значенням адресного слова $q_1 q_0$ і значенням настроювального слова $k_3 k_2 k_1 k_0 = 0011$.

- 5 Таким чином, виявлення управляючих імпульсів з тривалістю в вибраному діапазоні з послідовним дублюванням їх на виході, розширює область використання і функціональні можливості формувача.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

- 10 Програмований формувач імпульсів, тривалість яких визначається тривалістю вхідних імпульсів в перенастроюваному діапазоні, який містить два двійкові лічильники, перший з них підсумовувальний, який має вхід подачі тактових імпульсів, вхід асинхронної установки у нульовий стан; другий лічильник реверсивний, налагоджений на режим віднімання, має вхід подачі тактових імпульсів, вхід дозволу синхронного паралельного завантаження і входи подачі
- 15 завантажуваних даних, вхід дозволу режиму рахування, вхід асинхронної установки у нульовий стан, вихід переповнювання; інвертор; елемент АБО; ланцюжок, що складається з послідовно з'єднаних резистора і конденсатора, при цьому перший вхід елемента АБО з'єднано з виходом переповнення другого лічильника, який утворює вихід формувача; вихід елемента АБО з'єднано зі входом дозволу синхронного паралельного завантаження другого лічильника, входом
- 20 інвертора, вихід якого з'єднано зі входом дозволу режиму лічби другого лічильника; виходи першого лічильника з'єднано з відповідними входами подачі завантажуваних даних другого лічильника; вхід подачі управляючих імпульсів утворює вхід формувача; тактові входи першого та другого лічильників об'єднані проміж собою, утворюючи вхід подачі зовнішніх синхронізувальних імпульсів, який **відрізняється** тим, що в нього введено порівнювальний
- 25 пристрій, який має інверсні виходи "менше", "рівно", "більше"; двоадресний мультиплексор; другий інвертор, а перший лічильник доповнено входом синхронної установки у нульовий стан, який з'єднано зі входом подачі управляючих імпульсів і другим входом елемента АБО; вихід мультиплексора з'єднано зі входом другого інвертора, вихід якого з'єднано з третім входом елемента АБО; вихід "менше" порівнювального пристрою з'єднано з нульовим входом
- 30 мультиплексора, вихід "рівно" порівнювального пристрою з'єднано з першим входом мультиплексора, вихід "більше" порівнювального пристрою з'єднано з другим входом мультиплексора, третій вхід мультиплексора з'єднано з рівнем логічної одиниці; загальна точка послідовно сполучених резистора і конденсатора з'єднана зі входами асинхронної установки у нульовий стан першого і другого лічильників; перша група входів порівнювального пристрою
- 35 з'єднана з відповідними виходами першого лічильника, друга група входів порівнювального пристрою утворює входи програмування формувача на задану тривалість вихідних імпульсів, адресні входи мультиплексора утворюють входи налаштування формувача на заданий діапазон тривалості імпульсів.

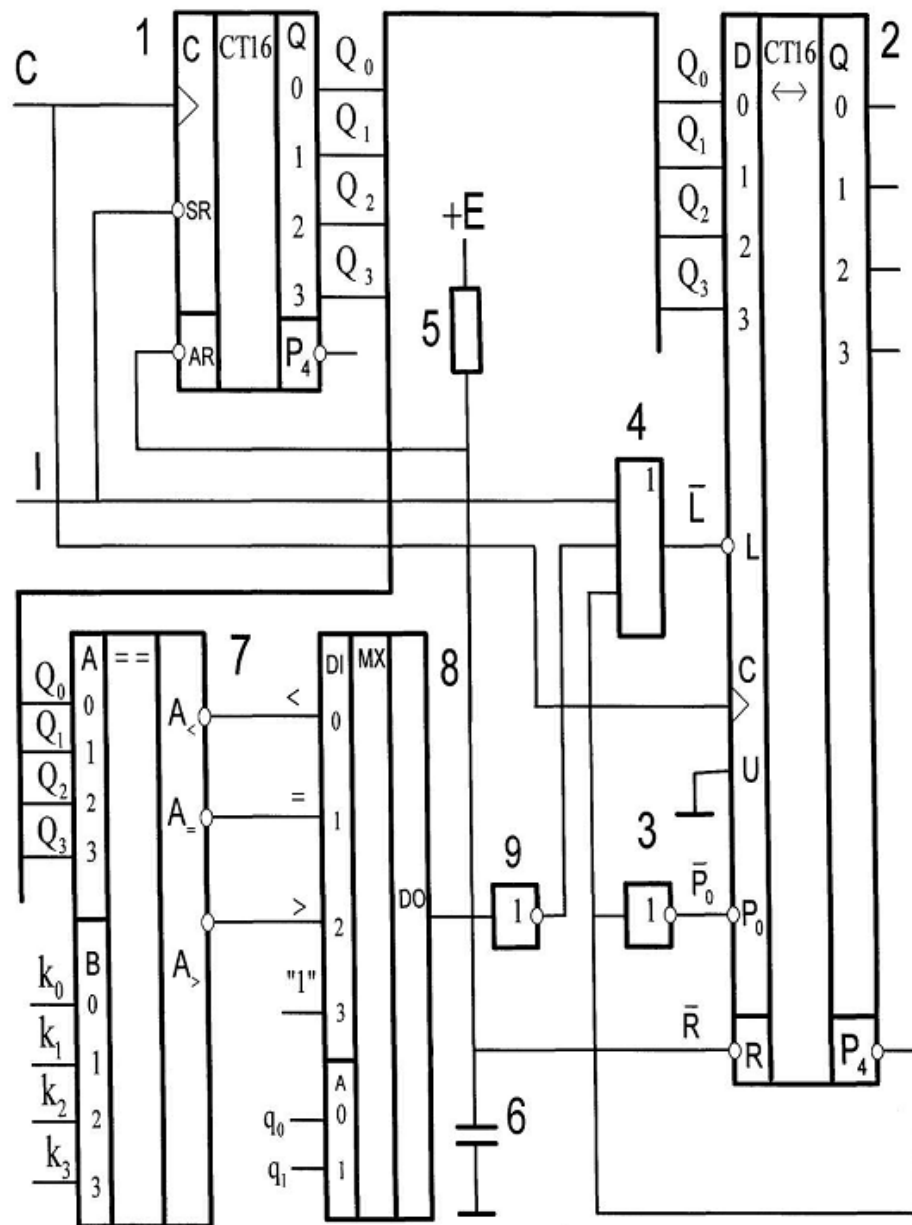
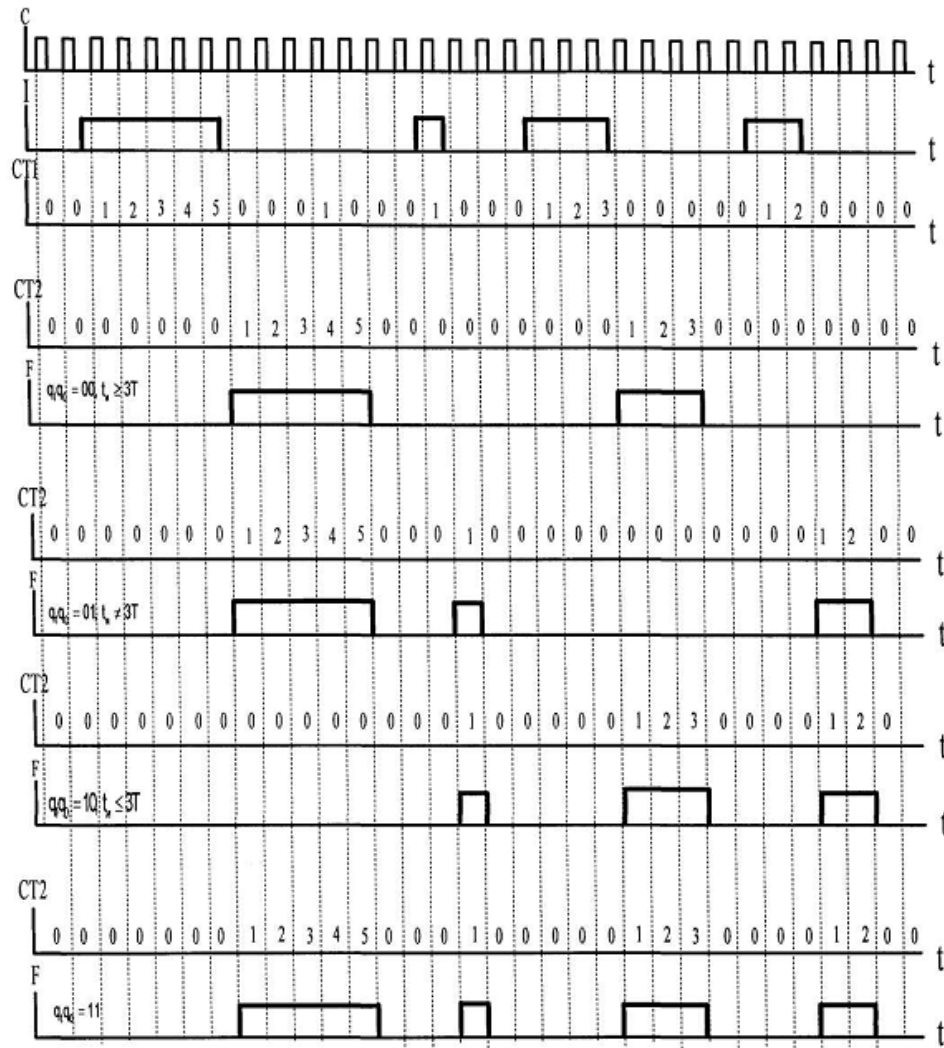


Fig. 1



Фиг. 2