



МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

УКРАЇНА

(19) UA

(11) 114985

(13) C2

(51) МПК

H03K 3/78 (2006.01)

(12) ОПИС ДО ПАТЕНТУ НА ВИНАХІД

(21) Номер заявки: а 2016 05778

(22) Дата подання заявки: 30.05.2016

(24) Дата, з якої є чинними
права на винахід: 28.08.2017

(41) Публікація відомостей
про заяву: 10.01.2017, Бюл.№ 1

(46) Публікація відомостей
про видачу патенту: 28.08.2017, Бюл.№ 16

(72) Винахідник(и):

Коробков Микола Григорович (UA),
Коробкова Олена Миколаївна (UA),
Рубанов Васілій Грігор'євич (RU),
Харченко Вячеслав Сергійович (UA)

(73) Власник(и):

НАЦІОНАЛЬНИЙ АЕРОКОСМІЧНИЙ
УНІВЕРСИТЕТ ІМ. М.Є. ЖУКОВСЬКОГО
"ХАРКІВСЬКИЙ АВІАЦІЙНИЙ ІНСТИТУТ",
вул. Чкалова, 17, м. Харків, 61070 (UA)

(56) Перелік документів, взятих до уваги
експертизою:

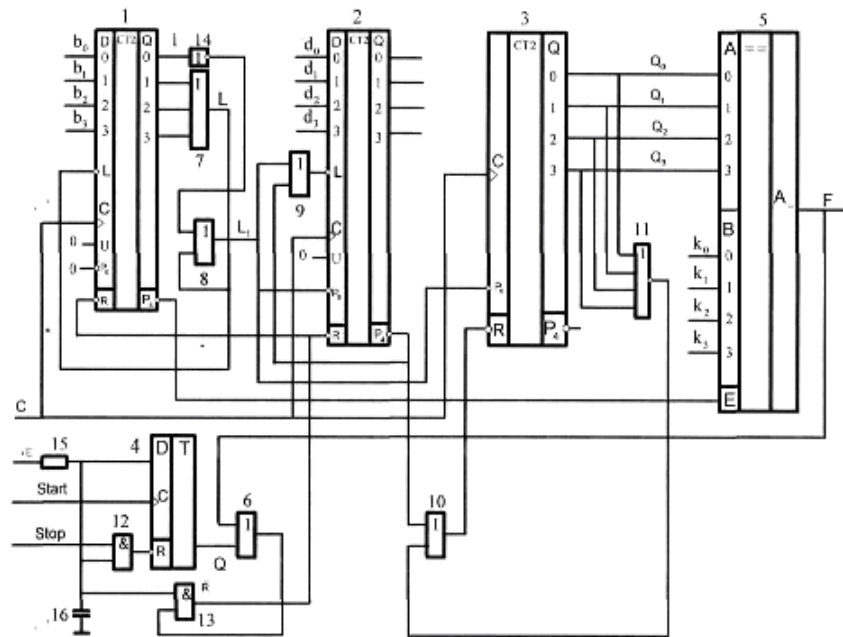
UA 62519 U, 25.08.2011
UA 62520 U, 25.08.2011
UA 62522 U, 25.08.2011
UA 106801 C2, 10.10.2014
UA 106542 C2, 10.09.2014
SU 1272480 A1, 23.11.1986
SU 1480102 A1, 23.11.1986
RU 2169988 C1, 27.06.2001
US 5093844 A, 03.03.1992
CN 203675065 U, 25.06.2014
DE 3920948 A1, 07.03.1991

(54) ФОРМУВАЧ ПЕРІОДИЧНОЇ ПОСЛІДОВНОСТІ ІМПУЛЬСІВ З ПРОГРАМОВАНОЮ ТРИВАЛІСТЮ, ШПАРУВАТІСТЮ І ЗАТРИМКОЮ ПОЧАТКУ ФОРМУВАННЯ ВІДНОСНО СТАРТОВОГО ІМПУЛЬСУ

(57) Реферат:

Формувач періодичної послідовності імпульсів з програмованою тривалістю, шпаруватістю і затримкою початку формування відносно стартового імпульсу, належить до імпульсної, обчислювальної і вимірювальної техніки. Винахід містить: перший і другий реверсивні двійкові лічильники, налагоджені на режим віднімання, що має вхід дозволу режиму синхронного паралельного завантаження і входи завантаження; значення сигналів на входах завантаження першого лічильника визначають тривалість імпульсів на виході; значення сигналів на входах завантаження другого лічильника визначають тривалість паузи між імпульсами на виході; підсумовувальний (третій) лічильник; компаратор, перша група входів якого з'єднана з виходами третього лічильника, а значення сигналів на входах другої групи визначають тривалість затримки початку формування; стартоостопний пристрій, що містить синхронний D-тригер зі входом асинхронної установки у нульовий стан, який забезпечує запуск і зупинку формування імпульсів на виході. Винахід поширює області застосування формувача і його функціональних можливостей.

UA 114985 C2



Фиг. 1

Винахід належить до імпульсної техніки і призначено для формування періодичної послідовності імпульсів з програмованою тривалістю, шпаруватістю і затримкою початку формування відносно стартового імпульсу.

Відомі формувачі, що містять кварцовий генератор, який працює в безперервному режимі, пристрій синхронізації і вихідний пристрій, що забезпечує формування необхідних імпульсів, часові параметри яких визначаються часовими параметрами імпульсів, що подаються на вхід (Тактовий генератор. Авторське свідоцтво СРСР № 307502. - Бюлетень винаходів. № 20, 1971; Тактовий генератор. Авторське свідоцтво СРСР № 354544. - Бюлетень винаходів. № 30, 1972).

Недолік відомих пристроїв обмежені функціональні можливості, обумовлені налагоджуванням на фіксований режим часових параметрів вихідних імпульсів.

Відомі формувачі періодичної послідовності імпульсів з програмованою тривалістю і фіксованою шпаруватістю (патенти України на корисну модель, 61886, 62517, 62520, 62522, 62525). Недоліком пристроїв є складність структури, технології їх виготовлення і, як наслідок, висока споживана потужність, висока вартість, які обумовлені необхідністю використання двох реверсивних двійкових лічильників, а також двійкового суматора.

Найбільш близьким за технічною суттю і результатом, що досягається, є формувач періодичної послідовності імпульсів з програмованою тривалістю, шпаруватістю і затримкою початку формування відносно стартового імпульсу (патент України на корисну модель 62519), що містить: синхронний D-тригер зі входом асинхронної установки у нульовий стан; перший і другий реверсивні двійкові лічильники, налагоджені на режим віднімання, що мають вхід подачі тактових імпульсів, вхід дозволу режиму лічби, вхід асинхронної установки у нульовий стан, вихід переповнювання, вхід дозволу режиму синхронного паралельного завантаження і входи завантаження; інвертор; перший і другий елементи АБО; перший і другий елементи І; ланцюжок, що складається з послідовно з'єднаних резистора і конденсатора, при цьому, вихід переповнювання першого лічильника з'єднано зі входом інвертора; загальна точка послідовно сполучених резистора і конденсатора з'єднана з інформаційним входом D-тригера, зі входами першого і другого елементів І; другий вхід першого елемента І утворює вхід подачі імпульсів зупинки формування вихідних імпульсів; вихід першого елемента І з'єднано зі входом асинхронної установки D-тригера у нульовий стан; вихід D-тригера з'єднано з першим входом першого елемента АБО, вихід якого з'єднано з другим входом другого елемента І; вихід другого елемента І з'єднано зі входом асинхронної установки лічильників у нульовий стан; тактові входи лічильників утворюють вхід формувача - вхід подачі періодичної послідовності імпульсів з виходу зовнішнього генератора; тактовий вхід D-тригера утворює вхід подачі імпульсів запуску; входи паралельного завантаження першого лічильника, утворюють входи програмування формувача на задану тривалість вихідних імпульсів.

Недолік відомого пристрою обмежені функціональні можливості.

В основу винаходу поставлено задачу удосконалення формувача періодичної послідовності імпульсів з програмованою тривалістю, шпаруватістю і затримкою початку формування відносно стартового імпульсу шляхом введення нового складу елементів і нової організації взаємних з'єднань між ними.

Поставлена задача вирішується тим, що в формувач періодичної послідовності імпульсів з програмованою тривалістю, шпаруватістю і затримкою початку формування відносно стартового імпульсу, що містить: синхронний D-тригер зі входом асинхронної установки у нульовий стан; перший і другий реверсивні двійкові лічильники, налагоджені на режим віднімання, що мають вхід подачі тактових імпульсів, вхід дозволу режиму лічби, вхід асинхронної установки у нульовий стан, вихід переповнювання, вхід дозволу режиму синхронного паралельного завантаження і входи завантаження; інвертор; перший і другий елементи АБО; перший і другий двовходові елементи І; ланцюжок, що складається з послідовно з'єднаних резистора і конденсатора, при цьому загальна точка послідовно сполучених резистора і конденсатора з'єднана з інформаційним входом D-тригера, зі входами першого і другого елементів І; другий вхід першого елемента І утворює вхід подачі імпульсів зупинки формування вихідних імпульсів; вихід першого елемента І з'єднано зі входом асинхронної установки D-тригера у нульовий стан; вихід D-тригера з'єднано з першим входом першого елемента АБО, вихід якого з'єднано з другим входом другого елемента І; вихід другого елемента І з'єднано зі входом асинхронної установки лічильників у нульовий стан; тактові входи лічильників утворюють вхід формувача - вхід подачі періодичної послідовності імпульсів з виходу зовнішнього генератора; тактовий вхід D-тригера утворює вхід подачі імпульсів запуску; входи паралельного завантаження першого лічильника, утворюють входи програмування формувача на задану тривалість вихідних імпульсів, відповідно до винаходу введено: підсумовувальний лічильник зі входом дозволу режиму лічби, входом асинхронної установки у

нульовий стан, тактовим входом; компаратор зі входом дозволу сигналу на виході; третій, четвертий і п'ятий елементи АБО; елемент АБО-НІ, при цьому, вихід першого розряду першого лічильника з'єднано зі входом інвертора, вихід якого з'єднано з першим входом третього елемента АБО; виходи другого, третього і четвертого розрядів першого лічильника з'єднано зі входами другого елемента АБО, вихід якого з'єднано зі входом дозволу режиму синхронного паралельного завантаження першого лічильника і з другим входом третього елемента АБО; вихід третього елемента АБО з'єднано зі входом дозволу режиму лічби другого і третього лічильників і першим входом четвертого елемента АБО, вихід якого з'єднано зі входом дозволу режиму синхронного паралельного завантаження другого лічильника; другий вхід четвертого елемента АБО з'єднано з виходом переповнення другого лічильника і першим входом п'ятого елемента АБО, вихід якого з'єднано зі входом асинхронної установки у нульовий стан третього лічильника; другий вхід п'ятого елемента АБО з'єднано з виходом чотиривходового елемента АБО-НІ, входи якого з'єднано з виходами третього лічильника і першою групою входів компаратора, вихід якого утворює вихід формувача; друга група входів компаратора утворює входи програмування формувача на задану затримку початку формування імпульсів з на виході формувача; вхід дозволу сигналу на виході компаратора з'єднано з виходом переповнення першого лічильника; входи паралельного завантаження другого лічильника утворюють входи програмування формувача на задану шпаруватість імпульсів на виході; тактовий вхід третього лічильника з'єднано зі входом формувача.

Заявлений формувач має новий склад елементів і нову організацію взаємозв'язків між ними, тобто містить нову сукупність ознак, які забезпечують нові технічні властивості.

На фіг. 1 наведена принципова схема формувача.

Формувач містить: перший (1) і другий (2) реверсивні двійкової лічильники, налагоджені на режим віднімання, які мають вхід подачі тактових імпульсів С, вхід налагодження на режим підсумовування/віднімання U, вхід дозволу синхронного паралельного завантаження L і входи подачі даних D₀-D₃, вхід дозволу лічби P₀, вхід асинхронної установки у нульовий стан R, вихід переповнювання P₄; підсумувувальний лічильник (3) зі входом дозволу режиму лічби, входом асинхронної установки у нульовий стан, тактовим входом; синхронний D-тригер (4) зі входом асинхронної установки у нульовий стан; компаратор (5) зі входом дозволу (E) сигналу на виході; перший (6), другий (7), третій (8), четвертий (9) і п'ятий (10) елементи АБО; елемент АБО-НІ (11); перший (12) і другий (13) елементи І; інвертор (14); ланцюжок, що складається з послідовно з'єднаних резистора (15) і конденсатора (16), підключеного до джерела живлення (+E).

Загальна точка послідовно сполучених резистора 15 і конденсатора 16 з'єднана з інформаційним входом тригера 4, зі входами елементів 12, 13. Другий вхід елемента 12 утворює вхід подачі імпульсів зупинки (Stop) формування імпульсів на виході формувача. Вихід елемента 12 з'єднано зі входом асинхронної установки D-тригера у нульовий стан. Вихід D-тригера (Q) з'єднано з першим входом елемента 6, вихід якого з'єднано з другим входом елемента 13. Вихід елемента 13 з'єднано зі входом асинхронної установки у нульовий стан лічильників 1, 2. Вихід першого розряду (Q₀) лічильника 1 з'єднано зі входом інвертора, вихід якого з'єднано з першим входом елемента 8. Виходи другого (Q₁) третього (Q₂) і четвертого (Q₃) розрядів лічильника 1 з'єднано зі входами елемента 7, вихід якого з'єднано зі входом дозволу режиму синхронного паралельного завантаження лічильника 1 і з другим входом елемента 8. Вихід переповнення лічильника 1 з'єднано зі входом (E) дозволу сигналу на виході компаратора 5. Вихід елемента 7 з'єднано зі входом дозволу режиму лічби P₀ лічильників 2, 3 і першим входом елемента 9, вихід якого з'єднано зі входом L дозволу режиму синхронного паралельного завантаження лічильника 2. Другий вхід елемента 9 з'єднано з виходом переповнення лічильника 2 і першим входом елемента 10, вихід якого з'єднано зі входом асинхронної установки у нульовий стан лічильника 3. Другий вхід елемента 10 з'єднано з виходом чотиривходового елемента АБО-НІ 11, входи якого з'єднано з виходами Q₀, Q₁, Q₂, Q₃ лічильника 3 і першою групою входів (A₀, A₁, A₂, A₃) компаратора 5, вихід якого утворює вихід формувача F. Друга група входів компаратора (B₀, B₁, B₂, B₃) утворює входи (k₀, k₁, k₂, k₃) програмування формувача на задану затримку (t₃) початку формування імпульсів на виході формувача. Входи паралельного завантаження (D₀, D₁, D₂, D₃) лічильника 1 утворюють входи b₀, b₁, b₂, b₃ програмування формувача на задану тривалість імпульсів на виході. Входи паралельного завантаження (D₀, D₁, D₂, D₃) лічильника 2 утворюють входи d₀, d₁, d₂, d₃ програмування формувача на задану шпаруватість імпульсів на виході. З'єднаної тактової входи лічильників утворюють вхід формувача - вхід подачі періодичної послідовності імпульсів С з виходу зовнішнього генератора. Тактовий вхід С тригера 4 утворює вхід запуску (Start) формування вихідних імпульсів.

Працює формувач в наступній послідовності.

Наявність ланцюжка, що складається із поєднаних послідовно резистора 15 і конденсатора 16, підключеного до шини живлячої напруги +E, при включенні джерела живлення протягом деякого проміжку часу формує рівень логічного нуля на входах елементів 12 та 13, забезпечуючи формування рівня логічного нуля на їхніх виходах, приєднаних до входів R лічильників 1, 2. Після закінчення перехідного процесу, пов'язаного з включенням джерела живлення, тригери і лічильники 1, 2, 3 переходять у нульовий стан, формуючи рівень логічного нуля на прямих виходах і на виходах переповнювання P_4 лічильників 1, 2, на виході елемента 7, на вході дозволу синхронного завантаження лічильника 1, одиничне значення на виході інвертора 13, на виходах елементів 9, 10. Нульове значення з виходу переповнення лічильника 1, яке надходить на вхід E компаратора, формує нульове значення на його виході (на виході формувача), що веде до формування рівня логічного нуля на виході елемента 6, який з'єднаний зі входом елемента 13, що забезпечує підтвердження рівня логічного нуля на його виході і по закінченню перехідного процесу, пов'язаного із зарядом конденсатора 16, формуючи рівень логічного нуля на входах R асинхронної установки у нульовий стан лічильників. Оскільки режим асинхронної установки у нульовий стан має пріоритет відносно до всіх останніх режимів, то доти, поки на вході елемента 13 (а отже і на його виході) зберігатиметься рівень нуля, нульовий стан лічильників і нульове значення на виході формувача залишатиметься незмінним.

Під час вступу імпульсу запуску (Start) на вхід C тригера 4 по його фронту тригер переходить в одиничний стан ($Q=1$), формуючи рівень логічної одиниці на виході елемента 6, а отже на вході та виході елемента 13, що забезпечує рівень логічної одиниці на входах R лічильників, знімаючи блокування нульового значення, у результаті чого лічильник 1 переходить у режим готовності до прийому інформації зі входів D_0 - D_3 .

І тоді під час вступу першого (після закінчення перехідного процесу, пов'язаного із зняттям блокування) тактового імпульсу C по його фронту відбувається паралельне завантаження лічильника 1 значеннями сигналів $b_3b_2b_1b_0$, які подаються на відповідні входи D_3 - D_0 , що веде до формування одиничного значення на виході переповнення лічильника 1 (дозволу значення сигналу на виході формувача), одиничного значення на виході елемента 7, до заборони режиму завантаження і дозволу режиму лічби (віднімання) лічильника 1. Оскільки нульове значення на виходах елементів 8, 9 залишилось незмінним, то нульовий стан лічильників 2, 3 залишається незмінним. Значення сигналу F на виході формувача залежить від результату порівняння значень $A=Q_3Q_2Q_1Q_0$ і $B=k_0k_1k_2k_3$. Якщо $A=B$, на виході формується рівень логічної одиниці, у протилежному випадку - рівень логічного нуля.

Під час вступу наступного і подальших тактових імпульсів зміст лічильника 1 буде зменшуватиметься, а нульовий стан лічильників 2, 3 і значення сигналу F залишається незмінним доти, поки зміст лічильника 1 не стане рівним 0001. У результаті цього переходу на виходах елементів 7, 8, 9, на входах L лічильників 1, 2 і на вході P_0 лічильника 3 формується рівень логічного нуля, що веде до переходу лічильника 1, 2 в режим завантаження, а лічильника 3 - в режим лічби, і тоді під час вступу наступного тактового імпульсу по його фронту відбувається паралельне завантаження лічильника 1 значеннями сигналів $B=b_3b_2b_1b_0$.

На виході переповнення лічильника 1 формується рівень логічної одиниці, що веде до переходу його в режим лічби. Відбувається паралельне завантаження лічильника 2 значеннями сигналів $D=d_3d_2d_1d_0$, які подаються на їх входи. Лічильник 3 переходить у стан 0001.

І знову значення сигналу F на виході формувача залежить від результату порівняння значень $A=Q_3Q_2Q_1Q_0$ і $B=k_3k_2k_1k_0$. Якщо $A=B$, на виході формується рівень логічної одиниці, у протилежному випадку - рівень нуля.

Під час вступу подальших тактових імпульсів процеси аналогічні (проілюстровано на графах переходів - фіг. 2 і на часових діаграмах - фіг. 3).

Таким чином, після закінчення перехідного процесу, пов'язаного із зняттям блокування, під час вступу на вхід C формувача послідовності імпульсів з періодом T на виході формувача генерується періодична послідовність імпульсів з програмованою шпаруватістю, яка визначається значенням управляючого слова $D=d_3d_2d_1d_0$ (дорівнює $D+1$), програмованою тривалістю імпульсів (t_n), яка визначається значенням управляючого слова $B=b_3b_2b_1b_0$: $t_n=B$, і затримкою (t_3) початку формування відносно стартового імпульсу, значення якої визначається значенням управляючого слова $K=k_3k_2k_1k_0$: $BKT < t_3 < (BK+1)T$.

Зупинка процесу формування послідовності імпульсів на виході формувача здійснюється подачею імпульсу, відповідного рівню логічного нуля, на вхід зупинки (Stop), який формує нульовий рівень сигналу на вході R асинхронної установки D-тригера 5, що призводить до переходу його у нульовий стан ($Q=0$).

Імпульс Stop, як правило, асинхронний відносно до імпульсів зовнішнього генератора і до стану лічильників.

Якщо у момент вступу першого тактового імпульсу після подачі імпульсу Stop лічильник 3 знаходитиметься у стані, відмінному від $k_3k_2k_1k_0$ ($F=0$), то при переході тригера 4 у нульовий стан ($Q=0$) на обох входах елемента 6 і його виході буде сформований рівень логічного нуля, обумовлюючи рівень нуля на вході та виході елемента 13 (на входах установки у нульовий стан лічильників 1, 2, 3), що призведе до припинення процесу генерації.

Якщо у момент вступу другий лічильник знаходитиметься у стані, який дорівнює $k_3k_2k_1k_0$ ($F=T$), яке характеризується рівнем логічної одиниці на виході елемента 5 з'єднаного зі входом елемента 6, обумовлюючи рівень логічної одиниці на його виході, приєднаного до входу елемента 13, припинення генерації не станеться, оскільки на другому вході цього елемента також рівень логічної одиниці, визначуваний напругою на конденсаторі 16, який зарядився при включенні джерела живлення, то на виході елемента 13, а отже, і на входах R лічильників 1 і 2 буде рівень логічної одиниці. Звідси витікає, що у момент вступу імпульсу Stop припинення генерації не станеться, обумовлюючи тим самим запобігання спотворенню останнього імпульсу у вихідній послідовності. І тільки зі вступом подальших тактових імпульсів, коли відбуватиметься перехід лічильника 2 у нульовий стан, лічильника 3 у наступний стан, на виході елемента 10 буде сформований рівень логічного 0, лічильник 3 переходить у нульовий стан, що веде до формування логічного 0 на виході компаратора і на виході елемента 6, обумовлюючи рівень 0 на вході та виході елемента 13, що приведе до переходу лічильника 1 у нульовий стан і його блокування, а отже, до припинення процесу генерації. Зі вступом наступного імпульсу запуску усі процеси повторюються.

На фіг. 2 приведений граф переходів формувача, що складається з трьох кілець (нижнє кільце - граф переходів лічильника 1, друге кільце - граф переходів лічильника 2, третє кільце - граф переходів лічильника 3, четверте кільце - значення сигналу на виході формувача) із загальною вершиною, відповідною нульовому стану лічильників, а на фіг. 3 - часові діаграми, що пояснюють роботу для варіанта програмування $B=3$, визначаючого параметри вихідної послідовності імпульсів - тривалість імпульсів дорівнює $3T$, $D=6$ визначаючого тривалість паузи між імпульсами, $K=3$, визначаючого затримку початку формування імпульсів $9T < t_3 < 10T$.

На відміну від відомого пристрою формування періодичної послідовності імпульсів з програмованою тривалістю, шпаруватістю і затримкою початку формування відносно стартового імпульсу, поширює область застосування формувача і його функціональні можливості.

35 ФОРМУЛА ВИНАХОДУ

Формувач періодичної послідовності імпульсів з програмованою тривалістю, шпаруватістю і затримкою початку формування відносно стартового імпульсу, що містить: синхронний D-тригер зі входом асинхронної установки у нульовий стан; перший і другий реверсивні двійкові лічильники, налагоджені на режим віднімання, що мають вхід подачі тактових імпульсів, вхід дозволу режиму лічби, вхід асинхронної установки у нульовий стан, вихід переповнювання, вхід дозволу режиму синхронного паралельного завантаження і входи завантаження; інвертор; перший і другий елементи АБО; перший і другий двовходові елементи І; ланцюжок, що складається з послідовно з'єднаних резистора і конденсатора, при цьому, загальна точка послідовно сполучених резистора і конденсатора з'єднана з інформаційним входом D-тригера, зі входами першого і другого елементів І; другий вхід першого елемента І утворює вхід подачі імпульсів зупинки формування вихідних імпульсів; вихід першого елемента І з'єднано зі входом асинхронної установки D-тригера у нульовий стан; вихід D-тригера з'єднано з першим входом першого елемента АБО, вихід якого з'єднано з другим входом другого елемента І; вихід другого елемента І з'єднано зі входом асинхронної установки лічильників у нульовий стан; тактові входи лічильників утворюють вхід формувача - вхід подачі періодичної послідовності імпульсів з виходу зовнішнього генератора; тактовий вхід D-тригера утворює вхід подачі імпульсів запуску; входи паралельного завантаження першого лічильника, утворюють входи програмування формувача на задану тривалість вихідних імпульсів, який **відрізняється** тим, що в нього введено: підсумовувальний лічильник зі входом дозволу режиму лічби, входом асинхронної установки у нульовий стан, тактовим входом; компаратор зі входом дозволу сигналу на виході; третій, четвертий і п'ятий елементи АБО; елемент АБО-НІ, при цьому вихід першого розряду першого лічильника з'єднано зі входом інвертора, вихід якого з'єднано з першим входом третього елемента АБО; виходи другого, третього і четвертого розрядів першого лічильника з'єднано зі входами другого елемента АБО, вихід якого з'єднано зі входом дозволу режиму

- синхронного паралельного завантаження першого лічильника і з другим входом третього елемента АБО; вихід третього елемента АБО з'єднано зі входом дозволу режиму лічби другого і третього лічильників і першим входом четвертого елемента АБО, вихід якого з'єднано зі входом дозволу режиму синхронного паралельного завантаження другого лічильника; другий
- 5 вхід четвертого елемента АБО з'єднано з виходом переповнення другого лічильника і першим входом п'ятого елемента АБО, вихід якого з'єднано зі входом асинхронної установки у нульовий стан третього лічильника; другий вхід п'ятого елемента АБО з'єднано з виходом чотиривходового елемента АБО-НІ, входи якого з'єднано з виходами третього лічильника і
- 10 першою групою входів компаратора, вихід якого утворює вихід формувача; друга група входів компаратора утворює входи програмування формувача на задану затримку початку формування імпульсів на виході; вхід дозволу сигналу на виході компаратора з'єднано з виходом переповнення першого лічильника; входи паралельного завантаження другого лічильника утворюють входи програмування формувача на задану шпаруватість імпульсів на виході; тактовий вхід третього лічильника з'єднано зі входом формувача.

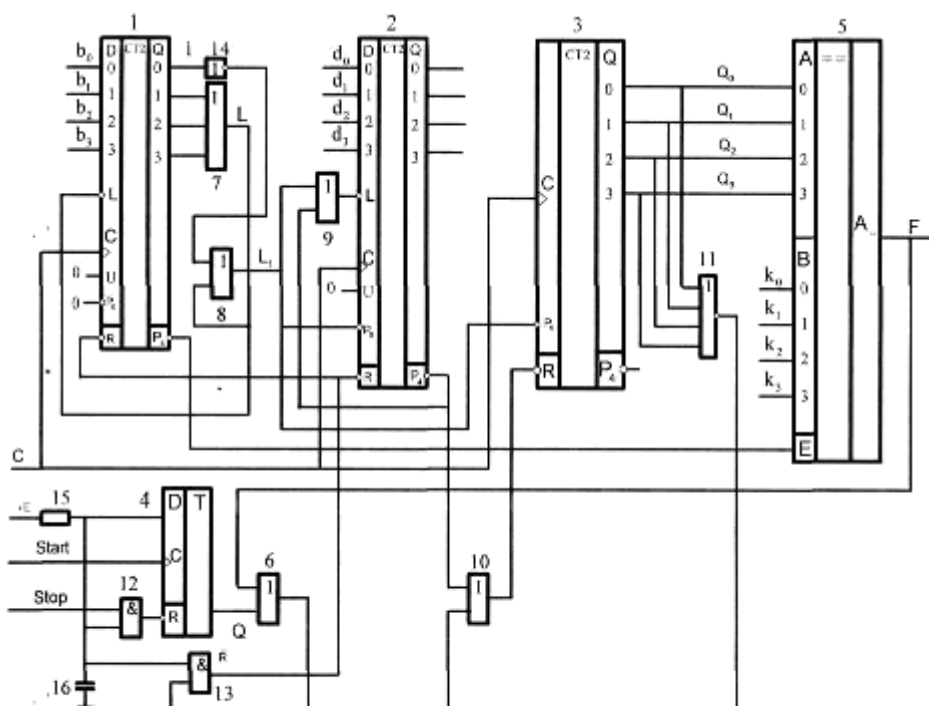


Fig. 1

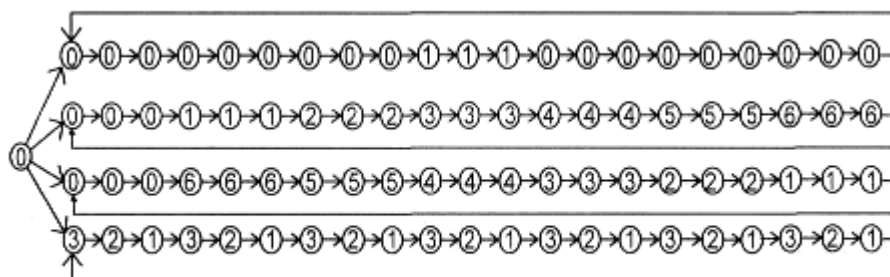


Fig. 2

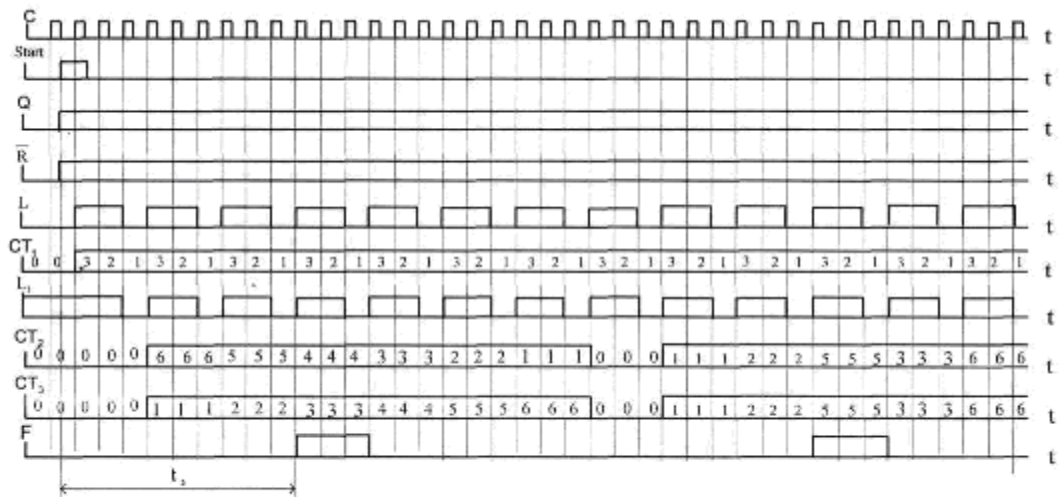


Fig. 3