



ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

УКРАЇНА

(19) UA

(11) 114494

(13) U

(51) МПК

H03K 3/78 (2006.01)

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: **u 2016 09498**

(22) Дата подання заявки: **14.09.2016**

(24) Дата, з якої є чинними
права на корисну
модель: **10.03.2017**

(46) Публікація відомостей
про видачу патенту: **10.03.2017, Бюл.№ 5**

(72) Винахідник(и):

**Коробков Микола Григорович (UA),
Коробкова Олена Миколаївна (UA),
Рубанов Василь Григорович (UA),
Харченко Вячеслав Сергійович (UA)**

(73) Власник(и):

**НАЦІОНАЛЬНИЙ АЕРОКОСМІЧНИЙ
УНІВЕРСИТЕТ ІМ. М.Є. ЖУКОВСЬКОГО
"ХАРКІВСЬКИЙ АВІАЦІЙНИЙ ІНСТИТУТ",
вул. Чкалова, 17, м. Харків, 61070 (UA)**

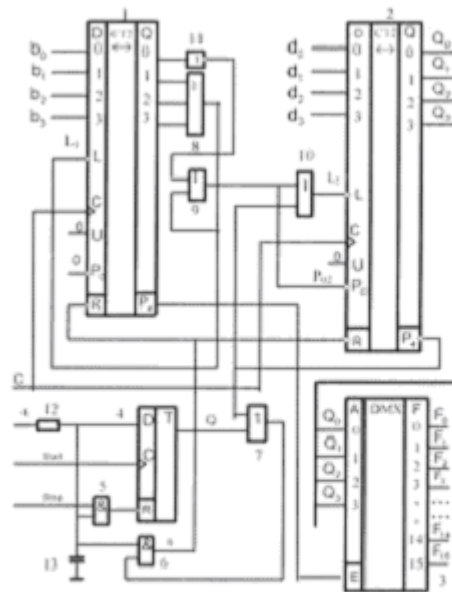
(54) ФОРМУВАЧ ПЕРІОДИЧНОЇ ПОСЛІДОВНОСТІ БАГАТОФАЗНИХ СЕРІЙ З ПРОГРАМОВАНОЮ ТРИВАЛІСТЮ ІМПУЛЬСІВ І КІЛЬКІСТЮ ФАЗ

(57) Реферат:

Формувач періодичної послідовності багатофазних серій з програмованою тривалістю імпульсів містить синхронний D-тригер зі входом асинхронної установки у нульовий стан; перший і другий реверсивні двійкові лічильники, налагоджені на режим віднімання, що мають вхід подачі імпульсів синхронізації, вхід дозволу режиму лічби, вхід асинхронної установки у нульовий стан, вихід переповнювання, вхід дозволу режиму синхронного паралельного завантаження і входи завантаження; демультіплексор; синхронний D-тригер зі входом асинхронної установки у нульовий стан; перший і другий елементи АБО; перший і другий елементи І; дешифратор зі входом дозволу (демультіплексор), ланцюжок, що складається з послідовно з'єднаних резистора і конденсатора. Загальна точка послідовно сполучених резистора і конденсатора з'єднана з інформаційним входом D-тригера, зі входами першого і другого елементів І. Другий вхід першого елемента І утворює вхід подачі імпульсів зупинки формування вихідних імпульсів. Вихід першого елемента І з'єднано зі входом асинхронної установки D-тригера у нульовий стан. Вихід D-тригера з'єднано з першим входом першого елемента АБО, вихід якого з'єднано з другим входом другого елемента І. Вихід другого елемента І з'єднано зі входами асинхронної установки лічильників у нульовий стан. Виходи другого лічильника з'єднано з адресними входами демультіплексора, виходи якого утворюють виходи формувача. Вихід переповнення другого лічильника з'єднано з першим входом другого елемента АБО, вихід якого з'єднано зі входом дозволу синхронного завантаження другого лічильника, входи завантаження якого утворюють входи програмування формувача на задану кількість фаз. Входи завантаження першого лічильника утворюють входи програмування формувача на задану тривалість імпульсів на виході. Виходи розрядів другого лічильника з'єднано з адресними входами демультіплексора. Виходи демультіплексора утворюють виходи формувача. Поєднані тактові входи лічильників утворюють вхід формувача - вхід подачі періодичної послідовності імпульсів з виходу зовнішнього генератора. Тактовий вхід D-тригера утворює вхід подачі імпульсів запуску. Додатково введено: інвертор, третій і четвертий елементи АБО. Вихід переповнювання першого лічильника з'єднано зі входом дозволу демультіплексора. Вхід інвертора з'єднано з виходом першого розряду першого лічильника, а вихід інвертора з'єднано з першим входом третього елемента АБО; виходи другого, третього і четвертого розрядів першого лічильника з'єднано зі входами четвертого елемента АБО, вихід якого з'єднано з другим входом третього елемента АБО і входом дозволу режиму синхронного паралельного завантаження першого лічильника. Вихід третього елемента АБО з'єднано з другим входом другого елемента АБО і

UA 114494 U

входом дозволу режиму лічби другого лічильника. Вихід переповнювання другого лічильника з'єднано з другим входом першого елемента АБО.



фiг.1

Корисна модель належить до імпульсної техніки і призначена для формування періодичної послідовності багатофазних серій з програмованою тривалістю імпульсів і кількістю фаз.

Відомі формувачі, що містять кварцовий задавальний генератор, який працює в безперервному режимі, пристрій синхронізації і вихідний пристрій, що забезпечує формування необхідних імпульсів, часові параметри яких визначаються часовими параметрами імпульсів, що подаються на вхід (АС СРСР № 307502, Тактовий генератор. - Бюлетень винаходів. № 20, 1971; Тактовий генератор. АС СРСР № 354544. - Бюлетень винаходів. № 30, 1972). Недолік відомих пристроїв - обмежені функціональні можливості, обумовлені налагоджуванням на фіксований режим часових параметрів вихідних імпульсів.

Відомі формувачі періодичної послідовності багатофазних серій імпульсів з програмованою тривалістю (патенти України на винахід №№ 106807, 106808, 106811, 107023, 107028, 1070251, 107253).

Недоліком цих пристроїв є складність структури, технології їх виготовлення і, як наслідок, висока потужність, висока вартість, які обумовлені необхідністю використання великої кількості блоків і елементів.

Найбільш близьким аналогом за технічною суттю і функціональними можливостями є формувач періодичної послідовності багатофазних серій з програмованою тривалістю імпульсів (патент України на корисну модель 86547), що містить: синхронний D-тригер зі входом асинхронної установки у нульовий стан; перший і другий реверсивний двійковий лічильник, налагоджені на режим віднімання, що мають вхід подачі імпульсів синхронізації, вхід дозволу режиму лічби, вхід асинхронної установки у нульовий стан, вихід переповнювання, вхід дозволу режиму синхронного паралельного завантаження і входи завантаження; демультіплексор; синхронний D-тригер зі входом асинхронної установки у нульовий стан; перший і другий елементи АБО; перший і другий елементи І; дешифратор зі входом дозволу (демультіплексор), ланцюжок, що складається з послідовно з'єднаних резистора і конденсатора, при цьому загальна точка послідовно сполучених резистора і конденсатора з'єднана з інформаційним входом D-тригера, зі входами першого і другого елементів І; другий вхід першого елемента І утворює вхід подачі імпульсів зупинки формування вихідних імпульсів; вихід першого елемента І з'єднано зі входом асинхронної установки D-тригера у нульовий стан; вихід D-тригера з'єднано з першим входом першого елемента АБО, вихід якого з'єднано з другим входом другого елемента І; вихід другого елемента І з'єднано зі входами асинхронної установки лічильників у нульовий стан; виходи другого лічильника з'єднано з адресними входами демультіплексора, виходи якого утворюють виходи формувача; вихід переповнення другого лічильника з'єднано з першим входом другого елемента АБО, вихід якого з'єднано зі входом дозволу синхронного завантаження другого лічильника, входи завантаження якого утворюють входи програмування формувача на задану кількість фаз; входи завантаження першого лічильника утворюють входи програмування формувача на задану тривалість імпульсів на виході; виходи розрядів другого лічильника з'єднано з адресними входами демультіплексора; виходи демультіплексора утворюють виходи формувача; поєднані тактові входи лічильників утворюють вхід формувача - вхід подачі періодичної послідовності імпульсів з виходу зовнішнього генератора; тактовий вхід D-тригера утворює вхід подачі імпульсів запуску.

Недолік відомого пристрою складність структури, технології його виготовлення і, як наслідок, висока споживана потужність, висока вартість, які обумовлені необхідністю використання додаткового D-тригера.

В основу корисної моделі поставлено задачу, яка полягає в удосконаленні формувача періодичної послідовності багатофазних серій з програмованою тривалістю імпульсів і кількістю фаз, шляхом введення нового складу елементів і нової організації взаємних з'єднань між ними.

Поставлена задача вирішується тим, що в формувач періодичної послідовності багатофазних серій з програмованою тривалістю імпульсів, що містить: синхронний D-тригер зі входом асинхронної установки у нульовий стан; перший і другий реверсивний двійковий лічильник, налагоджені на режим віднімання, що мають вхід подачі імпульсів синхронізації, вхід дозволу режиму лічби, вхід асинхронної установки у нульовий стан, вихід переповнювання, вхід дозволу режиму синхронного паралельного завантаження і входи завантаження; демультіплексор; синхронний D-тригер зі входом асинхронної установки у нульовий стан; перший і другий елементи АБО; перший і другий елементи І; дешифратор зі входом дозволу (демультіплексор), ланцюжок, що складається з послідовно з'єднаних резистора і конденсатора, при цьому загальна точка послідовно сполучених резистора і конденсатора з'єднана з інформаційним входом D-тригера, зі входами першого і другого елементів І; другий вхід першого елемента І утворює вхід подачі імпульсів зупинки формування вихідних імпульсів; вихід першого елемента І з'єднано зі входом асинхронної установки D-тригера у нульовий стан;

вихід D-тригера з'єднано з першим входом першого елемента АБО, вихід якого з'єднано з другим входом другого елемента І; вихід другого елемента І з'єднано зі входами асинхронної установки лічильників у нульовий стан; виходи другого лічильника з'єднано з адресними входами демультіплексора, виходи якого утворюють виходи формувача; вихід переповнення другого лічильника з'єднано з першим входом другого елемента АБО, вихід якого з'єднано зі входом дозволу синхронного завантаження другого лічильника, входи завантаження якого утворюють входи програмування формувача на задану кількість фаз; входи завантаження першого лічильника утворюють входи програмування формувача на задану тривалість імпульсів на виході; виходи розрядів другого лічильника з'єднано з адресними входами демультіплексора; виходи демультіплексора утворюють виходи формувача; поєднані тактові входи лічильників утворюють вхід формувача - вхід подачі періодичної послідовності імпульсів з виходу зовнішнього генератора; тактовий вхід D-тригера утворює вхід подачі імпульсів запуску, згідно з корисною моделлю, введено: інвертор, третій і четвертий елементи АБО, при цьому вихід переповнювання першого лічильника з'єднано зі входом дозволу демультіплексора; вхід інвертора з'єднано з виходом першого розряду першого лічильника, а вихід інвертора з'єднано з першим входом третього елемента АБО; виходи другого, третього і четвертого розрядів першого лічильника з'єднано зі входами четвертого елемента АБО, вихід якого з'єднано з другим входом третього елемента АБО і входом дозволу режиму синхронного паралельного завантаження першого лічильника; вихід третього елемента АБО з'єднано з другим входом другого елемента АБО і входом дозволу режиму лічби другого лічильника; вихід переповнювання другого лічильника з'єднано з другим входом першого елемента АБО.

Запропонований формувач має новий склад елементів і нову організацію взаємозв'язків між ними, тобто містить нову сукупність ознак, які забезпечують нові технічні властивості.

Технічний результат, як наслідок цих властивостей - спрощення структури формувача, технології його виготовлення і, як наслідок, зменшення споживної потужності і зниження вартості.

На фіг. 1 наведена принципова схема формувача.

Формувач містить: перший (1) і другий (2) реверсивні двійкові лічильники (налагоджені на режим віднімання, які мають вхід подачі тактових імпульсів С, вхід налагодження на режим підсумовування/віднімання U, вхід дозволу синхронного паралельного завантаження L і входи подачі даних D₀-D₃, вхід дозволу режиму рахування P₀, вхід асинхронної установки у нульовий стан R, виходи першого (Q₀), другого (Q₁), третього (Q₂) і четвертого (Q₃) розрядів, вихід переповнювання P₄; дешифратор (3) зі входом дозволу Е (демультіплексор); синхронний D-тригер (4) зі входом асинхронної установки у нульовий стан R; перший (5) і другий (6) двох входів елементи І; перший (7), другий (8), третій (9) і четвертий (10) елементи АБО; інвертор (11); ланцюжок, що складається з послідовно з'єднаних резистора (12) і конденсатора (13).

Вихід переповнювання P₄ лічильника 1 з'єднано зі входом дозволу (Е) демультіплексора, виходи якого утворюють виходи формувача (F₀-F₁₅). Вхід інвертора з'єднано з виходом першого розряду (Q₀) лічильника 1, а вихід інвертора з'єднано з першим входом елемента 9, другий вхід якого з'єднано з виходом елемента 10 і входом дозволу режиму синхронного паралельного завантаження лічильника 1. Входи елемента 10 з'єднано з виходами другого (Q₁) третього (Q₂) і четвертого (Q₃) розрядів лічильника 1. Вихід елемента 9 з'єднано зі входом елемента 8 і входом дозволу режиму лічби лічильника 2, вихід переповнювання лічильника 2 з'єднано зі входами елементів 7, 8. Загальна точка послідовно сполучених резистора 12 і конденсатора 13 з'єднана з інформаційним входом тригера 4, з одним входом елемента 5 і з другим входом елемента 6, вихід якого з'єднано зі входами асинхронної установки у нульовий стан лічильників 1, 2. Другий вхід елемента 5 утворює вхід зупинки (Stop) формування вихідних імпульсів. Вихід елемента 5 з'єднано зі входом асинхронної установки тригера 4 у нульовий стан. Входи D₃D₂D₁D₀ паралельного завантаження лічильника 1 утворюють входи b₃b₂b₁b₀ програмування формувача на задану тривалість імпульсів на виході. Входи D₃D₂D₁D₀ паралельного завантаження лічильника 2 утворюють входи d₃d₂d₁d₀ програмування формувача на задану кількість фаз. Тактові входи С лічильників сполучені між собою, утворюючи вхід формувача - вхід подачі періодичної послідовності імпульсів С з виходу зовнішнього генератора. Тактовий вхід С тригера 4 утворює вхід запуску (Start) формування вихідних імпульсів.

Працює формувач в наступній послідовності. Наявність ланцюжка, що складається із поєднаних послідовно резистора 12 і конденсатора 13, підключеного до шини живлячої напруги +Е, при включенні джерела живлення протягом деякого проміжку часу формує рівень логічного нуля на входах елементів 5 та 6, забезпечуючи формування рівня логічного нуля на їхніх виходах, приєднаних до входів R асинхронної установки в нульовий стан тригера 4 і лічильників. Після закінчення перехідного процесу, пов'язаного з включенням джерела живлення, тригер і

лічильники переходять у нульовий стан, формуючи рівень логічного нуля на прямих виходах і на виходах переповнювання P_4 лічильників, на входу дозволу демультіплексора і на його виходах. У результаті цього переходу формується нульове значення на виході елемента 10, тобто на вході L лічильника 1 (готуючи його до завантаження) і одиничне значення на виходах елементів 11, 9, 8 тобто на входах P_0 і L лічильника 2, готуючи його до режиму збереження. Нульове значення на вході елемента 7 веде до формування рівня нуля на його виході, який з'єднаний зі входом елемента 6, що забезпечує підтвердження (блокування) рівня логічного нуля на його виході, і по закінченні перехідного процесу, пов'язаного із зарядом конденсатора 13, що забезпечує рівень нуля на входах R асинхронної установки у нульовий стан лічильників. Оскільки режим асинхронної установки у нульовий стан має пріоритет по відношенню до всіх останніх режимів, то до тих пір, поки на вході елемента 6 (а отже, і на його виході) зберігатиметься рівень нуля, нульовий стан лічильників і нульове значення на виходах формувача залишатиметься незмінним.

Під час вступу імпульсу запуску (Start) на вхід C тригера 4 по його фронту тригер переходить в одиничний стан ($Q=1$), формуючи рівень логічної одиниці на виході елемента 7, а отже, на вході та виході елемента 6, що забезпечує рівень логічної одиниці на входах R лічильників, знімаючи блокування, у результаті чого лічильник 1 переходить у режим готовності до прийому інформації зі входів D_0 - D_3 , а лічильник 2 залишається у режимі збереження.

І тоді під час вступу першого (після закінчення перехідного процесу, пов'язаного із зняттям блокування) тактового імпульсу C по його фронту відбувається паралельне завантаження лічильника 1 значеннями сигналів $b_3b_2b_1b_0$, які подаються на відповідні входи D_3 - D_0 , що веде до формування одиничного значення на виході переповнення лічильника 1, на його вході L і на вході E демультіплексора, тобто заборони режиму завантаження лічильника 1, дозволу режиму лічби (віднімання) і формування одиничного значення на виході F_0 формувача. Оскільки одиничне значення на виходах елементів 11, 9, 8 залишилось незмінним, то нульовий стан лічильника 2 також не змінився, що веде до початку формування одиничного значення на виході F_0 формувача. Під час вступу наступного і подальших тактових імпульсів зміст лічильника 1 зменшуватиметься, а нульовий стан лічильника 2 залишиться незмінним, тобто залишиться незмінним одиничне значення на виході F_0 формувача до тих пір, поки зміст лічильника 1 не стане рівним 0001. У результаті цього переходу на виходах елементів 10, 9, 8 і на входах L лічильників 1, 2 формується рівень логічного нуля, що веде до переходу лічильника 1 і лічильника 2 в режим завантаження. І тоді під час вступу наступного тактового імпульсу по його фронту відбувається паралельне завантаження лічильника 1 значеннями сигналів $b_3b_2b_1b_0$, які подаються на відповідні входи D_3 - D_0 , а лічильника 2 - значеннями сигналів $d_3d_2d_1d_0$, які подаються на його відповідні входи D_3 - D_0 , що веде до формування одиничного значення на виході елемента 10 на входах L лічильників 1, 2 і на виході демультіплексора, номер якого дорівнює значенню $D=d_3d_2d_1d_0$. У результаті цього переходу лічильник 1 переходить у режим лічби (віднімання), а лічильник 2 - у режим збереження.

Під час вступу подальших тактових імпульсів процеси аналогічні (проілюстровано на графах переходів - фіг. 2 і на часових діаграмах - фіг. 3).

Таким чином, після закінчення перехідного процесу, пов'язаного із зняттям блокування, під час вступу на вхід C формувача періодичної послідовності імпульсів з періодом T на виходах формувача генерується багатофазна періодична послідовність з програмованою тривалістю імпульсів, яка визначається значенням управляючого слова B ($t_n=BT$) і кількістю фаз (N), яка визначається значенням управляючого слова D ($N=D+1$).

Зупинка процесу формування вихідної послідовності імпульсів здійснюється подачею імпульсу, відповідного рівню логічного нуля, на вхід зупинки (Stop), що формує активний рівень сигналу на вході R асинхронної установки D-тригера 4, що призводить до переходу його у нульовий стан ($Q=0$). Імпульс Stop, як правило, асинхронний по відношенню до імпульсів зовнішнього генератора і до стану лічильників.

Якщо у момент вступу імпульсу Stop другий лічильник знаходитиметься у нульовому стані, то при переході тригера 4 у нульовий стан на входах елемента 7 і його виході буде сформований рівень логічного нуля, обумовлюючи рівень логічного нуля на вході та виході елемента 6 (на входах асинхронної установки у нульовий стан лічильників 1, 2, що призведе до припинення процесу генерації).

Якщо у момент вступу імпульсу Stop другий лічильник знаходитиметься у стані, відмінному від нульового, яке характеризується рівнем логічної одиниці на його виході P_4 з'єднаного зі входом елемента 7, обумовлюючи рівень логічної одиниці на його виході, приєднаного до входу елемента 6. Оскільки на другому вході цього елемента також рівень логічної одиниці, визначуваний напругою на конденсаторі 13, який зарядився при включенні джерела живлення,

то на виході елемента 6, а отже, і на входах R лічильників буде рівень логічної одиниці. Звідси витікає, що у момент вступу імпульсу припинення генерації не станеться, обумовлюючи тим самим запобігання спотворенню останніх фаз імпульсів, відмінних від нульовий у вихідній послідовності. І тільки зі вступом подальших імпульсів, коли відбуватиметься перехід другого

5 лічильника у нульовий стан, на виході елемента 7 буде сформований рівень логічного нуля, обумовлюючи рівень 0 на вході та виході елемента 6, що приведе до блокування нульового стану лічильників, а отже, до припинення процесу генерації. Зі вступом наступного імпульсу запуску усі процеси повторюються.

На фіг. 2 наведений граф переходу формувача, що складається з шести кілець (верхнє

10 кільце - граф переходу лічильника 2, друге кільце зверху - значення сигналу на виході F_0 формувача, третє зверху - значення сигналу на виході F_3 формувача, четверте зверху - значення сигналу на виході F_2 формувача, п'яте зверху - значення сигналу на виході F_1 формувача, нижнє - граф переходу лічильника 1 із загальною вершиною, відповідною нульовому стану лічильників, а на фіг. 3 - епюри, що ілюструють роботу для варіанту програмування $B=3$, визначаючого тривалість імпульсів - $T_n=BT=3T$, $D=3$, визначаючого кількість фаз - $N=D+1=4$.

15

На відміну від відомого пристрою заявлений формувач має новий склад елементів і нову організацію взаємозв'язків між ними, тобто містить нову сукупність ознак, які забезпечують нові технічні властивості. Технічний результат, як наслідок цих властивостей - спрощення структури

20 формувача, технології його виготовлення і, як наслідок, зменшення споживної потужності і зниження вартості.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

25 Формувач періодичної послідовності багатофазних серій з програмованою тривалістю імпульсів, що містить синхронний D-тригер зі входом асинхронної установки у нульовий стан; перший і другий реверсивні двійкові лічильники, налагоджені на режим віднімання, що мають вхід подачі імпульсів синхронізації, вхід дозволу режиму лічби, вхід асинхронної установки у нульовий стан, вихід переповнювання, вхід дозволу режиму синхронного паралельного завантаження і входи

30 завантаження; демультіплексор; синхронний D-тригер зі входом асинхронної установки у нульовий стан; перший і другий елементи АБО; перший і другий елементи І; дешифратор зі входом дозволу (демультіплексор), ланцюжок, що складається з послідовно з'єднаних резистора і конденсатора, при цьому загальна точка послідовно сполучених резистора і конденсатора з'єднана з інформаційним входом D-тригера, зі входами першого і другого

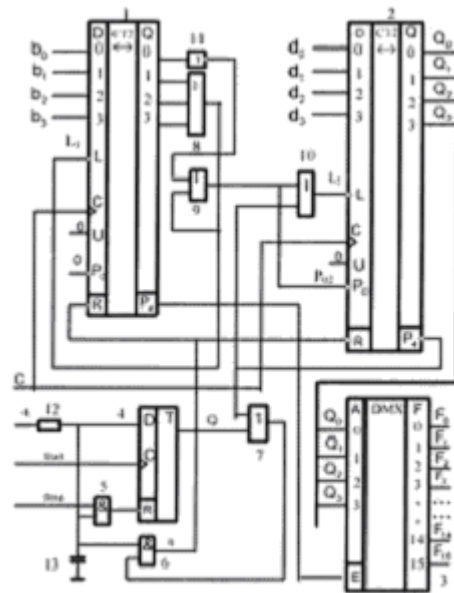
35 елементів І; другий вхід першого елемента І утворює вхід подачі імпульсів зупинки формування вихідних імпульсів; вихід першого елемента І з'єднано зі входом асинхронної установки D-тригера у нульовий стан; вихід D-тригера з'єднано з першим входом першого елемента АБО, вихід якого з'єднано з другим входом другого елемента І; вихід другого елемента І з'єднано зі входами асинхронної установки лічильників у нульовий стан; виходи другого лічильника

40 з'єднано з адресними входами демультіплексора, виходи якого утворюють виходи формувача; вихід переповнення другого лічильника з'єднано з першим входом другого елемента АБО, вихід якого з'єднано зі входом дозволу синхронного завантаження другого лічильника, входи завантаження якого утворюють входи програмування формувача на задану кількість фаз; входи завантаження першого лічильника утворюють входи програмування формувача на задану

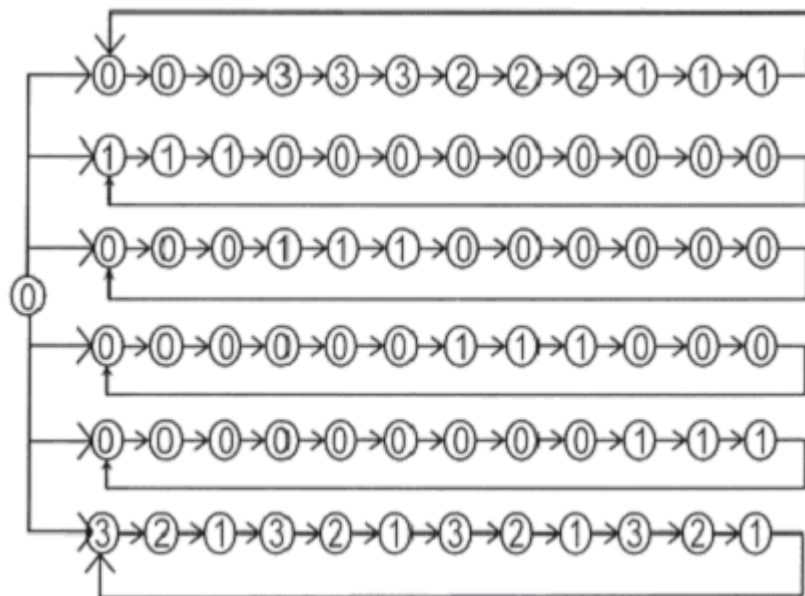
45 тривалість імпульсів на виході; виходи розрядів другого лічильника з'єднано з адресними входами демультіплексора; виходи демультіплексора утворюють виходи формувача; поєднані тактові входи лічильників утворюють вхід формувача - вхід подачі періодичної послідовності імпульсів з виходу зовнішнього генератора; тактовий вхід D-тригера утворює вхід подачі імпульсів запуску, який **відрізняється** тим, що введено: інвертор, третій і четвертий елементи

50 АБО, при цьому вихід переповнювання першого лічильника з'єднано зі входом дозволу демультіплексора; вхід інвертора з'єднано з виходом першого розряду першого лічильника, а вихід інвертора з'єднано з першим входом третього елемента АБО; виходи другого, третього і четвертого розрядів першого лічильника з'єднано зі входами четвертого елемента АБО, вихід якого з'єднано з другим входом третього елемента АБО і входом дозволу режиму синхронного

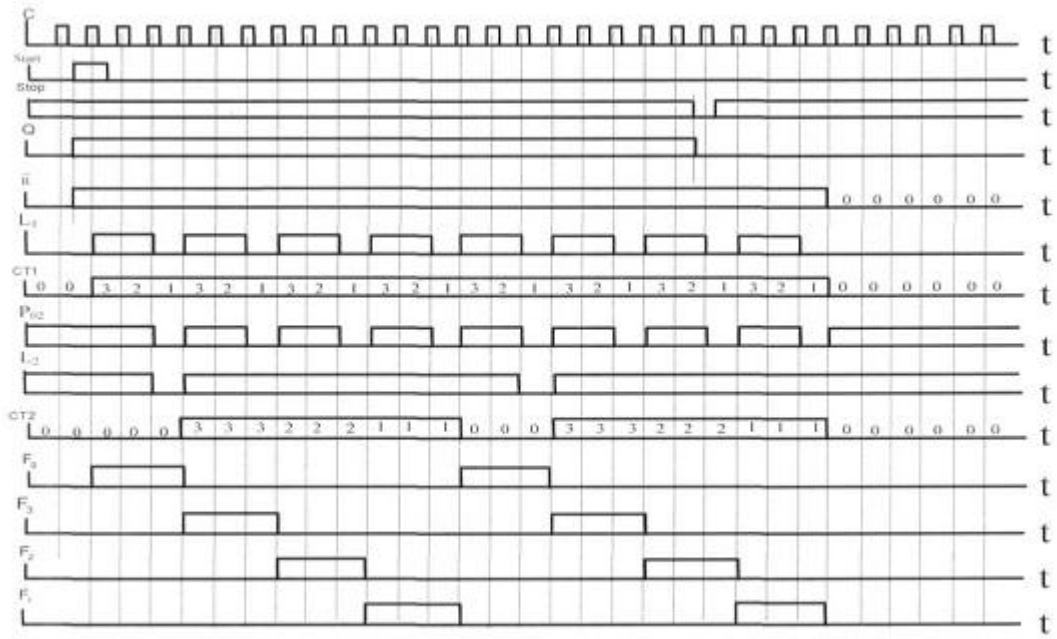
55 паралельного завантаження першого лічильника; вихід третього елемента АБО з'єднано з другим входом другого елемента АБО і входом дозволу режиму лічби другого лічильника; вихід переповнювання другого лічильника з'єднано з другим входом першого елемента АБО.



Фиг.1



Фиг.2



Фиг.3