



ДЕРЖАВНА СЛУЖБА
ІНТЕЛЕКТУАЛЬНОЇ
ВЛАСНОСТІ
УКРАЇНИ

УКРАЇНА

(19) UA

(11) 108131

(13) U

(51) МПК

H03K 3/78 (2006.01)

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: **u 2015 10931**

(22) Дата подання заявки: **09.11.2015**

(24) Дата, з якої є чинними
права на корисну
модель: **11.07.2016**

(46) Публікація відомостей
про видачу патенту: **11.07.2016, Бюл.№ 13**

(72) Винахідник(и):

**Дужий Вячеслав Ігорович (UA),
Коробков Микола Григорович (UA),
Коробкова Олена Миколаївна (UA),
Харченко Вячеслав Сергійович (UA)**

(73) Власник(и):

**НАЦІОНАЛЬНИЙ АЕРОКОСМІЧНИЙ
УНІВЕРСИТЕТ ІМ. М.Є. ЖУКОВСЬКОГО
"ХАРКІВСЬКИЙ АВІАЦІЙНИЙ ІНСТИТУТ",
вул. Чкалова, 17, м. Харків, 61070 (UA)**

(54) ФОРМУВАЧ ПЕРІОДИЧНОЇ ПОСЛІДОВНОСТІ СЕРІЙ ІМПУЛЬСІВ З ПРОГРАМОВАНОЮ КІЛЬКІСТЮ ІМПУЛЬСІВ У СЕРІЇ, А ТАКОЖ ТРИВАЛОСТІ ІМПУЛЬСІВ І ПАУЗИ МІЖ ІМПУЛЬСАМИ І МІЖ СЕРІЯМИ

(57) Реферат:

Формувач періодичної послідовності серій імпульсів з програмованою кількістю імпульсів у серії, а також тривалості імпульсів і паузи між імпульсами і між серіями, що містить: два реверсивні двійкові лічильники, налагоджені на режим віднімання, кожен з яких має вхід подачі імпульсів синхронізації, вхід налагодження на режим підсумовування/віднімання, вхід дозволу синхронного паралельного завантаження і входи подачі даних, вхід дозволу режиму рахування, вхід асинхронної установки у нульовий стан, вихід переповнювання; перший і другий елементи АБО; інвертор; ланцюжок, що складається з послідовно поєднаних резистора і конденсатора; синхронний D-тригер зі входом асинхронної установки у нульовий стан, перший і другий двовходові елементи І; тактові входи першого та другого лічильників сполучені між собою, створюючи вхід формувача - вхід подачі безперервної періодичної послідовності імпульсів з виходу зовнішнього генератора; тактовий вхід D-тригера створює вхід подачі імпульсів запуску (Start). Додатково введено: третій і четвертий реверсивні двійкові лічильники, налагоджені на режим віднімання, кожен з яких має вхід подачі імпульсів синхронізації, вхід налагодження на режим підсумовування/віднімання, вхід дозволу синхронного паралельного завантаження і входи подачі даних, вхід дозволу режиму рахування, вхід асинхронної установки у нульовий стан, вихід переповнювання; третій і четвертий інвертори; перший, другий і третій елементи І-НІ; третій елемент АБО; третій елемент І; вихід переповнення першого лічильника з'єднано з першим входом другого елемента АБО, вихід якого з'єднано зі входом дозволу режиму лічби другого лічильника.

UA 108131 U

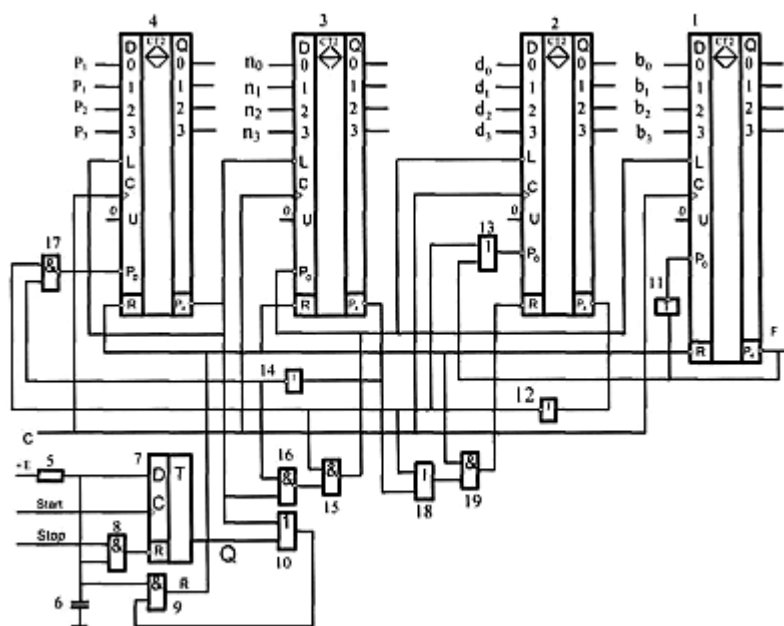


Fig. 1

Корисна модель належить до імпульсної техніки і призначена для формування періодичної послідовності серій імпульсів з програмованою кількістю імпульсів у серії, а також тривалості імпульсів і паузи між імпульсами і між серіями.

Відомі формувачі, що містять кварцовий задавальний генератор, який працює в безперервному режимі, пристрій синхронізації і вихідний пристрій, що забезпечує формування необхідних імпульсів, часові параметри яких визначаються часовими параметрами імпульсів, що подаються на вхід (Тактовий генератор. Авторське свідоцтво СРСР № 307502. - Бюлетень винаходів. № 20, 1971; Тактовий генератор. АС СРСР № 354544. - Бюлетень винаходів. № 30, 1972).

Недолік відомих пристроїв - обмежені функціональні можливості, обумовлені налагоджуванням на фіксований режим параметрів імпульсів.

Найбільш близьким за технічною суттю і результатом, що досягається, є формувач періодичної послідовності серій імпульсів з програмованою кількістю імпульсів у серії, а також тривалості імпульсів і паузи між імпульсами і між серіями (патент на корисну модель України № 53542 від 11.10.2010), що містить: два реверсивні двійкові лічильники, налагоджені на режим віднімання, кожен з яких має вхід подачі імпульсів синхронізації, вхід налагодження на режим підсумовування/віднімання, вхід дозволу синхронного паралельного завантаження і входи подачі даних, вхід дозволу режиму рахування, вхід асинхронної установки у нульовий стан, вихід переповнювання; перший і другий елементи АБО; інвертор; ланцюжок, що складається з послідовно поєднаних резистора і конденсатора; синхронний D-тригер зі входом асинхронної установки у нульовий стан, перший і другий двовходові елементи І, при цьому спільна точка послідовно сполучених резистора і конденсатора поєднана з інформаційним входом D-тригера, зі входами першого та другого двох входових елементів І; другий вхід першого елемента І створює вхід подачі імпульсів зупинки (Stop) формування імпульсів на виході; вихід D-тригера з'єднано зі входом першого елемента АБО, вихід якого з'єднано з другим входом другого елемента І; вихід першого двовходового елемента І з'єднано зі входом асинхронної установки D-тригера у нульовий стан; вихід другого елемента АБО з'єднано зі входом дозволу синхронного паралельного завантаження першого лічильника; вихід переповнювання першого лічильника, який утворює вихід формувача, з'єднано зі входом інвертора, вихід якого з'єднано зі входом дозволу режиму лічби першого лічильника; значення сигналів на входах паралельного завантаження даних першого лічильника визначають тривалість імпульсів на виході формувача; входи паралельного завантаження другого лічильника утворюють входи програмування формувача на задану паузу між імпульсами; вихід другого елемента І з'єднано зі входом асинхронної установки у нульовий стан першого лічильника; тактові входи першого та другого лічильників сполучені між собою, створюючи вхід формувача - вхід подачі безперервної періодичної послідовності імпульсів з виходу зовнішнього генератора; тактовий вхід D-тригера створює вхід подачі імпульсів запуску (Start).

Недолік відомого пристрою - обмежені функціональні можливості.

В основу корисної моделі поставлена задача удосконалення формувача періодичної послідовності серій імпульсів з програмованою кількістю імпульсів у серії, а також тривалості імпульсів і паузи між імпульсами і між серіями шляхом введення нового складу елементів і нової організації взаємних з'єднань між ними.

Поставлена задача вирішується тим, що в формувач періодичної послідовності серій імпульсів з програмованою кількістю імпульсів у серії, а також тривалості імпульсів і паузи між імпульсами і між серіями), що містить: два реверсивні двійкові лічильники, налагоджені на режим віднімання, кожен з яких має вхід подачі імпульсів синхронізації, вхід налагодження на режим підсумовування/віднімання, вхід дозволу синхронного паралельного завантаження і входи подачі даних, вхід дозволу режиму рахування, вхід асинхронної установки у нульовий стан, вихід переповнювання; перший і другий елементи АБО; інвертор; ланцюжок, що складається з послідовно поєднаних резистора і конденсатора; синхронний D-тригер зі входом асинхронної установки у нульовий стан, перший і другий двовходові елементи І, при цьому спільна точка послідовно сполучених резистора і конденсатора поєднана з інформаційним входом D-тригера, зі входами першого та другого двовходових елементів І; другий вхід першого елемента І створює вхід подачі імпульсів зупинки (Stop) формування імпульсів на виході; вихід D-тригера з'єднано зі входом першого елемента АБО, вихід якого з'єднано з другим входом другого елемента І; вихід першого двовходового елемента І з'єднано зі входом асинхронної установки D-тригера у нульовий стан; вихід другого елемента АБО з'єднано зі входом дозволу синхронного паралельного завантаження першого лічильника; вихід переповнювання першого лічильника, який утворює вихід формувача, з'єднано зі входом інвертора, вихід якого з'єднано зі входом дозволу режиму лічби першого лічильника; значення сигналів на входах паралельного

завантаження даних першого лічильника визначають тривалість імпульсів на виході формувача; входи паралельного завантаження другого лічильника утворюють входи програмування формувача на задану паузу між імпульсами; вихід другого елемента І з'єднано зі входами асинхронної установки лічильників у нульовий стан; тактові входи першого та другого лічильників сполучені між собою, створюючи вхід формувача - вхід подачі безперервної періодичної послідовності імпульсів з виходу зовнішнього генератора; тактовий вхід D-тригера створює вхід подачі імпульсів запуску (Start), в якому згідно з корисною моделлю, введено: третій і четвертий реверсивні двійкові лічильники, налагоджені на режим віднімання, кожен з яких має вхід подачі імпульсів синхронізації, вхід налагодження на режим підсумовування/віднімання, вхід дозволу синхронного паралельного завантаження і входи подачі даних, вхід дозволу режиму рахування, вхід асинхронної установки у нульовий стан, вихід переповнювання; третій і четвертий інвертори; перший, другий і третій елементи І-НІ; третій елемент АБО; третій елемент І; вихід переповнення першого лічильника з'єднано з першим входом другого елемента АБО, вихід якого з'єднано з входом дозволу режиму лічби другого лічильника; вихід переповнення другого лічильника з'єднано зі входом другого інвертора, вихід якого з'єднано з другими входами другого і третього елементів АБО, першими входами першого і третього елементів І-НІ; вихід третього елемента АБО з'єднано зі входом третього елемента І, другий вхід якого з'єднано з виходом другого елемента І, а вихід - зі входом установки нуля другого лічильника; вихід переповнення третього лічильника з'єднано зі входом третього елемента АБО, входом третього інвертора, вихід якого з'єднано з першим входом другого елемента І-НІ і другим входом третього елементів І-НІ; вихід першого і елемента І-НІ з'єднано зі входом дозволу режиму лічби третього лічильника, входами дозволу режиму завантаження другого і першого лічильників; вихід переповнення четвертого лічильника з'єднано з другим входом першого елемента АБО, входами дозволу режиму завантаження третього і першого лічильників і другим входом другого елемента І-НІ, вихід якого з'єднано з другим входом першого елемента І-НІ; входи паралельного завантаження третього лічильника утворюють входи програмування формувача на задану кількість імпульсів у серії; входи паралельного завантаження четвертого лічильника утворюють входи програмування формувача на задану паузу між серіями імпульсів; входи асинхронної установки у нульовий стан третього і четвертого лічильників з'єднано з виходом другого елемента І; тактової входи третього і четвертого лічильників з'єднано зі входом формувача.

На фіг. 1 приведена схема формувача.

Формувач містить: перший (1), другий (2), третій (3) і четвертий (4) реверсивні двійкові лічильники, налагоджені на режим віднімання ($U=0$), які мають вхід подачі тактових імпульсів С, вхід дозволу синхронного паралельного завантаження L і входи подачі даних D_0 - D_3 , вхід P_0 дозволу/заборони режиму лічби, вхід асинхронної установки у нульовий стан R, вихід переповнювання P_4 ; перший (10), другий (13) і третій (18) елементи АБО; перший (11), другий (12) і третій (14) інвертори; перший (15), другий (16) і третій (17) елементи І-НІ; перший (8), другий (9) і третій (19) елементи І; ланцюжок з послідовно сполучених резистора (5) і конденсатора (6), підключеного до джерела живлення +Е; синхронний D-тригер (7) зі входом асинхронної установки у нульовий стан.

Загальна точка послідовно сполучених резистора 5 і конденсатора 6 з'єднана з інформаційним входом D-тригера 7, з одним входом елементів 8, 9. Вихід елемента 8 з'єднано зі входом асинхронної установки D-тригера 7 у нульовий стан. Другий вхід елемента 8 створює вхід подачі імпульсів зупинки (Stop) формування імпульсів на виході. Другий вхід елемента 9 з'єднано з виходом елемента 10. Вихід елемента 9 з'єднано зі входами R асинхронної установки у нульовий стан лічильників 1, 3, 4 і входом елемента 19, вихід якого з'єднано зі входом R асинхронної установки у нульовий стан лічильника 2.

Вихід переповнювання лічильника 1, який утворює вихід F формувача, з'єднано зі входами елемента 13 і входом інвертора 3, вихід якого з'єднано зі входом P_0 лічильника 1. Вихід елемента 13 зі входом P_0 лічильника 2.

Вихід переповнення лічильника 2 з'єднано зі входом інвертора 12, вихід якого з'єднано з другим входом елемента АБО 13 і першими входами елементів 15, 17, 18. Вихід переповнення лічильника 3 з'єднано з другим входом елемента АБО 18 і входом інвертора 14, вихід якого з'єднано з першим входом елемента І-НІ 16 і другим входом елементів І-НІ 17. Вихід елемента АБО 18 з'єднано з другим входом елемента 19. Вихід елемента І-НІ 15 з'єднано зі входом дозволу режиму лічби лічильника 3, входами дозволу режиму завантаження лічильників 2, 1. Вихід переповнення лічильника 4 з'єднано з другим входом елемента АБО 10, входами дозволу режиму завантаження лічильників 1,3 і другим входом елемента І-НІ 16, вихід якого з'єднано з другим входом елемента І-НІ 15.

Значення сигналів $V=b_3b_2b_1b_0$ на входах паралельного завантаження даних $D_0D_1D_2D_3$ лічильника 1 визначають тривалість імпульсів на виході формувача, Значення сигналів $D=d_3d_2d_1d_0$ на входах паралельного завантаження даних $D_0D_1D_2D_3$ лічильника 2 визначають тривалість паузи між імпульсами у серії. Значення сигналів $N=n_3n_2n_1n_0$ на входах паралельного завантаження даних $D_0D_1D_2D_3$ лічильника 3 визначають кількість імпульсів у серії. Значення сигналів $P=p_3p_2p_1p_0$ на входах паралельного завантаження даних $D_0D_1D_2D_3$ лічильника 2 визначають тривалість паузи між серіями.

Тактові входи лічильників сполучені між собою, створюючи вхід С формувача - вхід подачі безперервної періодичної послідовності імпульсів з виходу зовнішнього генератора. Тактовий вхід D-тригера створює вхід подачі імпульсів запуску (Start).

Працює формувач в наступній послідовності.

Наявність ланцюжка, що складається із поєднаних послідовно резистора 5 і конденсатора 6, підключеного до шини живлячої напруги +E, при включенні джерела живлення протягом деякого проміжку часу формує рівень логічного нуля на вході R асинхронної установки у нульовий стан тригера 7 і входах елементів 8 та 9, забезпечуючи формування рівня логічного нуля на входах R асинхронної установки у нульовий стан відповідно D-тригера і лічильників.

Після закінчення перехідного процесу, пов'язаного з включенням джерела живлення тригер і лічильники переходять у нульовий стан, формуючи рівень логічного нуля на виході тригера, на виходах переповнення лічильників, на входах дозволу режиму завантаження, на виходах елемента 10, з'єднаного зі входом елемента 1 9, що забезпечує підтвердження (блокування) рівня 0 на його виході і по закінченні перехідного процесу, пов'язаного із зарядом конденсатора 6, що забезпечує рівень 0 на входах асинхронної установки у нульовий стан лічильників. Оскільки режим асинхронної установки у нульовий стан має пріоритет відносно до всіх останніх режимів, то доти, поки на вході елемента 9 (а отже і на його виході) зберігатиметься рівень логічного нуля, при вступі тактових імпульсів нульовий стан лічильників залишатиметься незмінним.

Під час вступу імпульсу готовності (Start) на тактовий вхід С тригера 7 по його фронту тригер переходить в одиничний стан, формуючи рівень логічної одиниці на його виході і рівень логічної одиниці на виході елемента 10, а отже на вході і виході елемента 1 9, що забезпечує рівень логічної одиниці на входах R лічильників, знімаючи блокування нульового стану, дозволяє режим завантаження. І тоді під час вступу першого (після закінчення перехідного процесу, пов'язаного із зняттям блокування) тактового імпульсу С відбувається перехід кожного лічильника у стан, що визначається значенням сигналів, які встановлено на їх входах паралельного завантаження даних $D_0D_1D_2D_3$, формуючи одиничне значення на виходах переповнення. У результаті цих змін лічильник 1 переходить у режим лічби, а лічильники 2, 3, 4 - у режим збереження.

Під час вступу наступного і подальших тактових імпульсів зміст лічильника 1 зменшується, а стан лічильників 2, 3, 4 залишиться незмінним доти, поки зміст лічильника 1 не стане рівним 0, що забезпечує рівень логічного 0 на його виході переповнення, на виході елемента 13 і одиничне значення на виході інвертора 11, у результаті чого лічильник 1 переходить у режим збереження, а лічильник 2 - у режим лічби, режим збереження лічильників 2, 3, 4 залишиться незмінним. На цьому закінчується формування першого імпульсу у серії. Під час вступу наступного і подальших тактових імпульсів зміст лічильника 2 зменшується, а стан лічильників 1, 3, 4 залишиться незмінним доти, поки зміст лічильника 2 не стане рівним 0, що забезпечує рівень логічного 0 на його виході переповнення, одиничне значення на виході інвертора 12, формуючи рівень логічної одиниці на виході елемента 13 і нульове значення на виході елемента 15, у результаті чого лічильник 3 переходить у режим лічби, а лічильники 1,2 - у режим завантаження. На цьому закінчується формування першої паузи між імпульсами у серії.

Під час вступу подальших тактових імпульсів процеси аналогічні (фіг. 3), доти, поки ні буде сформована пауза між передостаннім і останнім імпульсами у серії. І тоді під час вступу чергового тактового імпульсу відбувається перехід лічильників 1, 2 у стан, що визначається значенням сигналів, які встановлено на їх входах паралельного завантаження даних $D_0D_1D_2D_3$, формуючи одиничне значення на виходах переповнення, третій лічильник переходить у нульовий стан. У результаті цих змін на входах і виході елемента 18 і на виході елемента 19 формується нульове значення, що веде до повернення другого лічильника у нульовий стан.

Під час вступу подальших тактових імпульсів формується останній імпульс у серії, лічильник 4 переходить у режим лічби. Під час вступу наступного і подальших тактових імпульсів зміст лічильника 4 зменшується, а нульовий стан лічильників 1, 2, 3 залишиться незмінним доти, поки зміст лічильника 4 не стане рівним 0, що забезпечує рівень логічного 0 на його виході переповнення, тобто пристрій переходить у вихідний стан, який був перед вступом першого

тактового імпульсу після запуску. На цьому формування першої серії закінчується. Під час вступу подальших тактових імпульсів процеси повторюються.

Таким чином, після закінчення перехідного процесу, пов'язаного з включенням джерела живлення після подачі імпульсу запуску (Start) при вступу на вхід С формувача періодичної послідовності тактових імпульсів з періодом T на виході формувача генерується періодична послідовність серій імпульсів, кожна з яких містить $(N+1)$ імпульсів, тривалість яких дорівнює BT . Тривалість паузи між імпульсами в серії дорівнює $(D+1)T$, тривалість паузи між серіями дорівнює $(P+1)T$.

Зупинка процесу формування вихідної послідовності імпульсів здійснюється подачею імпульсу, відповідного рівню логічного нуля, на вхід зупинки (Stop), що формує активний рівень сигналу на вході R асинхронної установки D-тригера 7, що призводить до переходу його у нульовий стан ($Q=0$). Імпульс Stop, як правило, асинхронний відносно до імпульсів зовнішнього генератора і до стану лічильника.

Якщо у момент вступу тактового імпульсу лічильник 4 знаходиться у нульовому стані, то при переході D-тригера 7 у нульовий стан на входах елемента АБО 10 і його виході буде сформований рівень логічного 0, обумовлюючи рівень нуля на вході та виході елемента І 9, що призведе до блокування нульового стану тригерів і лічильника, а отже, до припинення процесу генерації.

Якщо у момент вступу тактового імпульсу лічильник 4 знаходиться у стані, відмінному від нульового, яке характеризується рівнем логічної одиниці на їх виходах переповнення, що забезпечує рівень логічної одиниці на його виході, приєднаного до входу елемента 9. Оскільки на другому вході цього елемента також рівень логічної одиниці, визначений напругою на конденсаторі 6, який зарядився при включенні джерела живлення, то на виході елемента І 9, а отже, і на входах R лічильників буде рівень логічної одиниці.

Звідси витікає, що після вступу імпульсу Stop припинення генерації не станеться, обумовлюючи тим самим запобігання спотворенню імпульсів в серії. І тільки зі вступом подальших імпульсів, коли відбуватиметься перехід лічильника 4 у нульовий стан, на виході елемента АБО 10 буде сформований рівень логічного 0, обумовлюючи рівень 0 на вході та виході елемента І 9, що приведе до блокування нульового стану лічильника і тригерів, а отже, до припинення процесу генерації. Зі вступом наступного імпульсу запуску усі процеси повторюються.

На фіг. 2 приведений граф переходів формувача, що складається з чотирьох кілець (перше кільце - граф переходів лічильника 1, друге кільце - граф переходів лічильника 2, третє кільце - граф переходів лічильника 3, четверте - граф переходів лічильника 4) із загальною вершиною, відповідною нульовому стану лічильників, а на фіг. 3 - часові діаграми, що ілюструють роботу для варіанту програмування $B=3$, $D=2$, $N=2$, $P=4$.

На відміну від відомого пристрою формування періодичної послідовності серій імпульсів з програмованими параметрами розширює функціональні можливості і область використання формувача.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Формувач періодичної послідовності серій імпульсів з програмованою кількістю імпульсів у серії, а також тривалості імпульсів і паузи між імпульсами і між серіями, що містить: два реверсивні двійкові лічильники, налагоджені на режим віднімання, кожен з яких має вхід подачі імпульсів синхронізації, вхід налагодження на режим підсумовування/віднімання, вхід дозволу синхронного паралельного завантаження і входи подачі даних, вхід дозволу режиму рахування, вхід асинхронної установки у нульовий стан, вихід переповнювання; перший і другий елементи АБО; інвертор; ланцюжок, що складається з послідовно поєднаних резистора і конденсатора; синхронний D-тригер зі входом асинхронної установки у нульовий стан, перший і другий двовходові елементи І, при цьому спільна точка послідовно сполучених резистора і конденсатора поєднана з інформаційним входом D-тригера, зі входами першого та другого двовходових елементів І; другий вхід першого елемента І створює вхід подачі імпульсів зупинки (Stop) формування імпульсів на виході; вихід D-тригера з'єднано зі входом першого елемента АБО, вихід якого з'єднано з другим входом другого елемента І; вихід першого двовходового елемента І з'єднано зі входом асинхронної установки D-тригера у нульовий стан; вихід другого елемента АБО з'єднано зі входом дозволу синхронного паралельного завантаження першого лічильника; вихід переповнювання першого лічильника, який утворює вихід формувача, з'єднано зі входом інвертора, вихід якого з'єднано зі входом дозволу режиму лічби першого лічильника; значення сигналів на входах паралельного завантаження даних першого лічильника

визначають тривалість імпульсів на виході формувача; входи паралельного завантаження другого лічильника утворюють входи програмування формувача на задану паузу між імпульсами; вихід другого елемента І з'єднано зі входом асинхронної установки у нульовий стан першого лічильника; тактові входи першого та другого лічильників сполучені між собою, створюючи вхід формувача - вхід подачі безперервної періодичної послідовності імпульсів з виходу зовнішнього генератора; тактовий вхід D-тригера створює вхід подачі імпульсів запуску (Start), який **відрізняється** тим, що введено: третій і четвертий реверсивні двійкові лічильники, налагоджені на режим віднімання, кожен з яких має вхід подачі імпульсів синхронізації, вхід налагодження на режим підсумовування/віднімання, вхід дозволу синхронного паралельного завантаження і входи подачі даних, вхід дозволу режиму рахування, вхід асинхронної установки у нульовий стан, вихід переповнювання; третій і четвертий інвертори; перший, другий і третій елементи І-НІ; третій елемент АБО; третій елемент І; вихід переповнення першого лічильника з'єднано з першим входом другого елемента АБО, вихід, вхід якого з'єднано зі входом дозволу режиму лічби другого лічильника; вихід переповнення другого лічильника з'єднано з входом другого інвертора, вихід якого з'єднано з другими входами другого і третього елементів АБО, першими входами першого і третього елементів І-НІ; вихід третього елемента АБО з'єднано зі входом третього елемента І, другий вхід якого з'єднано з виходом другого елемента І, а вихід - зі входом установки нуля другого лічильника; вихід переповнення третього лічильника з'єднано зі входом третього елемента АБО, входом третього інвертора, вихід якого з'єднано з першим входом другого елемента І-НІ і другим входом третього елементів І-НІ; вихід першого і елемента І-НІ з'єднано зі входом дозволу режиму лічби третього лічильника, входами дозволу режиму завантаження другого і першого лічильників; вихід переповнення четвертого лічильника з'єднано з другим входом першого елемента АБО, входами дозволу режиму завантаження третього і першого лічильників і другим входом другого елемента І-НІ, вихід якого з'єднано з другим входом першого елемента І-НІ; входи паралельного завантаження третього лічильника утворюють входи програмування формувача на задану кількість імпульсів у серії; входи паралельного завантаження четвертого лічильника утворюють входи програмування формувача на задану паузу між серіями імпульсів; входи асинхронної установки у нульовий стан третього і четвертого лічильників з'єднано з виходом другого елемента І; тактові входи третього і четвертого лічильників з'єднано зі входом формувача.

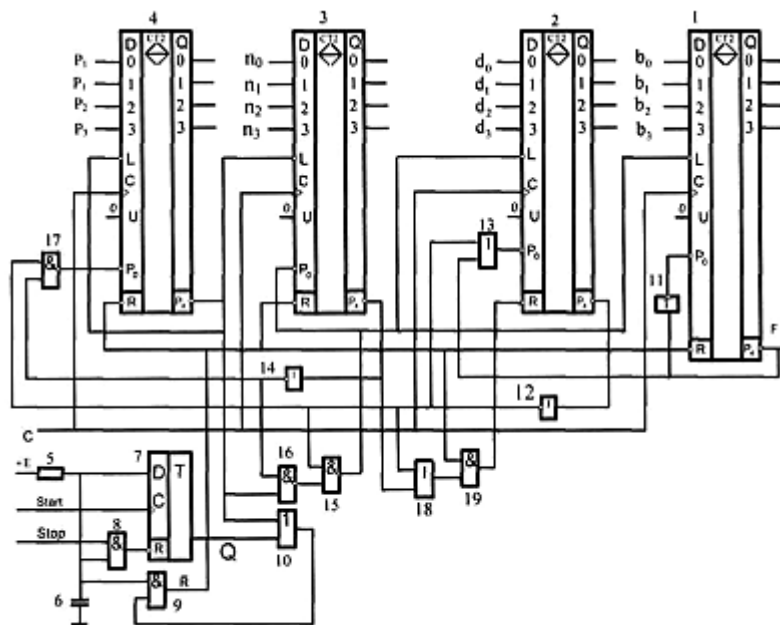


Fig. 1

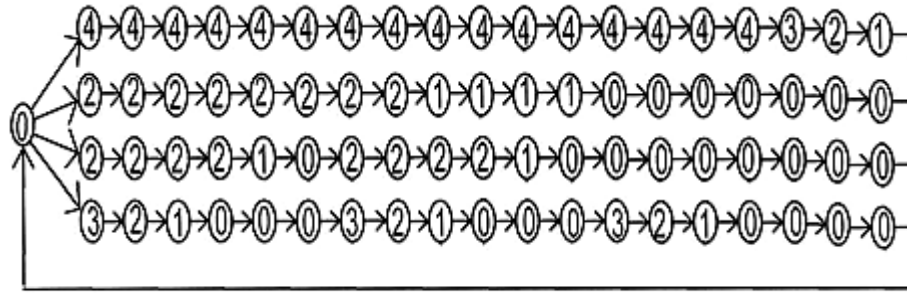


Fig. 2

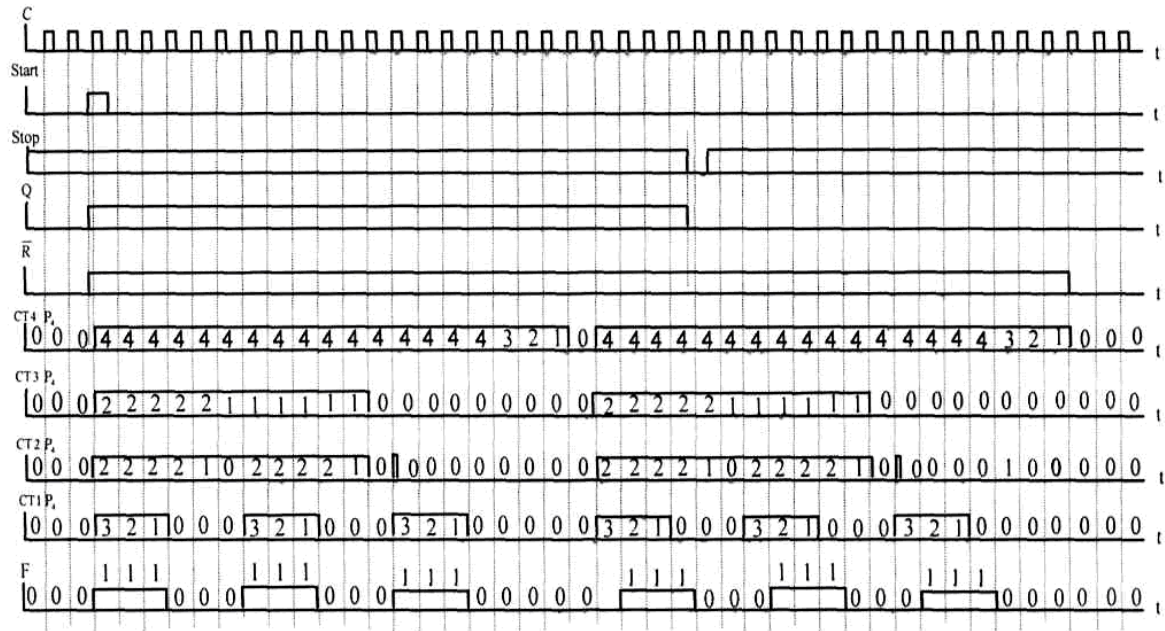


Fig. 3