



МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

УКРАЇНА

(19) **UA** (11) **119430** (13) **U**
(51) МПК (2017.01)
H02J 3/00

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

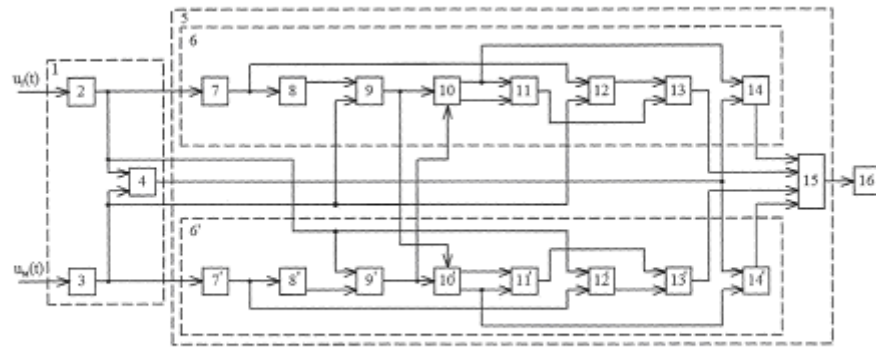
(21) Номер заявки: u 2017 03305	(72) Винахідник(и): Кононов Борис Тимофійович (UA), Куравська Надія Миколаївна (UA), Мушаров Андрій Олександрович (UA), Нечаус Андрій Олександрович (UA), Уваров Володимир Миколайович (UA), Щека Володимир Миколайович (UA)
(22) Дата подання заявки: 06.04.2017	
(24) Дата, з якої є чинними права на корисну модель: 25.09.2017	
(46) Публікація відомостей про видачу патенту: 25.09.2017, Бюл.№ 18	(73) Власник(и): ХАРКІВСЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ ПОВІТРЯНИХ СИЛ ІМЕНІ ІВАНА КОЖЕДУБА, вул. Сумська, 77/79, м. Харків, 61023 (UA)

(54) ІМПУЛЬСНИЙ СИНХРОНІЗАТОР

(57) Реферат:

Імпульсний синхронізатор містить вхідний блок у складі двох формувачів імпульсів постійної тривалості, які підключені на напруги генератора та мережі, логічну схему збігу, блок вмикання, у складі блока контролю частоти генератора та блока контролю частоти мережі і вихідну логічну схему "АБО". Кожен з блоків контролю частоти містить формувач допоміжних імпульсів, проміжну логічну схему збігу, логічний блок і вихідну логічну схему збігу. В склад кожного з блоків контролю частоти додатково введені проміжний формувач допоміжних імпульсів, схема заборони, перша та друга проміжна логічна схема збігу. При цьому вхід проміжного формувача допоміжних імпульсів з'єднаний з виходом формувача допоміжних імпульсів, вхід якого приєднаний в блоці контролю частоти генератора до виходу формувача імпульсів постійної тривалості, підключеного на напругу генератора. В блоці контролю частоти мережі вхід формувача допоміжних імпульсів з'єднаний з виходом формувача імпульсів постійної тривалості, підключеного на напругу мережі, вихід проміжного формувача допоміжних імпульсів з'єднаний з першим входом проміжної логічної схеми збігу блока контролю частоти генератора, другий вхід якої з'єднаний з виходом формувача допоміжних імпульсів, підключеного на напругу мережі. В блоці контролю частоти мережі перший вхід проміжної логічної схеми збігу з'єднаний з виходом проміжного формувача імпульсів постійної тривалості свого блока контролю частоти. Другий вхід цієї схеми з'єднаний з виходом формувача допоміжних імпульсів, підключеного на напругу мережі, вихід проміжної логічної схеми збігу з'єднаний з робочим входом логічного блока свого блока контролю частоти та зі скидаючим входом логічного блока іншого блока контролю частоти. Перший та другий виходи логічного блока з'єднані з входом схеми заборони, вихід якої з'єднаний з входом другої допоміжної логічної схеми збігу. До іншого входу якої приєднаний вихід першої допоміжної логічної схеми збігу, перший вхід якої з'єднаний з виходом формувача допоміжних імпульсів свого блока контролю частоти. Другий вхід з виходом формувача імпульсів постійної тривалості іншого каналу, вихід другої допоміжної логічної схеми збігу з'єднаний з входом вихідної логічної схеми "АБО" блока вмикання. Інші входи цієї схеми з'єднані з виходами других проміжних логічних схем збігу блоків контролю частоти та з виходами вихідних логічних схем збігу блоків контролю частоти, перші входи яких з'єднані з другими виходами логічних блоків свого каналу частоти та з виходом логічної схеми збігу вхідного блока.

UA 119430 U



Запропонована корисна модель належить до галузі електроенергетики і може бути використана для вмикання на паралельну роботу синхронних генераторів.

Відомий пристрій для автоматичної синхронізації синхронних генераторів [1], який містить формувачі імпульсів, блок контролю збігу фаз, блок вмикання у складі блока контролю різниці частот на базі інтегруючої ланки, порогового елемента та виконавчого органу.

Недоліком відомого пристрою є низька точність визначення моменту подачі команди на вмикання вимикача генератора, яка обумовлена режимом роботи інтегруючої ланки, де не передбачена можливість скидання інтегруючої ланки у вихідний стан. Крім цього для оцінювання різниці частот в пристрої використовується час, який дорівнює періоду биття, при цьому можлива затримка подачі команди, оскільки на момент першого збігу фаз синхронізованих напруг різниця частот ще може бути не визначена.

Найбільш близьким аналогом до запропонованої корисної моделі є імпульсний синхронізатор [2], який містить вхідний блок з логічною схемою збігу з формувачами імпульсів постійної тривалості, які підключені на напруги генератора та мережі, та блок вмикання, який містить блок контролю частоти генератора та блок контролю частоти мережі. Кожний з блоків контролю частоти містить у своєму складі формувач допоміжних імпульсів, вихід якого з'єднаний з входом проміжної логічної схеми збігу, інший вхід якої з'єднаний з виходом відповідного формувача імпульсів. Вихід проміжної схеми збігу приєднаний до робочого входу свого логічного блока та до скидаючого входу логічного блока іншого блока контролю частоти. Вихід логічного блока з'єднаний з входом вихідної логічної схеми збігу, другий вхід якої з'єднаний з виходом логічної схеми збігу вхідного блока. Виходи вихідних логічних схем збігу з'єднані із входами вихідної логічної схеми "АБО" у вихідному колі вмикання генераторного вимикача.

Недоліком цього пристрою є можливість появи провалів напруги та кидків струмів при синхронізації, обумовлених тим, що на момент замикання контактів вимикача генератора кут між синхронізованими напругами може не дорівнювати нулю.

В основу корисної моделі поставлена задача створити імпульсний синхронізатор, який дозволить зменшити кутову помилку $\delta_{\text{пом}}$ на момент замикання контактів вимикача генератора і тим самим зменшити негативні наслідки збурень, які можуть мати місце при цьому.

Поставлена задача вирішується тим, що в імпульсному синхронізаторі, який містить вхідний блок, у складі двох формувачів імпульсів постійної тривалості, які підключені на напруги генератора та мережі, логічну схему збігу, блок вмикання, у складі блока контролю частоти генератора та блока контролю частоти мережі і вихідну логічну схему "АБО", кожен з блоків контролю частоти містить формувач допоміжних імпульсів, проміжну логічну схему збігу, логічний блок і вихідну логічну схему збігу, згідно з корисною моделлю, в склад кожного з блоків контролю частоти додатково введені проміжний формувач допоміжних імпульсів, схема заборони, перша та друга проміжна логічна схема збігу, при цьому вхід проміжного формувача допоміжних імпульсів з'єднаний з виходом формувача допоміжних імпульсів, вхід якого приєднаний в блоці контролю частоти генератора до виходу формувача імпульсів постійної тривалості, підключеного на напругу генератора, а в блоці контролю частоти мережі вхід формувача допоміжних імпульсів з'єднаний з виходом формувача імпульсів постійної тривалості, підключеного на напругу мережі, вихід проміжного формувача допоміжних імпульсів з'єднаний з першим входом проміжної логічної схеми збігу блока контролю частоти генератора, другий вхід якої з'єднаний з виходом формувача допоміжних імпульсів, підключеного на напругу мережі, а в блоці контролю частоти мережі перший вхід проміжної логічної схеми збігу з'єднаний з виходом проміжного формувача імпульсів постійної тривалості свого блока контролю частоти, а другий вхід цієї схеми з'єднаний з виходом формувача допоміжних імпульсів, підключеного на напругу мережі, вихід проміжної логічної схеми збігу з'єднаний з робочим входом логічного блока свого блока контролю частоти та зі скидаючим входом логічного блока іншого блока контролю частоти, перший та другий виходи логічного блока з'єднані з входом схеми заборони, вихід якої з'єднаний з входом другої допоміжної логічної схеми збігу, до іншого входу якої приєднаний вихід першої допоміжної логічної схеми збігу, перший вхід якої з'єднаний з виходом формувача допоміжних імпульсів свого блока контролю частоти, а другий вхід з виходом формувача імпульсів постійної тривалості іншого каналу, вихід другої допоміжної логічної схеми збігу з'єднаний з входом вихідної логічної схеми "АБО" блока вмикання, а інші входи цієї схеми з'єднані з виходами других проміжних логічних схем збігу блоків контролю частоти та з виходами вихідних логічних схем збігу блоків контролю частоти, перші входи яких з'єднані з другими виходами логічних блоків свого каналу частоти та з виходом логічної схеми збігу вхідного блока.

До складу кожного з блоків контролю частоти додатково введені проміжний формувач допоміжних імпульсів, схема заборони, перша та друга допоміжна логічна схема збігу, при цьому можливий діапазон допустимих значень частоти ковзання $\omega_{s\text{доп}}$ розбивається на два піддіапазони $\omega_{s\text{доп}1}$ та $\omega_{s\text{доп}2}$, причому $\omega_{s\text{доп}1} > \omega_{s\text{доп}2}$ і в кожному піддіапазоні вибирається

5 своя розрахункова швидкість ковзання $\omega_{s\text{розр}1}$ та $\omega_{s\text{розр}2}$ і, відповідно, кути випередження $\delta_{\text{вип}1} > \delta_{\text{вип}2}$.

Технічний результат, який може бути отриманий при здійсненні корисної моделі, полягає в тому, що вдвічі зменшується кутова помилка на момент замикання контактів вимикача між напругами, які синхронізуються, що суттєво знижує можливі збурення в системі електропостачання при синхронізації, кидки струмів, які можуть бути небезпечними для працюючого та що вмикається генераторів, провали напруги, які можуть бути неприйнятними для споживачів системи електропостачання.

На кресленні наведена схема запропонованого імпульсного синхронізатора.

Запропонований імпульсний синхронізатор містить вхідний блок 1 у складі формувачів імпульсів 2, 3 постійної тривалості $\tau_r = \tau_m = \tau_0$, входи яких підключені на напругу генератора $u_r(t)$ та на напругу мережі $u_m(t)$, причому передній фронт імпульсів τ_0 збігається з початком позитивного півперіоду кожної з напруг, логічну схему збігу 4, входи якої приєднані до виходів формувачів імпульсів 2 та 3, та блок вмикання 5 у складі блока контролю частоти генератора 6 та блока контролю частоти мережі 6', вихідної логічної схеми "АБО" 15, яка з'єднана з колом вмикання вимикача генератора 16.

Кожен з блоків контролю частоти 6(6') містить формувач допоміжних імпульсів 7(7'), проміжний формувач допоміжних імпульсів 8(8'), проміжну логічну схему збігу 9(9'), логічний блок 10(10'), схему заборони 11(11'), першу 12(12') та другу 13(13') проміжну логічну схему збігу і вихідну логічну схему збігу 14(14').

Вхід формувача допоміжних імпульсів 7(7'), приєднаний до виходу формувача імпульсів 2(3), а його вихід приєднаний до входу проміжного формувача допоміжних імпульсів 8(8'), причому тривалість імпульсів з виходів формувачів допоміжних імпульсів 7(7') і проміжного формувача допоміжних імпульсів 8(8') однакова і дорівнює тривалості імпульсів τ_0 . Передній фронт імпульсів з виходу формувача допоміжних імпульсів 7(7') жорстко прив'язаний до заднього фронту імпульсів з виходу формувачів імпульсів 2(3), крім того передній фронт імпульсів з виходу проміжного формувача допоміжних імпульсів 8(8') жорстко прив'язаний до заднього фронту імпульсів з виходу формувачів допоміжних імпульсів 7(7'). До першого входу проміжної логічної схеми збігу 9 блока контролю частоти генератора 6 приєднаний вихід проміжного формувача допоміжних імпульсів 8, а до другого входу цієї логічної схеми приєднаний вихід формувача імпульсів 3. До першого входу проміжної логічної схеми збігу 9' блока контролю частоти мережі 6' приєднаний вихід проміжного формувача допоміжних імпульсів 8', а до другого входу - приєднаний вихід формувача імпульсів 2. Вихід проміжної логічної схеми збігу 9(9') з'єднаний з робочим входом логічного блока 10(10') та із скидаючим входом логічного блока 10'(10). Перший та другий виходи логічного блока 10(10') приєднані до входів схеми заборони 11(11'). Другий вихід логічного блока 10(10') крім того приєднаний до першого входу вихідної логічної схеми збігу 14(14'), до другого входу якої приєднаний вихід логічної схеми збігу 4 вхідного блока 1.

Перший вхід першої проміжної логічної схеми збігу 12(12') приєднаний до виходу формувача допоміжних імпульсів 7(7'), а другий вхід з'єднаний з виходом формувача імпульсів 3.

У блоці контролю частоти мережі 6' другий вхід проміжної логічної схеми збігу 12' з'єднаний з виходом формувача імпульсів 2. Перший вхід другої проміжної логічної схеми збігу 13(13') приєднаний до виходу першої проміжної логічної схеми збігу 12(12'), а другий вхід приєднаний до виходу схеми заборони 11(11'). Вихід другої проміжної логічної схеми збігу 13(13') приєднаний до входу вихідної логічної схеми "АБО" 15 блока вмикання 5, до інших входів якої приєднані виходи вихідних логічних схем збігу 14(14').

Формувачі імпульсів 2 та 3 на початку кожного позитивного півперіоду формують імпульси постійної тривалості τ_0 , які в разі неоднаковості частот напруг, що синхронізуються, зміщуються відносно один одного. При цьому імпульси більшої частоти своїм переднім фронтом насуваються, нібито "кроками", на імпульси меншої частоти з боку заднього фронту, а відстань між переднім фронтом імпульсу більшої частоти та заднім фронтом імпульсу меншої частоти зменшується на величину різниці періодів $T_m - T_6$, де T_m - тривалість періоду меншої частоти

f_m , а T_6 - тривалість періоду більшої частоти f_6 . В момент спрацювання логічної схеми збігу 4 фіксується кут випередження $\delta_{вип1}$, який дорівнює:

$$\delta_{вип1} = \frac{360^\circ}{T_m} \tau_0 = 360^\circ f_m \tau_0, \quad (1)$$

5 а в момент спрацювання першої проміжної логічної схеми збігу 12(12') фіксується кут випередження $\delta_{вип2}$, який дорівнює:

$$\delta_{вип2} = \frac{360^\circ}{T_m} \tau_0 = 360^\circ f_m 2\tau_0. \quad (2).$$

10 Оскільки в реальних умовах частота f_m змінюється незначно, кути $\delta_{вип1}$ та $\delta_{вип2}$ рахуються незмінними. Спрацювання першої проміжної логічної схеми збігу 12(12') або логічної схеми збігу 4 є першою обов'язковою умовою формування команди на вмикання вимикача генератора. Другою обов'язковою умовою є поява сигналів на виходах логічних блоків 10(10') одного з блоків контролю частоти 6(6').

Друга умова еквівалента умови дотримання допустимої різниці частот:

$$15 \quad f_r - f_m = f_s \leq f_{s\text{доп}}, \quad (3)$$

де f_s - поточне значення частоти ковзання;

$f_{s\text{доп}}$ - допустиме по обраному критерію синхронізації значення частоти ковзання.

20 Оцінювання різниці частот здійснюється шляхом визначення кількості "кроків" N , яке необхідно зробити передньому фронту імпульсів більшої частоти для того, щоби пройти шлях довжиною τ_0 по проміжному допоміжному імпульсу меншої частоти. Кількість "кроків" N визначається за формулою:

$$N = \frac{\tau_0}{T_m - T_6} = \frac{\tau_0 f_m f_6}{f_s}. \quad (4)$$

25 3 (4) слідує, що умова (3) трансформується в умову $N \geq N_{\text{доп}}$, де $N_{\text{доп}}$ - мінімально допустима кількість "кроків".

Оскільки діапазон допустимих значень кутової частоти ковзання розбитий на два піддіапазони, в логічному блоці 10(10') визначаються значення $N_{1\text{доп}}$ та $N_{2\text{доп}}$. При цьому вибирається що $N_{2\text{доп}} > N_{1\text{доп}}$, тобто для більших допустимих частот ковзання команда на вмикання буде подана з більшим кутом випередження, який обчислюється співвідношенням (2). В випадку, коли кількість "кроків" більше або дорівнює $N_{2\text{доп}}$, команда на вмикання подається з меншим кутом випередження, який обчислюється за допомогою співвідношення (1). Контроль частоти блоками контролю частоти генератора 6 і контролю частоти мережі 6' здійснюється перед фіксацією моменту визначення кута випередження, що дозволяє підвищити швидкодію синхронізатора, особливо в діапазоні малих значень частоти ковзання. Це досягається завдяки тому, що збіг основних імпульсів більшої частоти з допоміжними імпульсами, сформованими проміжним формувачем допоміжних імпульсів 8(8') відбувається раніше збігу основних імпульсів більшої частоти з допоміжними імпульсами меншої частоти.

35 Логічний блок 10(10') може бути реалізований на базі лічильника, дешифратора та тригера. В зв'язку з тим, що синхронізація можлива як при позитивних, так і при негативних значеннях частоти ковзання, блок вмикання 5 містить два повністю ідентичних блоки контролю частоти 6(6').

40 Робота синхронізатора полягає у наступному. Напруги генератора та мережі на початку кожного періоду запускають формувачі імпульсів 2, 3, які по своєму задньому фронту запускають формувачі допоміжних імпульсів 7(7'), які в свою чергу запускають проміжні формувачі допоміжних імпульсів 8(8'). Проміжна логічна схема збігу 9(9') фіксує моменти збігу

основних імпульсів більшої частоти з допоміжними імпульсами меншої частоти, сформованими проміжним формувачем допоміжних імпульсів 8(8'). Кількість збігів і, відповідно, частоту ковзання визначає логічний блок 10(10'). Поява сигналу на першому виході логічного блока 10(10') означає, що кількість збігів більше або дорівнює $N_{1\text{доп}}$, що відповідає першому піддіапазону допустимих значень частоти ковзання, для якого кут випередження повинен бути більшим. Поява сигналу на другому виході логічного блока 10(10') означає, що кількість збігів більша або дорівнює $N_{2\text{доп}}$, що відповідає другому піддіапазону допустимих значень частоти ковзання, для якого кут випередження повинен бути меншим. У випадку появи сигналу лише на першому виході логічного блока 10(10') з'являється сигнал на виході схеми заборони 11(11'), тобто заборона по другому входу цієї схеми, що забезпечує подачу сигналу на другий вхід другої проміжної логічної схеми збігу 13(13'), на перший вхід якої подається сигнал з виходу першої проміжної логічної схеми збігу 12(12'), що фіксує збіг переднього фронту основних імпульсів більшої частоти з заднім фронтом допоміжних імпульсів меншої частоти. Спрацювання другої проміжної логічної схеми збігу 13(13') приводить до спрацювання вихідної логічної схеми "АБО" 15 і подачі команди на вмикання вимикача генератора з більшим кутом випередження. У випадку, коли сигнали з'являються на обох виходах логічного блока 10(10'), сигнал на виході схеми заборони 11(11') відсутній, що не дозволяє спрацювати другій проміжній логічній схемі збігу 13(13'). При цьому спрацює вихідна логічна схема збігу 14(14') і команда на вмикання вимикача генератора подається після збігу переднього фронту основних імпульсів більшої частоти з заднім фронтом основних імпульсів меншої частоти, що фіксується логічною схемою збігу 4, сигнал з виходу якої, при наявності сигналу на другому виході логічного блока 10(10'), приводить до спрацювання вихідної логічної схеми збігу 14(14') та подачі команди на вмикання вимикача генератора з меншим кутом випередження.

Джерела інформації:

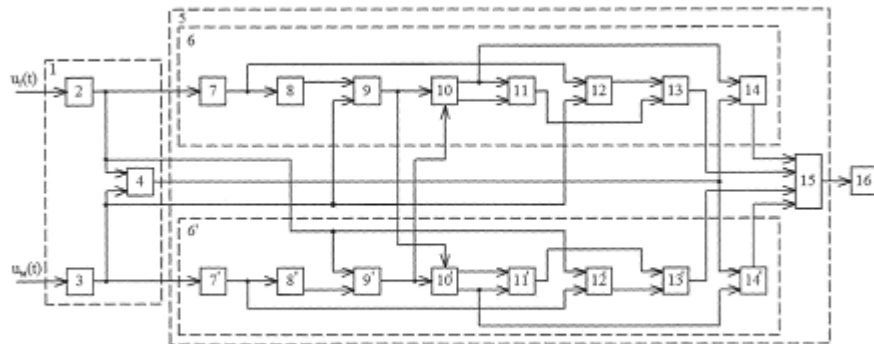
1. АС СРСР № 486419, МПК: H02J 3/42. Устройство для автоматической синхронизации синхронных генераторов / А.К. Васильев, А.В. Воршевский, И.М. Петрузов, В.П. Пляшкевич; опубл. 30.09.1975, БИ №36.

2. АС СРСР № 739698, МПК: H02J 3/42. Импульсный синхронизатор / Н.И. Григоров, Б.Т. Кононов, А.М. Зазнобин, П.П. Найдук, А.А. Орлов, А.А. Призенцов, В.З. Ройк, А.Е. Церковный. Заявлено 21.10.1979; опубл. 05.06.1980, БИ №21.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Імпульсний синхронізатор, який містить вхідний блок, у складі двох формувачів імпульсів постійної тривалості, які підключені на напруги генератора та мережі, логічну схему збігу, блок вмикання, у складі блока контролю частоти генератора та блока контролю частоти мережі і вихідну логічну схему "АБО", кожен з блоків контролю частоти містить формувач допоміжних імпульсів, проміжну логічну схему збігу, логічний блок і вихідну логічну схему збігу, який **відрізняється** тим, що в склад кожного з блоків контролю частоти додатково введені проміжний формувач допоміжних імпульсів, схема заборони, перша та друга проміжна логічна схема збігу, при цьому вхід проміжного формувача допоміжних імпульсів з'єднаний з виходом формувача допоміжних імпульсів, вхід якого приєднаний в блоці контролю частоти генератора до виходу формувача імпульсів постійної тривалості, підключеного на напругу генератора, а в блоці контролю частоти мережі вхід формувача допоміжних імпульсів з'єднаний з виходом формувача імпульсів постійної тривалості, підключеного на напругу мережі, вихід проміжного формувача допоміжних імпульсів з'єднаний з першим входом проміжної логічної схеми збігу блока контролю частоти генератора, другий вхід якої з'єднаний з виходом формувача допоміжних імпульсів, підключеного на напругу мережі, а в блоці контролю частоти мережі перший вхід проміжної логічної схеми збігу з'єднаний з виходом проміжного формувача імпульсів постійної тривалості свого блока контролю частоти, а другий вхід цієї схеми з'єднаний з виходом формувача допоміжних імпульсів, підключеного на напругу мережі, вихід проміжної логічної схеми збігу з'єднаний з робочим входом логічного блока свого блока контролю частоти та зі скидаючим входом логічного блока іншого блоку контролю частоти, перший та другий виходи логічного блока з'єднані з входом схеми заборони, вихід якої з'єднаний з входом другої допоміжної логічної схеми збігу, до іншого входу якої приєднаний вихід першої допоміжної логічної схеми збігу, перший вхід якої з'єднаний з виходом формувача допоміжних імпульсів свого блока контролю частоти, а другий вхід з виходом формувача імпульсів постійної тривалості іншого каналу, вихід другої допоміжної логічної схеми збігу з'єднаний з входом вихідної логічної схеми "АБО" блока вмикання, а інші входи цієї схеми з'єднані з виходами других проміжних логічних схем збігу блоків контролю частоти та з виходами вихідних логічних

схем збігу блоків контролю частоти, перші входи яких з'єднані з другими виходами логічних блоків свого каналу частоти та з виходом логічної схеми збігу вхідного блока.



Комп'ютерна верстка А. Крижанівський

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601