



МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

УКРАЇНА

(19) UA

(11) 119382

(13) U

(51) МПК

H03K 3/78 (2006.01)

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: **u 2017 03009**

(22) Дата подання заявки: **30.03.2017**

(24) Дата, з якої є чинними
права на корисну
модель: **25.09.2017**

(46) Публікація відомостей
про видачу патенту: **25.09.2017, Бюл.№ 18**

(72) Винахідник(и):

**Коробков Микола Григорович (UA),
Коробкова Олена Миколаївна (UA),
Рубанов Васілій Грігор'євич (RU),
Харченко Вячеслав Сергійович (UA)**

(73) Власник(и):

**НАЦІОНАЛЬНИЙ АЕРОКОСМІЧНИЙ
УНІВЕРСИТЕТ ІМ. М.Є. ЖУКОВСЬКОГО
"ХАРКІВСЬКИЙ АВІАЦІЙНИЙ ІНСТИТУТ",
вул. Чкалова, 17, м. Харків, 61070 (UA)**

(54) ФОРМУВАЧ ОДИНОЧНОГО ІМПУЛЬСУ З ПРОГРАМОВАНОЮ ТРИВАЛІСТЮ І ЗАТРИМКОЮ ПОЧАТКУ ФОРМУВАННЯ ВІДНОСНО СТАРТОВОГО ІМПУЛЬСУ

(57) Реферат:

Формувач одиночного імпульсу з програмованою тривалістю і затримкою початку формування відносно стартового імпульсу містить реверсивний двійковий лічильник, перший і другий синхронні D-тригери з входами асинхронної установки у нульовий стан, чотири елементи АБО, два елементи І, інвертор, ланцюжок, що складається з послідовно з'єднаних резистора і конденсатора.

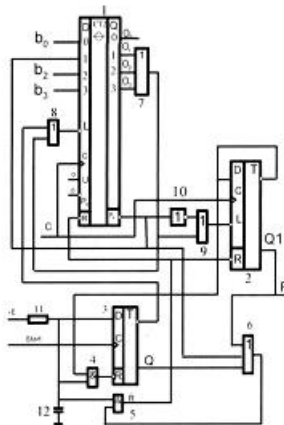


Fig. 1

UA 119382 U

Корисна модель належить до імпульсної техніки і призначена для формування одиночного імпульсу з програмованою тривалістю і затримкою початку формування відносно стартового.

Відомі формувачі, що містять кварцовий задавальний генератор, який працює в безперервному режимі, пристрій синхронізації і вихідний пристрій, що забезпечує формування необхідних імпульсів, часові параметри яких визначаються часовими параметрами імпульсів, що подаються на вхід (Тактовий генератор. Авторське свідоцтво СРСР № 307502. - Бюлетень винаходів № 20, 1971; Тактовий генератор. Авторське свідоцтво СРСР № 354544. - Бюлетень винаходів № 30, 1972).

Недолік відомих пристроїв - обмежені функціональні можливості, обумовлені налагоджуванням на фіксований режим часових параметрів вихідних імпульсів.

Відомі формувачі імпульсів з перенастроюваною тривалістю (патенти України на корисну модель №№ 57976, 58272, 59473, 59474, 59481, 62967, 63177). Недолік відомих пристроїв - складність структури, що обумовлено необхідністю використання двох багаторозрядних двійкових лічильників.

Найбільш близьким за технічною суттю і результатом, що досягається, є формувач одиночного імпульсу з програмованою тривалістю і затримкою початку формування відносно стартового (патент України на корисну модель № 56879), який містить два двійкових лічильники, перший з яких реверсивний, налагоджений на режим віднімання, що має вхід подачі імпульсів синхронізації, вхід дозволу синхронного паралельного завантаження і входи подачі даних при завантаженні, вхід дозволу режиму лічби, вхід асинхронної установки у нульовий стан, вихід переповнювання; перший і другий елементи АБО; інвертор; ланцюжок, що складається з послідовно з'єднаних резистора і конденсатора, підключеного до джерела живлення; стартозупинний пристрій, який містить синхронний D-тригер з входом асинхронної установки у нульовий стан, перший і другий двохходові елементи І; при цьому перший вхід першого елемента АБО з'єднано з виходом D-тригера; вихід переповнення першого лічильника з'єднано з другим входом першого елемента АБО; вихід першого елемента АБО з'єднано з першим входом другого елемента І; загальна точка послідовно сполучених резистора і конденсатора з'єднана з інформаційним входом D-тригера, з одним входом першого та другим входом другого елементів І; вихід першого елемента І сполучений з входом асинхронної установки D-тригера в нульовий стан; вихід другого елемента І з'єднаний з входами асинхронної установки лічильників у нульовий стан; тактові входи лічильників утворюють вхід формувача - вхід подачі періодичної послідовності імпульсів з виходу зовнішнього генератора; тактовий вхід D-тригера утворює вхід подачі імпульсів запуску; входи паралельного завантаження першого лічильника утворюють входи програмування формувача на задану тривалість вихідних імпульсів.

Недолік відомого пристрою - складність структури, технології його виготовлення і, як наслідок, висока споживана потужність, висока вартість, які обумовлені необхідністю використання двох реверсивних двійкових лічильників, в той час як при використанні відомого пристрою в режимі формування одиночного імпульсу з програмованою тривалістю і фіксованою затримкою початку формування відносно стартового наявність другого лічильника необов'язкова.

В основу корисної моделі поставлено задачу зменшення споживаної потужності та вартості.

Поставлена задача вирішується тим, що в формувач одиночного імпульсу з програмованою тривалістю і затримкою початку формування відносно стартового, який містить два двійкових лічильники, перший з яких реверсивний, налагоджений на режим віднімання, що має вхід подачі імпульсів синхронізації, вхід дозволу синхронного паралельного завантаження і входи подачі даних при завантаженні, вхід дозволу режиму лічби, вхід асинхронної установки у нульовий стан, вихід переповнювання; перший і другий елементи АБО; інвертор; ланцюжок, що складається з послідовно з'єднаних резистора і конденсатора, підключеного до джерела живлення; стартозупинний пристрій, який містить синхронний D-тригер з входом асинхронної установки у нульовий стан, перший і другий двохходові елементи І; при цьому перший вхід першого елемента АБО з'єднано з виходом D-тригера; другий вхід першого елемента АБО з'єднано з виходом переповнення першого лічильника; вихід першого елемента АБО з'єднано з першим входом другого елемента І; загальна точка послідовно сполучених резистора і конденсатора з'єднана з інформаційним входом D-тригера, з одним входом першого та другим входом другого елементів І; вихід першого елемента І сполучений зі входом асинхронної установки D-тригера в нульовий стан; вихід другого елемента І з'єднаний з входами асинхронної установки лічильників у нульовий стан; тактові входи лічильників утворюють вхід формувача - вхід подачі періодичної послідовності імпульсів з виходу зовнішнього генератора; тактовий вхід D-тригера утворює вхід подачі імпульсів запуску; входи паралельного завантаження першого лічильника утворюють входи програмування формувача на задану тривалість вихідних

імпульсів, відповідно до корисної моделі, введено третій і четвертий елементи АБО, а другий лічильник виконаний однорозрядним (другий D-тригер з входом дозволу переходу - L і входом асинхронної установки у нульовий стан - R), при цьому виходи другого, третього і четвертого розрядів першого лічильника з'єднано з входами другого елемента АБО, вихід якого з'єднано з першими входами третього і четвертого елементів АБО; вихід переповнення першого лічильника з'єднано з його другим входом подачі даних при завантаженні і входом інвертора, вихід якого з'єднано з другим входом четвертого елемента АБО; вихід четвертого елемента АБО з'єднано з входом дозволу переходу другого лічильника (входом L другого D-тригера); другий вхід третього елемента АБО з'єднано з інверсним виходом першого D-тригера; вихід третього елемента АБО з'єднано з входом дозволу синхронного паралельного завантаження першого лічильника; прямий вихід другого D-тригера, який утворює вихід формувача, з'єднано з третім входом першого елемента АБО; інверсний вихід другого D-тригера з'єднано з його входом D і другим входом першого елемента I.

На фіг. 1 наведена схема формувача.

Формувач містить: реверсивний двійковий лічильник 1, налагоджений на режим віднімання, який має вхід подачі тактових імпульсів C, вхід налагодження на режим підсумовування/віднімання U, вхід дозволу синхронного паралельного завантаження L і входи подачі завантажуваних даних D_0 - D_3 , вхід дозволу режиму лічби P_0 , вхід асинхронної установки в нульовий стан R, вихід переповнення P_4 ; синхронний DL - тригер 2 зі входом дозволу переходу L і входом асинхронної установки у нульовий стан R; синхронний D-тригер 3 зі входом асинхронної установки в нульовий стан R; перший 4 і другий 5 елементи I; перший 6, другий 7, третій 8 і четвертий 9 елементи АБО; інвертор 10; ланцюжок, що складається з послідовно з'єднаних резистора 11 і конденсатора 12.

Загальна точка послідовно сполучених резистора 11 і конденсатора 12 з'єднана з інформаційним входом тригера 3, з одним входом елемента 4 і з одним входом елемента 5. Другий вхід елемента 4 з'єднано з інверсним виходом і входом D тригера 2. Виходи другого (Q_1), третього (Q_2) і четвертого (Q_3) розрядів лічильника 1 з'єднано з входами елемента 7, вихід якого з'єднано з першими входами елементів 8, 9. Вихід переповнення лічильника 1 з'єднано з його другим входом (D_1) подачі даних при завантаженні, з другим входом елемента 6 і входом інвертора 10, вихід якого з'єднано з другим входом елемента 9. Вихід елемента 9 з'єднано з входом L тригера 2. Другий вхід елемента 8 з'єднано з інверсним виходом тригера 3. Вихід елемента 8 з'єднано з входом L лічильника 1. Прямий вихід тригера 2, який утворює вихід формувача F, з'єднано з третім входом елемента 6, вихід якого з'єднано з другим входом елемента 5. Інверсний вихід тригера 2 з'єднано з його входом D і другим входом першого елемента 4. Вихід елемента 5 з'єднано з входами R лічильника 1 тригера 2.

Входи $D_3D_2D_1D_0$ синхронного завантаження лічильника 1 утворюють входи програмування формувача на задану тривалість імпульсу на виході формувача і його затримки відносно стартового, при цьому $D_3=b_3$, $D_2=b_2$, $D_0=b_0$, значення сигналу на вході D_1 дорівнює значенню сигналу на виході переповнення лічильника 1. Тактові входи C лічильника 1 і тригера 2 сполучені між собою, утворюючи вхід формувача - вхід подачі періодичної послідовності імпульсів з виходу зовнішнього генератора. Тактовий вхід C тригера 3 утворює вхід подачі імпульсів запуску (Start) формування вихідних імпульсів.

Працює формувач в наступній послідовності.

Наявність ланцюжка, що складається із поєднаних послідовно резистора 11 і конденсатора 12, підключеного до шини живлячої напруги +E, при включенні джерела живлення протягом деякого проміжку часу формує рівень логічного нуля на входах елементів 4 та 5, забезпечуючи формування рівня логічного нуля на їхніх виходах, приєднаних до входів R асинхронної установки у нульовий стан лічильника 1 і тригерів 2, 3.

Після закінчення перехідного процесу, пов'язаного з включенням джерела живлення, тригери і лічильник переходять у нульовий стан, формуючи рівень логічного нуля відповідно на виходах тригерів 2, 3 і на виходах лічильника 1, що веде до формування рівня логічного нуля на виході елемента 6, який з'єднано з входом елемента 5, що забезпечує рівень логічного нуля на входах R асинхронної установки у нульовий стан лічильника 1 і тригера 2 і по закінченні перехідного процесу, пов'язаного із зарядом конденсатора 12. Оскільки режим асинхронної установки лічильника і тригера у нульовий стан має пріоритет по відношенню до всіх останніх режимів, то до тих пір, поки на вході елемента 6 (а отже, і на його виході) зберігатиметься рівень логічного нуля, нульовий стан лічильника 1 і тригера 2 залишатиметься незмінним, тобто залишатиметься незмінним нульове значення на виході формувача.

Під час вступу імпульсу запуску (Start) на тактовий вхід C тригера 3 по його фронту тригер переходить в одиничний стан ($Q=1$, $\overline{Q}=0$), формуючи рівень логічної одиниці на виході

елемента 6, а отже, на вході та виході елемента 5, що забезпечує рівень логічної одиниці на входах R лічильника 1 і тригера 2, знімаючи блокування. На вході елемента 8 надходить нульове значення з виходу елемента 7 і з інверсного виходу D-тригера 3, формуючи нульове значення на вході (L) дозволу завантаження лічильника 1, що забезпечує режим завантаження.

5 Нульове значення сигналу з виходу переповнення лічильника 1, яке надходить на вхід інвертора 9, формує одиничне значення на його виході і вході L тригера 2, що забезпечує заборону переходу тригера 2.

І тоді під час вступу першого (після закінчення перехідного процесу, пов'язаного із зняттям блокування) тактового імпульсу С по його фронту відбувається паралельне завантаження лічильника 1 значеннями сигналів, що подаються на відповідні входи D_0-D_3 з входів b_3, b_2, b_0 і виходу переповнення лічильника 1. Лічильник переходить у стан $Q_3=b_3, Q_2=b_2, Q_1=b_3, b_2 \ 0 \ b_0$, що веде до формування одиничного значення на виході переповнення лічильника 1, на виході елемента 7 і одиничне значення на виході інвертора 10, формуючи нульове значення на його виході. Нульовий стан тригера 2 (нульове значення сигналу на виході формувача) залишається незмінним.

В результаті цього переходу лічильник 1 перейде в режим лічби (віднімання). Під час вступу подальших тактових імпульсів зміст лічильника 1 зменшуватиметься, а нульовий стан тригера 2 залишається незмінним. Як тільки зміст лічильника 1 стане рівним 0001, на виході елемента 8 формується нульове значення. В результаті цього лічильник 1 перейде в режим завантаження, а тригер 2 - в режим переходу. І тоді під час вступу наступного тактового імпульсу по його фронту знову відбувається паралельне завантаження лічильника 1 значеннями сигналів, що подаються на відповідні входи D_0-D_3 , і входів $B=b_3b_2b_0$ і виходу переповнення лічильника 1. Лічильник переходить у стан $Q_3=b_3, Q_2=b_2, Q_1=1, Q_0=b_0$, що веде до формування одиничного значення на виході переповнення лічильника 1, на виході елемента 7 і одиничне значення на виході інвертора 10, формуючи нульове значення на його виході. Тригер 2 перейде в одиничний стан, формуючи одиничне значення на виході формувача і нульове значення на інверсному виході тригера 2, тобто на вході і виході елемента 4, що веде до переходу тригера 3 у нульовий

стан ($Q=1, \overline{Q}=0$), формуючи рівень логічної одиниці на вході та виході елемента АБО 9. В результаті цього переходу лічильник 1 перейде в режим завантаження, а тригер 2 в режим переходу. Під час вступу подальших тактових імпульсів, зміст лічильника 1 зменшуватиметься, а одиничний стан тригера 2 залишається незмінним. Як тільки зміст лічильника 1 стане рівним 0001, на виході елемента 9 формується нульове значення. В результаті цього лічильник 1 і тригер 2 перейдуть в режим переходу. І тоді під час вступу наступного тактового імпульсу по його фронту тригер 2 і лічильник 1 переходять у нульовий стан, формуючи нульове значення на виході формувача і на виході елемента 6, обумовлюючи рівень 0 на виході елемента 5, що приведе до припинення процесу генерації.

Таким чином, після закінчення перехідного процесу, пов'язаного із зняттям блокування, під час вступу на вхід С формувача періодичної послідовності імпульсів з періодом Т на виході формувача генерується одиничний імпульс з програмованою тривалістю, яка визначається значенням $b_3b_21b_0$, і затримкою відносно стартового імпульсу, яка визначається значенням $b_3b_20b_0$:

$$t_i = b_3 \ b_2 \ 1 \ b_0, \ t_3 = b_3 \ b_2 \ 0 \ b_0.$$

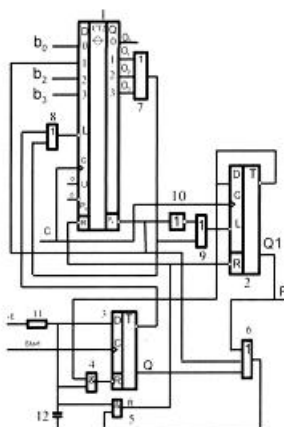
Зі вступом наступного імпульсу запуску усі процеси повторюються. На фіг. 2 зображені епюри, що ілюструють роботу для варіанту програмування $B=b_3 \ b_2-b_0$, визначаючого тривалість імпульсу на виході з затримкою відносно стартового: $t_3 = (1000)T = 8T, t_i = (1010)T = 10T$.

На відміну від відомого пристрою спрощення структури другого лічильника дозволило спростити технологію його виготовлення, знизити споживану потужність і вартість.

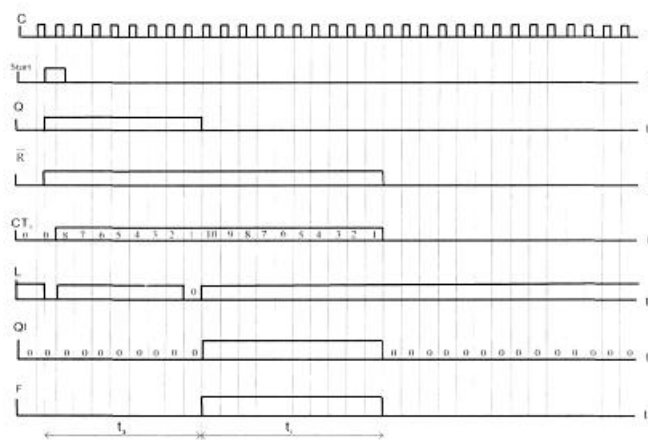
ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Формувач одиничного імпульсу з програмованою тривалістю і затримкою початку формування відносно стартового імпульсу, який містить два двійкових лічильники, перший з яких реверсивний, налагоджений на режим віднімання, що має вхід подачі імпульсів синхронізації, вхід дозволу синхронного паралельного завантаження і входи подачі даних при завантаженні, вхід дозволу режиму лічби, вхід асинхронної установки у нульовий стан, вихід переповнення; перший і другий елементи АБО; інвертор; ланцюжок, що складається з послідовно з'єднаних резистора і конденсатора, підключеного до джерела живлення; стартоостопний пристрій, який містить синхронний D-тригер з входом асинхронної установки у нульовий стан, перший і другий двовходові елементи І; при цьому перший вхід першого елемента АБО з'єднано з виходом D-тригера; вихід переповнення першого лічильника з'єднано з другим входом першого елемента

- АБО; вихід першого елемента АБО з'єднано з першим входом другого елемента І; загальна точка послідовно сполучених резистора і конденсатора з'єднана з інформаційним входом D-тригера, з одним входом першого та другим входом другого елементів І; вихід першого елемента І сполучений зі входом асинхронної установки D-тригера в нульовий стан; вихід
- 5 другого елемента І з'єднаний зі входами асинхронної установки лічильників у нульовий стан; тактові входи лічильників утворюють вхід формувача - вхід подачі періодичної послідовності імпульсів з виходу зовнішнього генератора; тактовий вхід D-тригера утворює вхід подачі імпульсів запуску; входи паралельного завантаження першого лічильника утворюють входи налагодження формувача на задану тривалість вихідних імпульсів, який **відрізняється** тим, що
- 10 введено третій і четвертий елементи АБО, а другий лічильник виконаний однорозрядним (другий D-тригер з входом дозволу переходу - L і входом асинхронної установки у нульовий стан - R), при цьому виходи другого, третього і четвертого розрядів першого лічильника з'єднано з входами другого елемента АБО, вихід якого з'єднано з першими входами третього і четвертого елементів АБО; вихід переповнення першого лічильника з'єднано з його другим
- 15 входом подачі даних при завантаженні і входом інвертора, вихід якого з'єднано з другим входом четвертого елемента АБО; вихід четвертого елемента АБО з'єднано з входом дозволу переходу другого лічильника (входом L другого D-тригера); другий вхід третього елемента АБО з'єднано з інверсним виходом першого D-тригера; вихід третього елемента АБО з'єднано з входом дозволу синхронного паралельного завантаження першого лічильника; прямий вихід другого D-тригера, який утворює вихід формувача, з'єднано з третім входом першого елемента АБО; інверсний вихід другого D-тригера з'єднано з його входом D і другим входом першого елемента
- 20 І.



Фиг. 1



Фиг. 2

Комп'ютерна верстка О. Рябо

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601