



МІНІСТЕРСТВО
ЕКОНОМІЧНОГО
РОЗВИТКУ І ТОРГІВЛІ
УКРАЇНИ

УКРАЇНА

(19) UA

(11) 119362

(13) U

(51) МПК

H03K 3/78 (2006.01)

(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ

(21) Номер заявки: **u 2017 02815**

(22) Дата подання заявки: **27.03.2017**

(24) Дата, з якої є чинними
права на корисну
модель: **25.09.2017**

(46) Публікація відомостей
про видачу патенту: **25.09.2017, Бюл.№ 18**

(72) Винахідник(и):

**Коробков Микола Григорович (UA),
Коробкова Олена Миколаївна (UA),
Рубанов Васілій Грігор'євич (RU),
Харченко Вячеслав Сергійович (UA)**

(73) Власник(и):

**НАЦІОНАЛЬНИЙ АЕРОКОСМІЧНИЙ
УНІВЕРСИТЕТ ІМ. М.Є. ЖУКОВСЬКОГО
"ХАРКІВСЬКИЙ АВІАЦІЙНИЙ ІНСТИТУТ",
вул. Чкалова, 17, м. Харків, 61070 (UA)**

(54) ФОРМУВАЧ ОДИНОЧНОГО ІМПУЛЬСУ З ПРОГРАМОВАНОЮ ТРИВАЛІСТЮ І ЗАТРИМКОЮ ПОЧАТКУ ФОРМУВАННЯ ВІДНОСНО СТАРТОВОГО

(57) Реферат:

Формувач одиночного імпульсу з програмованою тривалістю і затримкою початку формування відносно стартового містить два двійкових лічильники, перший з яких реверсивний, налагоджений на режим віднімання, що має вхід подачі імпульсів синхронізації, вхід дозволу синхронного паралельного завантаження і входи подачі даних при завантаженні, вхід дозволу режиму лічби, вхід асинхронної установки у нульовий стан, вихід переповнювання; елемент АБО; ланцюжок, що складається з послідовно з'єднаних резистора і конденсатора, підключеного до джерела живлення; стартозупинний пристрій, який містить синхронний D-тригер зі входом асинхронної установки у нульовий стан, перший і другий двовходові елементи І; при цьому перший вхід елемента АБО з'єднано з виходом D-тригера; вихід переповнення першого лічильника з'єднано з другим входом елемента АБО; вихід елемента АБО з'єднано з першим входом другого елемента І; загальна точка послідовно сполучених резистора і конденсатора з'єднана з інформаційним входом D-тригера, з одним входом першого та другим входом другого елементів І; вихід першого елемента І з'єднаний зі входом асинхронної установки D-тригера в нульовий стан; вихід другого елемента І з'єднаний зі входами асинхронної установки лічильників у нульовий стан; тактові входи лічильників утворюють вхід формувача - вхід подачі періодичної послідовності імпульсів з виходу зовнішнього генератора; тактовий вхід D-тригера утворює вхід подачі імпульсів запуску; входи паралельного завантаження першого лічильника утворюють входи програмування формувача на задану тривалість імпульса на виході і затримки початку його формування відносно стартового, причому введено елемент АБО-НІ, перший і другий елементи І-НІ, а другий лічильник виконаний однорозрядним (другий D-тригер зі входом дозволу переходу - L і входом асинхронної установки у нульовий стан - R, інверсний вихід якого з'єднано з його входом D), при цьому, вихід першого розряду першого лічильника з'єднано з його другим входом паралельного завантаження; виходи другого, третього і четвертого розрядів першого лічильника з'єднано зі входами елемента АБО-НІ, вихід якого з'єднано з першими входами першого і другого елементів І- НІ; вихід переповнення першого лічильника з'єднано з другим входом другого елемента І- НІ, вихід якого з'єднано зі входом дозволу переходу другого лічильника (входом L другого D-тригера); другий вхід першого елемента І-НІ з'єднано з прямим виходом першого D-тригера; вихід першого елемента І-НІ з'єднано зі входом дозволу синхронного паралельного завантаження першого лічильника; прямий вихід другого D-тригера, який утворює вихід формувача, з'єднано з третім входом

UA 119362 U

елемента АБО; інверсний вихід другого D-тригера з'єднано з його входом D і другим входом першого елемента І.

Корисна модель належить до імпульсної техніки і призначена для формування одиночного імпульсу з програмованою тривалістю і затримкою початку формування відносно стартового.

Відомі формувачі, що містять кварцовий задавальний генератор, який працює в безперервному режимі, пристрій синхронізації і вихідний пристрій, що забезпечує формування необхідних імпульсів, часові параметри яких визначаються часовими параметрами імпульсів, що подаються на вхід (Тактовий генератор. Авторське свідоцтво СРСР № 307502. - Бюлетень винаходів. № 20, 1971; Тактовий генератор. Авторське свідоцтво СРСР № 354544. - Бюлетень винаходів. № 30, 1972).

Недолік відомих пристроїв - обмежені функціональні можливості, обумовлені налагоджуванням на фіксований режим часових параметрів вихідних імпульсів.

Відомі формувачі імпульсів з програмованою тривалістю і затримкою початку формування відносно стартового (патенти України на корисну модель № № 61845, 61852, 61853, 62173). Недолік відомих пристроїв - складність структури, що обумовлено необхідністю використання двох багаторозрядних двійкових лічильників.

Найбільш близьким за технічною суттю і результатом, що досягається, є формувач одиночного імпульсу з програмованою тривалістю і затримкою початку формування відносно стартового (патент України на корисну модель № 56879), який містить два двійкових лічильники, перший з яких реверсивний, налагоджений на режим віднімання, що має вхід подачі імпульсів синхронізації, вхід дозволу синхронного паралельного завантаження і входи подачі даних при завантаженні, вхід дозволу режиму лічби, вхід асинхронної установки у нульовий стан, вихід переповнювання; елемент АБО; ланцюжок, що складається з послідовно з'єднаних резистора і конденсатора, підключеного до джерела живлення; стартоостопний пристрій, який містить синхронний D-тригер зі входом асинхронної установки у нульовий стан, перший і другий двовходові елементи І; при цьому перший вхід елемента АБО з'єднано з виходом D-тригера; вихід переповнення першого лічильника з'єднано з другим входом першого елемента АБО; вихід елемента АБО з'єднано з першим входом другого елемента І; загальна точка послідовно сполучених резистора і конденсатора з'єднана з інформаційним входом D-тригера, з одним входом першого та другим входом другого елементів І; вихід першого елемента І сполучений зі входом асинхронної установки D-тригера в нульовий стан; вихід другого елемента І з'єднаний зі входами асинхронної установки лічильників у нульовий стан; тактові входи лічильників утворюють вхід формувача - вхід подачі періодичної послідовності імпульсів з виходу зовнішнього генератора; тактовий вхід D-тригера утворює вхід подачі імпульсів запуску; входи паралельного завантаження першого лічильника утворюють входи програмування формувача на задану тривалість імпульса на виході і затримки початку його формування відносно стартового.

Недолік відомого пристрою - складність структури, технології його виготовлення і, як наслідок, висока споживана потужність, висока вартість, які обумовлені необхідністю використання двох реверсивних двійкових лічильників, в той час як, при використанні відомого пристрою в режимі формування одиночного імпульсу з програмованою тривалістю і затримкою початку формування відносно стартового наявність другого лічильника необов'язкова.

В основу корисної моделі поставлено задачу зменшення споживаної потужності та вартості.

Поставлена задача вирішується тим, що в формувач одиночного імпульсу з програмованою тривалістю і затримкою початку формування відносно стартового, який містить два двійкових лічильники, перший з яких реверсивний, налагоджений на режим віднімання, що має вхід подачі імпульсів синхронізації, вхід дозволу синхронного паралельного завантаження і входи подачі даних при завантаженні, вхід дозволу режиму лічби, вхід асинхронної установки у нульовий стан, вихід переповнювання; елемент АБО; ланцюжок, що складається з послідовно з'єднаних резистора і конденсатора, підключеного до джерела живлення; стартоостопний пристрій, який містить синхронний D-тригер зі входом асинхронної установки у нульовий стан, перший і другий двовходові елементи І; при цьому перший вхід елемента АБО з'єднано з виходом D-тригера; вихід переповнення першого лічильника з'єднано з другим входом елемента АБО; вихід елемента АБО з'єднано з першим входом другого елемента І; загальна точка послідовно сполучених резистора і конденсатора з'єднана з інформаційним входом D-тригера, з одним входом першого та другим входом другого елементів І; вихід першого елемента І з'єднаний зі входом асинхронної установки D-тригера в нульовий стан; вихід другого елемента І з'єднаний зі входами асинхронної установки лічильників у нульовий стан; тактові входи лічильників утворюють вхід формувача - вхід подачі періодичної послідовності імпульсів з виходу зовнішнього генератора; тактовий вхід D-тригера утворює вхід подачі імпульсів запуску; входи паралельного завантаження першого лічильника утворюють входи програмування формувача на задану тривалість імпульса на виході і затримки початку його формування відносно

стартового, відповідно до корисної моделі введено елемент АБО-НІ, перший і другий елементи І-НІ, а другий лічильник виконаний однорозрядним (другий D-тригер зі входом дозволу переходу - L і входом асинхронної установки у нульовий стан - R, інверсний вихід якого з'єднано з його входом D), при цьому вихід першого розряду першого лічильника з'єднано з його другим входом паралельного завантаження; виходи другого, третього і четвертого розрядів першого лічильника з'єднано зі входами елемента АБО-НІ, вихід якого з'єднано з першими входами першого і другого елементів І-НІ; вихід переповнення першого лічильника з'єднано з другим входом другого елемента І-НІ, вихід якого з'єднано зі входом дозволу переходу другого лічильника (входом L другого D-тригера); другий вхід першого елемента І-НІ з'єднано з прямим виходом першого D-тригера; вихід першого елемента І-НІ з'єднано зі входом дозволу синхронного паралельного завантаження першого лічильника; прямий вихід другого D-тригера, який утворює вихід формувача, з'єднано з третім входом елемента АБО; інверсний вихід другого D-тригера з'єднано з його входом D і другим входом першого елемента І.

На Фіг. 1 приведена схема формувача.

Формувач містить: реверсивний двійковий лічильник 1, налагоджений на режим віднімання, який має вхід подачі тактових імпульсів С, вхід налагодження на режим підсумовування/віднімання U, вхід дозволу синхронного паралельного завантаження L і входи подачі завантажуваних даних D_0 - D_3 , вхід дозволу режиму лічби P_0 , вхід асинхронної установки в нульовий стан R, вихід переповнювання P_4 ; синхронний DL - тригер 2 зі входом дозволу переходу L і входом асинхронної установки у нульовий стан R; синхронний D-тригер 3 зі входом асинхронної установки в нульовий стан R; перший 4 і другий 5 елементи І; елемент АБО 6; елемент АБО-НІ 7; перший 8 і другий 9 елементи І-НІ; ланцюжок, що складається з послідовно з'єднаних резистора 10 і конденсатора 11.

Загальна точка послідовно сполучених резистора 10 і конденсатора 11 сполучена з інформаційним входом тригера 3, з одним входом елемента 4 і з одним входом елемента 5. Другий вхід елемента 4 з'єднано з інверсним виходом і входом D тригера 2. Виходи другого (Q_1), третього (Q_2) і четвертого (Q_3) розрядів лічильника 1 з'єднано зі входами елемента 7, вихід якого з'єднано з першими входами елементів 8, 9. Вихід першого розряду лічильника 1 з'єднано з його другим входом (D_1) паралельного завантаження. Вихід переповнення лічильника 1 з'єднано з другими входами елементів 6, 9. Вихід елемента 9 з'єднано зі входом L тригера 2. Другий вхід елемента 8 з'єднано з прямим виходом тригера 3. Вихід елемента 8 з'єднано зі входом L лічильника 1. Прямий вихід тригера 2, який утворює вихід формувача F, з'єднано з третім входом елемента 6, вихід якого з'єднано з другим входом елемента 5. Інверсний вихід тригера 2 з'єднано з його входом D і другим входом елемента 4. Вихід елемента 5 з'єднано зі входами R лічильника 1 і тригера 2. Входи $D_3D_2D_1D_0$ синхронного завантаження лічильника 1 утворюють входи програмування формувача на задану тривалість імпульсу на виході формувача і його затримки відносно стартового, при цьому $D_3=b_3$, $D_2=b_2$, $D_0=b_0$, значення сигналу на вході D_1 дорівнює значенню сигналу на виході його першого розряду ($D_1=Q_0$). Тактові входи С лічильника 1 і тригера 2 з'єднані між собою, утворюючи вхід формувача - вхід подачі періодичної послідовності імпульсів з виходу зовнішнього генератора. Тактовий вхід С тригера 3 утворює вхід подачі імпульсів запуску (Start) формування вихідних імпульсів.

Працює формувач в наступній послідовності.

Наявність ланцюжка, що складається із поєднаних послідовно резистора 10 і конденсатора 11, підключеного до шини живлячої напруги +E, при включенні джерела живлення протягом деякого проміжку часу формує рівень логічного нуля на входах елементів 4 та 5, забезпечуючи формування рівня логічного нуля на їхніх виходах, приєднаних до входів R асинхронної установки у нульовий стан лічильника 1 і тригерів 2, 3.

Після закінчення перехідного процесу, пов'язаного з включенням джерела живлення, тригери і лічильник переходять у нульовий стан, формуючи рівень логічного нуля відповідно на виходах тригерів 2, 3 і на виходах лічильника 1, що веде до формування рівня логічного нуля на виході елемента 6, який з'єднано зі входом елемента 5, що забезпечує рівень логічного нуля на входах R асинхронної установки у нульовий стан лічильника 1 і тригера 2 і по закінченні перехідного процесу, пов'язаного із зарядом конденсатора 11. Оскільки режим асинхронної установки лічильника і тригера у нульовий стан має пріоритет по відношенню до всіх останніх режимів, то до тих пір, поки на вході елемента 6 (а отже, і на його виході) зберігатиметься рівень логічного нуля, нульовий стан лічильника 1 і тригера 2 залишатиметься незмінним, тобто залишатиметься незмінним нульове значення на виході формувача.

Під час вступу імпульсу запуску (Start) на тактовий вхід С тригера 3 по його фронту тригер переходить в одиничний стан ($Q=1$, $\bar{Q}=0$), формуючи рівень логічної одиниці на виході елемента 6, а отже, на вході та виході елемента 5, що забезпечує рівень логічної одиниці на

входах R лічильника 1 і тригера 2, знімаючи блокування. На входи елемента 8 надходить одиничне значення з виходу елемента 7 і з прямого виходу D-тригера 3, формуючи нульове значення на вході (L) дозволу завантаження лічильника 1, що забезпечує режим завантаження.

Нульове значення сигналу з виходу переповнення лічильника 1, яке надходить на вхід елемента 9, формує одиничне значення на його виході (на вході L тригера 2), що забезпечує заборону переходу тригера 2.

І тоді під час вступу першого (після закінчення перехідного процесу, пов'язаного із зняттям блокування) тактового імпульсу С по його фронту відбувається паралельне завантаження лічильника 1 значеннями сигналів, що подаються на відповідні входи D_0-D_3 зі входів $V=b_3b_2b_0$ і з виходу першого розряду лічильника 1. Лічильник переходить у стан $Q_3=b_3$, $Q_2=b_2$, $Q_1=0$, $Q_0=b_0$, що веде до формування одиничного значення на виході переповнення лічильника 1, нульового значення на виході елемента 7 і одиничне значення на виході елемента 8. Нульовий стан тригера 2 (нульове значення сигналу на виході формувача) залишається незмінним.

В результаті цього переходу лічильник 1 перейде в режим лічби (віднімання). Під час вступу подальших тактових імпульсів зміст лічильника 1 зменшуватиметься, а нульовий стан тригера 2 залишається незмінним. Як тільки зміст лічильника 1 стане рівним 0001 на виходах елементів 8, 9 формується нульове значення. В результаті цього лічильник 1 перейде в режим завантаження, а тригер 2 - в режим переходу. І тоді під час вступу наступного тактового імпульсу по його фронту знову відбувається паралельне завантаження лічильника 1 значеннями сигналів, що подаються на відповідні входи D_0-D_3 , зі входів $V=b_3b_2b_0$ і з виходу першого розряду лічильника 1. Лічильник переходить у стан $Q_3=b_3$, $Q_2=b_2$, $Q_1=1$, $Q_0=b_0$, що веде до формування одиничного значення на виході переповнення лічильника 1, нульового значення на виході елемента 7. Тригер 2 перейде в одиничний стан, формуючи одиничне значення на виході формувача і нульове значення на інверсному виході тригера 2, тобто на вході і виході елемента 4, що веде до переходу тригера 3 у нульовий стан ($Q=0$), формуючи рівень логічної одиниці на виході елемента 9. В результаті цього лічильник 1 перейде в режим переходу, а тригер 2 - в режим збереження. Під час вступу подальших тактових імпульсів, зміст лічильника 1 зменшуватиметься, а одиничний стан тригера 2 залишається незмінним. Як тільки зміст лічильника 1 стане рівним 0001 на виходах елементів 8, 9 формується нульове значення. В результаті цього лічильник 1 і тригер 2 перейдуть в режим переходу. І тоді під час вступу наступного тактового імпульсу по його фронту тригер 2 і лічильник 1 переходять у нульовий стан, формуючи нульове значення на виході формувача і на виході елемента 6, обумовлюючи рівень 0 на виході елемента 5, що приведе до припинення процесу генерації.

Таким чином, після закінчення перехідного процесу, пов'язаного із зняттям блокування, під час вступу на вхід С формувача періодичної послідовності імпульсів з періодом Т на виході формувача генерується одиничний імпульс з програмованою тривалістю, яка визначається значенням $b_3 b_2 1 b_0$, і затримкою відносно стартового імпульсу, яка визначається значенням $b_3 b_2 0 b_0$:

$$t_1=(b_3 b_2 1 b_0)T, t_2=(b_3 b_2 0 b_0)T.$$

Зі вступом наступного імпульсу запуску усі процеси повторюються.

На Фіг. 2 зображені епюри, що ілюструють роботу для варіанту програмування $V=10-0$, визначаючого тривалість імпульсу на виході з затримкою відносно стартового: $t_2=1000T=8T$, $t_1=1010T=10T$.

На відміну від відомого пристрою спрощення структури другого лічильника дозволило спростити технологію його виготовлення, знизити споживану потужність і вартість.

ФОРМУЛА КОРИСНОЇ МОДЕЛІ

Формувач одиничного імпульсу з програмованою тривалістю і затримкою початку формування відносно стартового, який містить два двійкових лічильники, перший з яких реверсивний, налагоджений на режим віднімання, що має вхід подачі імпульсів синхронізації, вхід дозволу синхронного паралельного завантаження і входи подачі даних при завантаженні, вхід дозволу режиму лічби, вхід асинхронної установки у нульовий стан, вихід переповнення; елемент АБО; ланцюжок, що складається з послідовно з'єднаних резистора і конденсатора, підключеного до джерела живлення; стартоостанний пристрій, який містить синхронний D-тригер зі входом асинхронної установки у нульовий стан, перший і другий двовходові елементи І; при цьому перший вхід елемента АБО з'єднано з виходом D-тригера; вихід переповнення першого лічильника з'єднано з другим входом елемента АБО; вихід елемента АБО з'єднано з першим входом другого елемента І; загальна точка послідовно сполучених резистора і конденсатора з'єднана з інформаційним входом D-тригера, з одним входом першого та другим входом другого

- елементів I; вихід першого елемента I з'єднаний зі входом асинхронної установки D-тригера в нульовий стан; вихід другого елемента I з'єднаний зі входами асинхронної установки лічильників у нульовий стан; тактові входи лічильників утворюють вхід формувача - вхід подачі періодичної послідовності імпульсів з виходу зовнішнього генератора; тактовий вхід D-тригера утворює вхід подачі імпульсів запуску; входи паралельного завантаження першого лічильника утворюють входи програмування формувача на задану тривалість імпульсу на виході і затримки початку його формування відносно стартового, який **відрізняється** тим, що введено елемент АБО-НІ, перший і другий елементи І-НІ, а другий лічильник виконаний однорозрядним (другий D-тригер зі входом дозволу переходу - L і входом асинхронної установки у нульовий стан - R, інверсний вихід якого з'єднано з його входом D), при цьому вихід першого розряду першого лічильника з'єднано з його другим входом паралельного завантаження; виходи другого, третього і четвертого розрядів першого лічильника з'єднано зі входами елемента АБО-НІ, вихід якого з'єднано з першими входами першого і другого елементів І-НІ; вихід переповнення першого лічильника з'єднано з другим входом другого елемента І-НІ, вихід якого з'єднано зі входом дозволу переходу другого лічильника (входом L другого D-тригера); другий вхід першого елемента І-НІ з'єднано з прямим виходом першого D-тригера; вихід першого елемента І-НІ з'єднано зі входом дозволу синхронного паралельного завантаження першого лічильника; прямий вихід другого D-тригера, який утворює вихід формувача, з'єднано з третім входом елемента АБО; інверсний вихід другого D-тригера з'єднано з його входом D і другим входом першого елемента І.

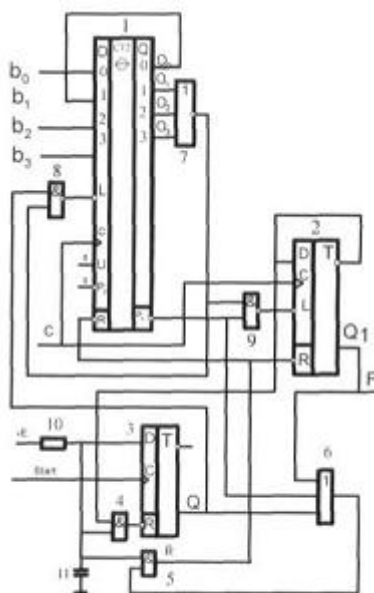
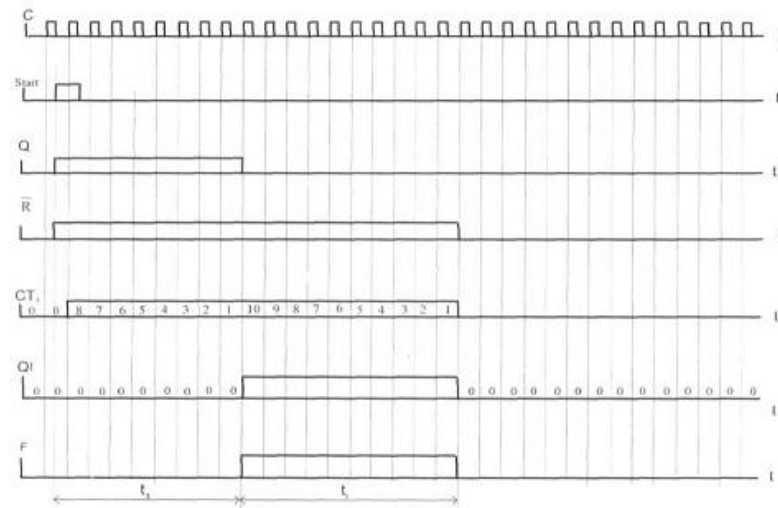


Fig. 1



Фиг. 2

Комп'ютерна верстка О. Гергіль

Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна

ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601