



УКРАЇНА

(19) UA (11) 38501 (13) A

(51) 7 G01M7/02

МІНІСТЕРСТВО ОСВІТИ  
І НАУКИ УКРАЇНИДЕРЖАВНИЙ ДЕПАРТАМЕНТ  
ІНТЕЛЕКТУАЛЬНОЇ  
ВЛАСНОСТІ

## ОПИС

ДО ДЕКЛАРАЦІЙНОГО ПАТЕНТУ  
НА ВИНАХІДвидається під  
відповідальність  
власника  
патенту

## (54) ПРИСТРІЙ ДЛЯ ВИЗНАЧЕННЯ ПАРАМЕТРІВ КОЛИВАНЬ ЕЛЕМЕНТІВ КОНСТРУКЦІЇ

(21) 2000074193

(22) 14.07.2000

(24) 15.05.2001

(33) UA

(46) 15.05.2001, Бюл. № 4, 2001 р.

(72) Пузько Ігор Данилович, Павловський Михайло  
Антонович, Хворост Володимир Андрійович

(73) Сумський державний університет /СУМДУ/

(57) Пристрій для визначення параметрів коливань елементів конструкції, що містить послідовно з'єднані блок керування розгорткою частоти, задавальний генератор, регулятор амплітуди, підсилювач потужності і вібростенд з установленим на ньому випробуваним об'єктом, перший і другий віброперетворювачі, установлені на вібростенді та випробуваному об'єкті відповідно, перший та другий узгоджувальні підсилювачі, входи яких з'єднані з виходами відповідних віброперетворювачів, фазовий детектор, входи якого з'єднані з виходами узгоджувальних підсилювачів, блок зворотного зв'язку, вхід якого з'єднаний з виходом першого узгоджувального підсилювача, а вихід – з керувальним входом регулятора амплітуди, перетворювач "частота-напруга", вхід якого з'єднаний з виходом другого узгоджувального підсилювача, послідовно з'єднані перший нуль-орган, вхід якого з'єднаний з виходом фазового детектора, комутатор, а також дешифратор, входи якого з'єднані з відповідними входами блока керування розгорткою частоти та комутатора, перший, другий, третій та четвертий тригери, прямі входи яких з'єднані з відповідними входами дешифратора, перший, другий, третій та четвертий елементи затримки, перший, другий та третій блоки пам'яті, перший, другий, третій та четвертий ключі, інформаційні входи яких об'єднані та з'єднані з виходом перетворювача "частота-напруга", а керувальні входи під'єднані до відповідних виходів комутатора, керувальний вхід першого ключа об'єднаний з входом "Запис" першого блока пам'яті, керувальний вхід другого ключа об'єднаний з входом "Запис" другого блока пам'яті, керувальний вхід третього ключа об'єднаний з входом "Запис" третього блока пам'яті, входи "Читання" першого, другого та третього блоків пам'яті і керувальний вхід четвертого ключа об'єднані та з'єднані з четвертим виходом комутатора, S – вхід першого тригера з'єднаний з входом "Пуск", S – входи тригерів з другого по четвертий під'єднані через елементи затримки з першого по третій до відповідних виходів з першого по третій комутато-

ра, R – вхід четвертого тригера під'єднаний через четвертий елемент затримки до четвертого виходу комутатора, виходи ключів з першого по третій з'єднані з інформаційними входами блоків пам'яті з першого по третій відповідно, перший та другий блоки множення, перший блок ділення, реєстратор, блок порівняння, другий нуль-орган, перший, другий, третій, четвертий, п'ятий та шостий суматори, причому вихід першого блока пам'яті з'єднаний, з об'єднаними першими входами третього суматора та першого блока множення, другі об'єднані входи яких з'єднані з виходом четвертого ключа, вихід другого блока пам'яті з'єднаний з об'єднаними першими входами другого суматора та другого блока множення, другі об'єднані входи яких з'єднані з виходом третього блока пам'яті, виходи першого та другого блоків множення з'єднані з підсумовувальним та віднімальним входами відповідно першого суматора, вихід якого з'єднаний з входом "Подільне" першого блока ділення, вхід "Подільник" якого з'єднаний з виходом четвертого суматора, підсумовувальний та віднімальний входи якого з'єднані з виходами третього та другого суматорів відповідно, виходи першого та третього блоків пам'яті з'єднані з підсумовувальним та віднімальним входами відповідно п'ятого суматора, а виходи четвертого ключа та другого блока пам'яті з'єднані з підсумовувальним та віднімальним входами відповідно шостого суматора, виходи п'ятого та шостого суматорів з'єднані з об'єднаними першими та другими входами відповідно блока порівняння та другого нуль-органа, виходи останніх з'єднані з другим та третім інформаційними входами відповідно реєстратора, який відрізняється тим, що в нього введені перший, другий, третій та четвертий пікові детектори, сьомий, восьмий, дев'ятий та десятий суматори, третій та четвертий блоки множення, другий блок ділення, формувач імпульсів, п'ятий та шостий елемент затримки, п'ятий, шостий, сьомий, восьмий, дев'ятий та десятий ключі, інформаційні входи ключів з п'ятого по восьмий об'єднані та з'єднані з виходом другого узгоджувального підсилювача, а виходи – з'єднані з інформаційними входами пікових детекторів з першого по четвертий відповідно, вихід першого пікового детектора з'єднаний з першими об'єднаними входами сьомого суматора та третього блока множення, другі об'єднані входи яких з'єднані з виходом четвертого пікового детектора, вихід другого пікового детектора з'єднаний з об'

(19) UA (11) 38501 (13) A

єднаними першими входами восьмого суматора та четвертого блока множення, другі об'єднані входи яких з'єднані з виходом третього пікового детектора, входи сьомого та восьмого суматорів з'єднані з підсумовувальним та віднімальним входами відповідно дев'ятого суматора, виходи третього та четвертого блоків множення з'єднані з підсумовувальним та віднімальним входами відповідно десятого суматора, вихід якого з'єднаний з входом "Подільне" другого блока ділення, вхід "Подільник" якого з'єднаний з виходом дев'ятого суматора, а виходи першого та другого блоків ділення через дев'ятий та десятий ключі відповідно з'єднані з першим та четвертим входами реєстратора відпо-

відно, R – вхід першого тригера об'єднаний з S – входом другого тригера, R – вхід другого тригера об'єднаний з S – входом третього тригера, R – вхід третього тригера об'єднаний з S – входом четвертого тригера, R – вхід четвертого тригера через послідовно з'єднані формувач імпульсів та п'ятий елемент затримки, з'єднаний з об'єднаними керувальними входами дев'ятого та десятого ключів, з'єднаних через шостий елемент затримки з об'єднаними входами "Зброс" першого, другого, третього та четвертого пікових детекторів, керувальні входи ключів з п'ятого по восьмий об'єднані з першого по четвертий входами відповідно дешифратора.

Винахід відноситься до області техніки дослідження динамічних характеристик елементів випробуваних конструкцій при проведенні вібро-випробувань і може бути використаний для визначення резонансних частот коливань та максимумів обвідних напіврозмахів коливань при розв'язуванні задач вібродіагностики, вібровипробувань і віброзахисту.

Відомим є пристрій для визначення резонансної частоти елементів конструкції, що містить послідовно сполучені блок керування розгорткою частоти, задавальний генератор, регулятор амплітуди, підсилювач потужності, виходом під'єднаний до обмотки котушки рухомої системи вібростенду, призначеної для установки випробуваного об'єкту, перший віброперетворювач установлений на платформі вібростенду, другий віброперетворювач установлений на випробуваному об'єкті, перший і другий узгоджувальні підсилювачі, входи яких сполучені з виходами відповідних віброперетворювачів, фазовий детектор, входи якого сполучені з виходами узгоджувальних підсилювачів, блок зворотного зв'язку, вхід якого сполучений із виходом першого узгоджувального підсилювача, а вихід – із керувальним входом регулятора амплітуди, перетворювач "частота-напруга", вхід якого сполучений із виходом другого узгоджувального підсилювача, послідовно сполучені нуль-орган, вхід якого сполучений із виходом фазового детектора, а також перший комутатор, дешифратор, перший вхід якого сполучений з першими керувальними входами блоку керування розгорткою частоти і першого комутатора, а другий вихід – із їх другими керувальними входами, перший і другий елементи затримки, перший і другий тригери, прямі виходи яких сполучені з відповідними входами дешифратора, а їх R – входи через другий елемент затримки з другим виходом першого комутатора, S – вхід другого тригера через перший елемент затримки сполучений із першим виходом першого комутатора, S – вхід першого тригера під'єднаний до входу "Пуск" пристрою, перший і другий ключі, інформаційні входи яких об'єднані і під'єднані до виходу перетворювача "частота-напруга", а їх керувальні входи – до першого і другого виходів першого комутатора відповідно, перший і другий підсилювачі з регульованими коефіцієнтами підсилення, входами під'єднані до виходів відповідних ключів, блок пам'яті, реєстратор і суматор, підсумувальний вхід якого сполучений із виходом другого узго-

джувального підсилювача, а перший віднімальний вхід суматора сполучений з виходом блока пам'яті, інформаційний вхід якого сполучений із виходом першого підсилювача з регульованим коефіцієнтом підсилення, а входи "Запис" і "Читання" – із першим і другим виходами відповідно першого комутатора, він додатково містить генератор тактових імпульсів, реверсивний лічильник імпульсів, цифро-аналоговий перетворювач, третій, четвертий і п'ятий ключі, програмований подільник частоти надходження імпульсів, другий комутатор, третій елемент затримки, причому вихід генератора тактових імпульсів через послідовно сполучені третій ключ і програмований подільник частоти надходження імпульсів, під'єднаний до інформаційного входу другого комутатора, перший і другий виходи якого під'єднані до підсумовувального і віднімального лічильних входів реверсивного лічильника імпульсів відповідно, прямі виходи розрядів якого під'єднані до входів цифро-аналогового перетворювача, вихід якого через четвертий ключ під'єднаний до третього віднімального входу суматора, вихід якого через п'ятий ключ сполучений із інформаційним входом реєстратора, при цьому керувальний вхід генератора тактових імпульсів під'єднаний до входу "Пуск", керувальні входи третього і четвертого ключів сполучені з прямим і інверсним виходами відповідно першого тригера безпосередньо, а керувальний вхід п'ятого ключа сполучений із інверсним виходом першого тригера через третій елемент затримки, а керувальний вхід другого комутатора сполучений із прямим виходом другого тригера (пат. України №24868, МПК ЄОІН 13/00, 1998 р.).

Недолік відомого пристрою – обмежена область використання, що обумовлена відсутністю можливості визначення максимумів обвідних напіврозмахів коливань на резонансних частотах елементів випробуваних конструкцій, із-за відсутності блоків комутації, фіксації, пам'яті перетворення сигналів, що відповідають значенням максимумів обвідних напіврозмахів коливань динамічних резонансних піків при реалізації режимів сканування частоти збуджувальної дії. Структурна побудова відомого пристрою забезпечує тільки запам'ятовування, перетворення та комутацію двох каналів для визначення резонансної частоти статичного резонансного піку при наявності інформації про частоти максимумів обвідних напіврозмахів коливань динамічних резонансних піків.

Найбільш близьким до заявляемого по технічній суті і результатах, що отримуються, є пристрій для визначення параметрів коливань елементів конструкції, що містить послідовно з'єднані блок керування розгорткою частоти, задавальний генератор, регулятор амплітуди, підсилювач потужності і вібростенд, застосований для установки випробуваного об'єкту, перший віброперетворювач, установлений на рухомій частині вібростенду, другий віброперетворювач, що застосовується для установки на випробуваному об'єкті, перший і другий узгоджувальні підсилювачі, входи яких сполучені з виходами відповідних віброперетворювачів, фазовий детектор, входи якого сполучені з виходами узгоджувальних підсилювачів, блок зворотного зв'язку, вхід якого сполучений з виходом першого узгоджувального підсилювача, а вихід – з керувальним входом регулятора амплітуди, перетворювач "частота-напруга", вхід якого сполучений з виходом другого узгоджувального підсилювача послідовно з'єднані нуль-орган, вхід якого з'єднаний з виходом фазового детектора, і комутатор, а також дешифратор, входи якого сполучені з відповідними керувальними входами блока керування розгорткою частоти і комутатора, перший і другий тригери, прямі виходи яких сполучені з відповідними входами дешифратора, ключ, інформаційний вхід якого сполучений з виходом перетворювача "частота-напруга", а керувальний вхід – з першим виходом комутатора, перший елемент затримки, що з'єднує перший вихід комутатора з S-входом другого тригера, другий елемент затримки, реєстратор, третій і четвертий тригери, прямі виходи яких сполучені з відповідними входами дешифратора, S-входи через другий і третій елементи затримки – з другим і третім входами дешифратора, а R-входи – з R-входами першого і другого тригерів безпосередньо, і через четвертий елемент затримки – з четвертим виходом дешифратора, другий, третій і четвертий ключі, інформаційні входи яких сполучені з виходом перетворювача "частота-напруга", а керувальні входи – з відповідними виходами комутатора, три блоки пам'яті, інформаційні входи яких сполучені з виходами відповідних ключів, а входи "Запис" – з відповідними виходами комутатора, перший блок множення, входи якого сполучені з виходами першого блока пам'яті і четвертого ключа, другий блок множення, входи якого сполучені з виходами другого і четвертого блоків пам'яті, перший суматор, входи якого сполучені з виходами першого і другого блоків множення, другий суматор, входи якого сполучені з виходами другого і третього блоків пам'яті, третій суматор, входи якого сполучені з виходом четвертого ключа і першого блока пам'яті, четвертий суматор, входи якого сполучені з виходами другого і третього суматорів, п'ятий суматор, входи якого сполучені з виходами першого і третього блоків пам'яті, шостий суматор, входи якого сполучені з виходами другого блока пам'яті і четвертого ключа, блок ділення, вхід "Подільне" якого сполучений з виходом першого блока пам'яті, вхід "Подільник" – з виходом четвертого блока пам'яті, а вихід – з першим входом реєстратора, блок порівняння, входи якого сполучені з виходами п'ятого і шостого суматорів, а вихід – з другим входом реєстратора, другий нуль-орган, входи якого сполучені з вихо-

дами п'ятого і шостого суматорів, а вихід – з третім входом реєстратора (ав. св. СССР № 1832183, МПК G01M 7/00, 1993р.).

Недолік відомого пристрою – обмежена об'ємність використання, що обумовлена відсутністю можливості визначення максимумів обвідних напіврозмахів коливань елементів випробуваних конструкцій із-за відсутності інформації для рішення такої задачі при реалізації режимів сканування частоти, що обумовлена відсутністю блоків комутації, пам'яті, перетворення та керування цими блоками.

Структурна побудова відомого пристрою забезпечує тільки операції комутації, фіксації, запам'ятовування, перетворення та керування при наявності чотирьох каналів для визначення резонансних частот статичних резонансних піків елементів випробуваних конструкцій при наявності інформації про частоти максимумів обвідних напіврозмахів коливань чотирьох динамічних резонансних піків.

В основу винаходу поставлено завдання створити такий пристрій для визначення параметрів коливань елементів випробуваних конструкцій, в якому шляхом введення додаткових блоків комутації, перетворення, пам'яті та порівняння при реєстрації щонайменше чотирьох значень частот максимумів і значень максимумів обвідних напіврозмахів коливань чотирьох динамічних резонансних піків при введенні двох режимів обернено-поступального сканування частоти збуджувальної дії фіксуються як резонансні частоти статичних резонансних піків елементів випробуваної конструкції, так і максимуми обвідних напіврозмахів коливань статичних резонансних піків при неявній залежності здобутих аналітичних співвідношень від швидкостей сканування частоти збуджувальної дії, що призводить до спрощення відомого алгоритму і до виключення необхідності введення операцій перебудови підсилювачів від швидкості сканування частоти, що в кінцевому результаті розширює клас розв'язуваних задач і область використання пристрою при введенні додаткових стандартних блоків автоматики і обчислювальної техніки.

Поставлене завдання реалізується тим, що пристрій для визначення параметрів коливань елементів конструкції містить послідовно з'єднані блок керування розгорткою частоти, задавальний генератор, регулятор амплітуди, підсилювач потужності і вібростенд з установленим на ньому випробуваним об'єктом, перший і другий віброперетворювачі, установлені на вібростенді та випробуваному об'єкті відповідно, перший та другий узгоджувальні підсилювачі, входи яких з'єднані з виходами відповідних віброперетворювачів, фазовий детектор, входи якого з'єднані з виходами узгоджувальних підсилювачів, блок зворотного зв'язку, вхід якого з'єднаний з виходом першого узгоджувального підсилювача, а вихід – з керувальним входом регулятора амплітуди, перетворювач "частота-напруга", вхід якого з'єднаний з виходом другого узгоджувального підсилювача, послідовно з'єднані перший нуль-орган, вхід якого з'єднаний з виходом фазового детектора, комутатор, а також дешифратор, входи якого з'єднані з відповідними входами блока керування розгорткою частоти та комутатора, перший, другий, третій та четвертий тригери, прямі виходи яких з'єднані з відповідними

входами дешифратора, перший, другий, третій та четвертий елементи затримки, перший, другий та третій блоки пам'яті, перший, другий, третій та четвертий ключі, інформаційні входи яких об'єднані та з'єднані з виходом перетворювача "частота-напруга", а керувальні входи під'єднані до відповідних виходів комутатора, керувальний вхід першого ключа об'єднаний з входом "Запис" першого блока пам'яті, керувальний вхід другого ключа об'єднаний з входом "Запис" другого блока пам'яті, керувальний вхід третього ключа об'єднаний з входом "Запис" третього блока пам'яті, входи "Читання" першого, другого та третього блоків пам'яті і керувальний вхід четвертого ключа об'єднані та з'єднані з четвертим виходом комутатора, S-вхід першого тригера з'єднаний з входом "Пуск", S-входи тригерів з другого по четвертий під'єднані через елементи затримки з першого по третій до відповідних виходів з першого по третій комутатора, R-вхід четвертого тригера під'єднаний через четвертий елемент затримки до четвертого виходу комутатора, виходи ключів з першого по третій з'єднані з інформаційними входами блоків пам'яті з першого по третій відповідно, перший та другий блоки множення, перший блок ділення, реєстратор, блок порівняння, другий нуль-орган, перший, другий, третій, четвертий, п'ятий та шостий суматори, причому вихід першого блока пам'яті з'єднаний з об'єднаними першими входами третього суматора та першого блока множення, другі об'єднані входи яких з'єднані з виходом четвертого ключа, вихід другого блока пам'яті з'єднаний з об'єднаними першими входами другого суматора та другого блока множення, другі об'єднані входи яких з'єднані з виходом третього блока пам'яті, виходи першого та другого блоків множення з'єднані з підсумовувальним та віднімальним входами відповідно першого суматора, вихід якого з'єднаний з входом "Подільне" першого блока ділення, вхід "Подільник" якого з'єднаний з виходом четвертого суматора, підсумовувальний та віднімальний входи якого з'єднані з виходами третього та другого суматорів відповідно, виходи першого та третього блоків пам'яті з'єднані з підсумовувальним та віднімальним входами відповідно п'ятого суматора, а виходи четвертого ключа та другого блока пам'яті з'єднані з підсумовувальним та віднімальним входами відповідно шостого суматора, виходи п'ятого та шостого суматорів з'єднані з об'єднаними першими та другими входами відповідно блока порівняння та другого нуль-органа, виходи останніх з'єднані з другим та третім інформаційними входами відповідно реєстратора, відповідно до винаходу в нього введені перший, другий, третій та четвертий пікові детектори, сьомий, восьмий, дев'ятий та десятий суматори, третій та четвертий блоки множення, другий блок ділення, формувач імпульсів, п'ятий та шостий елемент затримки, п'ятий, шостий, сьомий, восьмий, дев'ятий та десятий ключі, інформаційні входи ключів з п'ятого по восьмий об'єднані та з'єднані з виходом другого узгоджувального підсилювача, а виходи з'єднані з інформаційними входами пікових детекторів з першого по четвертий відповідно, вихід першого пікового детектора з'єднаний з першими об'єднаними входами сьомого суматора та третього блока множення, другі об'єднані входи яких з'єднані з

виходом четвертого пікового детектора, вихід другого пікового детектора з'єднаний з об'єднаними першими входами восьмого суматора та четвертого блока множення, другі об'єднані входи яких з'єднані з виходом третього пікового детектора, входи сьомого та восьмого суматорів з'єднані з підсумовувальним та віднімальним входами відповідно дев'ятого суматора, виходи третього та четвертого блоків множення з'єднані з підсумовувальним та віднімальним входами відповідно десятого суматора, вихід якого з'єднаний з входом "Подільне" другого блока ділення, вхід "Подільник" якого з'єднаний з виходом дев'ятого суматора, а виходи першого та другого блоків ділення через дев'ятий та десятий ключі відповідно з'єднані з першим та четвертим входами реєстратора відповідно, R-вхід першого тригера об'єднаний з S-входом другого тригера, R-вхід другого тригера об'єднаний з S-входом третього тригера, R-вхід третього тригера об'єднаний з S-входом четвертого тригера, R-вхід четвертого тригера, через послідовно з'єднані формувач імпульсів та п'ятий елемент затримки, з'єднаний з об'єднаними керувальними входами дев'ятого та десятого ключів, з'єднаних через шостий елемент затримки з об'єднаними входами "Зброс" першого, другого, третього та четвертого пікових детекторів, керувальні входи ключів з п'ятого по восьмий об'єднані з першого по четвертий входами відповідно дешифратора.

Відомо, що в першому наближенні зменшення значення  $\Delta Y$  максимуму  $Y_d$ , обвідної напіврозмахів коливань динамічного резонансного піку АЧХ по відношенню до максимуму  $Y_0$  статичного резонансного піку АЧХ дорівнює

$$\Delta Y = Y_0 - Y_d = \mu^2 \quad (1)$$

$$\mu^2 = 4 V Q^2 / \omega_0^2 \quad (2)$$

де  $V$  – швидкість сканування частоти збуджувальної дії;

$Q$  – добротність статичного резонансного піку;

$\omega_0$  – резонансна частота статичного резонансного піку.

Визначимо  $Y_r^+(Y_s^+)$  – значення максимуму обвідної напіврозмахів коливань динамічного резонансного піку АЧХ при швидкості  $V_r(V_s)$  сканування частоти збуджувальної дії в напрямі збільшення частоти;

$Y_r^-(Y_s^-)$  – значення максимуму обвідної напіврозмахів коливань динамічного резонансного піку АЧХ при швидкості  $V_r(V_s)$  сканування частоти збуджувальної дії в напрямі зменшення частоти. Із (1), (2) маємо співвідношення

$$\left. \begin{aligned} Y_0 - Y_r^+ &= (4V_r Q^2 / \omega_0^2)^2, \\ Y_0 - Y_s^+ &= (4V_s Q^2 / \omega_0^2)^2, \\ Y_0 - Y_r^- &= (4V_r Q^2 / \omega_0^2)^2, \\ Y_0 - Y_s^- &= (4V_s Q^2 / \omega_0^2)^2. \end{aligned} \right\} \quad (3)$$

Із системи рівнянь (3) після нескладних перетворень маємо співвідношення

$$Y_0 = \frac{Y_s^+ Y_r^- - Y_s^- Y_r^+}{(Y_s^+ + Y_r^-) - (Y_s^- + Y_r^+)} \quad (4)$$

при умові  $Y_s^+ \neq Y_s^-$ ,  $Y_r^+ \neq Y_r^-$ .

Алгоритм визначення значень максимуму  $Y_0$  обвідної напіврозмахів коливань статичного резонансного піку формулюється на підставі таких міркувань.

Співвідношення (4) визначає значення  $Y_0$  при реєстрації чотирьох значень  $Y_r^+$ ,  $Y_s^+$ ,  $Y_r^-$ ,  $Y_s^-$  – максимумів обвідних напіврозмахів коливань динамічних резонансних піків, причому значення  $Y_r^+$ ,  $Y_r^-$  – відповідають швидкості сканування  $V_r$

значення  $Y_s^+$ ,  $Y_s^-$  – відповідають швидкості сканування  $V_s$ .

Значення  $Y_r^+$ ,  $Y_s^+$  – відповідають умові  $\text{sign}V_r = \text{sign}V_s = 1$ ,

а значення  $Y_r^-$ ,  $Y_s^-$  – відповідають умові  $\text{sign}V_r = \text{sign}V_s = -1$ .

Співвідношення (4) визначає алгоритм визначення  $Y_0$  по крокам. Перший крок – фіксуються значення  $Y_r^+$ ,  $Y_r^-$  максимумів обвідних напіврозмахів коливань на частотах  $\omega_r^+$ ,  $\omega_r^-$  динамічних резонансних піків АЧХ, що відповідають швидкості  $V_r$  сканування частоти збуджувальної дії при виконанні умов  $\text{sign}V_r = 1$ ,  $\text{sign}V_r = -1$  відповідно.

Другий крок – фіксуються значення  $Y_s^+$ ,  $Y_s^-$  максимумів обвідних напіврозмахів коливань на частотах  $\omega_s^+$ ,  $\omega_s^-$  динамічних резонансних піків АЧХ, що відповідають швидкості  $V_s$  сканування частоти збуджувальної дії при виконанні умов  $\text{sign}V_s = 1$ ,  $\text{sign}V_s = -1$  відповідно.

Третій крок. Елементи  $Y_r^+$ ,  $Y_r^-$ ,  $Y_s^+$ ,  $Y_s^-$  множини зафіксованих значень  $Y$  використовуються при визначенні  $Y_0$  по співвідношенню (4) за рахунок виконання операцій: попарного множення, віднімання, додавання, ділення.

Сукупність всіх суттєвих ознак запропонованого пристрою, включаючи відмінні, дозволяє розширити клас розв'язуваних задач і область використання шляхом забезпечення визначення додатково максимумів обвідних напіврозмахів коливань статичних резонансних піків амплітудно-частотних характеристик (АЧХ) випробуваних об'єктів за рахунок фіксації щонайменше чотирьох значень максимумів обвідних напіврозмахів коливань динамічних резонансних піків АЧХ при реалізації режимів обернено-поступового сканування частоти збуджувальної дії з двома різними швидкостями, наприклад,  $V_r$ ,  $V_s$ .

Алгоритм для наближеного визначення резонансної частоти статичного резонансного піку АЧХ реалізується за допомогою групи блоків комутації, пам'яті, порівняння та перетворення, що дозволяють фіксувати частоти максимумів обвідних напіврозмахів коливань чотирьох динамічних резонансних піків АЧХ при двох швидкостях  $V_r$ ,  $V_s$  сканування частоти збуджувальної дії в режимах обернено-поступового сканування частоти.

Подальше використання алгоритму, заснованого на чотирьох арифметичних діях, дозволяє визначити резонансну частоту статичного резонансного піку.

Алгоритм для наближеного визначення максимуму обвідної напіврозмахів коливань статичного резонансного піку АЧХ реалізується за допомогою групи блоків комутації, пам'яті, порівняння, та перетворення, що дозволяють фіксувати максимуми обвідних напіврозмахів коливань чотирьох динамічних резонансних піків при двох швидкостях  $V_r$ ,  $V_s$  сканування частоти збуджувальної дії в режимах обернено-поступового сканування частоти.

Подальше використання алгоритму, заснованого на чотирьох арифметичних діях, дозволяє визначити максимум обвідної напіврозмахів коливань статичного резонансного піку АЧХ.

На фіг. 1 наведена структурна схема для визначення параметрів коливань елементів конструкції;

на фіг. 2 наведена структурна схема блока керування розгорткою частоти збуджувальної дії.

Пристрій містить блок 1 керування розгорткою частоти, задавальний генератор 2, регулятор 3 амплітуди, підсилювач 4 потужності, вібростенд 5 з установленим на ньому випробуваним об'єктом 6, перший і другий віброперетворювачі 7 і 8, перший і другий узгоджувальні підсилювачі 9 і 10, фазовий детектор 11, блок 12 зворотного зв'язку, перший нуль-орган 13, перетворювач 14 "частота-напруга", перший, другий, третій і четвертий ключі 15, 16, 17, 18, перший, другий, третій блоки 19, 20, 21 пам'яті, комутатор 22, дешифратор 23, перший, другий, третій і четвертий тригери 24, 25, 26 і 27, перший, другий, третій і четвертий елементи затримки 28, 29, 30 і 31, перший і другий блоки 32, 33 множення, з першого по шостий суматори 34, 35, 36, 37, 38, 39, перший блок 40 ділення, реєстратор 41, блок 42 порівняння, другий нуль-орган 43, вхід 44 "Пуск".

Крім того, пристрій також містить з п'ятого по восьмий ключі 45, 46, 47, 48 відповідно, перший, другий, третій і четвертий пікові детектори 49, 50, 51, 52, сьомий восьмий, дев'ятий і десятий суматори 53, 54, 55, 56, третій і четвертий блоки 57, 58 множення, другий блок 59 ділення, дев'ятий і десятий ключі 60, 61 відповідно, формувач 62 імпульсів, п'ятий і шостий елементи 63, 64 затримки, відповідно.

Блок 1 керування розгорткою частоти містить з п'ятого по дев'ятий тригери 65, 66, 67, 68, 69 відповідно, з одинадцятого по п'ятнадцятий ключі 70, 71, 72, 73, 74 відповідно, перший і другий, зарядно-розрядні резистори 75, 76 відповідно, нагромаджувальний конденсатор 77, джерело 78 постійної напруги, з сьомого по десятий елементи 79, 80, 81, 82 затримки відповідно. Блок 1 керування розгорткою частоти має входи: перший вхід 83 "Зброс", другий вхід 84 "Пуск", третій вхід 85, четвертий вхід 86, п'ятий вхід 87; вихід 88, шину 89 нульового потенціалу.

Блоки пристрою з'єднані таким чином.

Вихід блоку 1 розгортки частоти під'єднаний до керувального входу задавального генератора 2, вихід якого через послідовно з'єднані регулятор 3 амплітуди і підсилювач 4 потужності під'єднаний до котушки збудження (на фіг. не показана) вібростенда 5 з установленим на ньому випробуваним об'єктом 6.

На вібростенді 5 і випробуваному об'єкті 6 установлені віброперетворювачі 7 та 8 відповідно,

виходи яких під'єднані до входів першого і другого узгоджувальних підсилювачів 9 і 10 відповідно, виходи останніх з'єднані з входами фазового детектора 11.

Вихід першого узгоджувального підсилювача 9 через блок 12 зворотного зв'язку з'єднаний з керувальним входом регулятора 3 амплітуди, а вихід другого узгоджувального підсилювача 10 з'єднаний з входом перетворювача 14 "частота-напруга", вихід якого з'єднаний з об'єднаними входами першого, другого, третього та четвертого ключів 15, 16, 17, 18 відповідно.

Виходи першого, другого, третього ключів 15, 16, 17 з'єднані з інформаційними входами першого, другого та третього блоків 19, 20, 21 пам'яті відповідно. Вихід першого блоку 19 пам'яті з'єднаний з об'єднаними підсумовувальними входами третього, п'ятого суматорів 36, 38 і одному входу першого блока 32 множення. Вихід другого блока 20 пам'яті з'єднаний з об'єднаними підсумовувальним входом другого суматора 35, віднімальним входом шостого суматора 39 та одним входом другого блока 33 множення. Вихід третього блока 21 пам'яті з'єднаний з об'єднаними другим підсумовувальним входом другого суматора 35, віднімальним входом п'ятого суматора 38 та другим входом другого блока 33 множення. Вихід четвертого ключа 18 з'єднаний з другими об'єднаними підсумовувальними входами третього і шостого суматорів 36 і 39 та другим входом першого блока 32 множення. Виходи першого і другого блоків 32 та 33 множення з'єднані з підсумовувальним та віднімальним входами відповідно першого суматора 34, вихід якого під'єднаний до входу "Подільне" блока 40 ділення. Виходи другого і третього суматорів 35 і 36 з'єднані з віднімальним та підсумовувальним входами відповідно четвертого суматора 37, вихід якого під'єднаний до входу "Подільник" блока 40 ділення. Виходи п'ятого і шостого суматорів 38 і 39 з'єднані з входами блока 42 порівняння, вихід якого під'єднаний до другого входу реєстратора 41. Виходи п'ятого і шостого суматорів 38 і 39 під'єднані також до входів другого нуля-органа 43, вихід якого з'єднаний з третім входом реєстратора 41. Вихід фазового детектора 11 з'єднаний з входом першого нуля-органа 13, вихід якого з'єднаний з інформаційним входом комутатора 22, перший вихід якого під'єднаний до керувального входу першого ключа 15 і входу "Запис" першого блока 19 пам'яті безпосередньо, а через перший елемент 28 затримки – до S-входу другого тригера 25, об'єднаного з R-входом першого тригера 24. Другий вихід комутатора 22 з'єднаний з керувальним входом другого ключа 16, об'єднаним з входом "Запис" другого блока 20 пам'яті безпосередньо, а через другий елемент 29 затримки – з S-входом третього тригера 26, об'єднаного з R-входом другого тригера 25. Третій вихід комутатора 22 з'єднаний з керувальним входом третього ключа 17 безпосередньо, об'єднаного з входом "Запис" третього блока 21 пам'яті, а через третій елемент 30 затримки – з S-входом четвертого тригера 27, об'єднаного з R-входом третього тригера 26. Четвертий вихід комутатора 22 з'єднаний з керувальним входом четвертого ключа 18 безпосередньо, об'єднаного з входами "Читання" першого, другого та третього блоків 19, 20, 21 пам'яті,

а через четвертий елемент 31 затримки – з R-входом четвертого тригера 27. Прямі виходи першого, другого третього і четвертого тригерів 24, 25, 26, 27 з'єднані з першим, другим, третім і четвертим входами дешифратора 23 відповідно, виходи якого з першого по четвертий з'єднані з об'єднаними керувальними входами з другого по п'ятий 84, 85, 86, 87 відповідно блока 1 керування розгортки частоти і комутатора 22.

Вхід 83 "Зброс" блока 1 керування розгорткою частоти та S-вхід першого тригера 24 об'єднані і з'єднані з входом 44 "Пуск".

Вихід другого узгоджувального підсилювача 10 з'єднаний з об'єднаними інформаційними входами ключів з п'ятого по восьмий 45, 46, 47, 48 відповідно, виходи яких з'єднані з входами відповідних пікових детекторів 49, 50, 51, 52 з першого по четвертий. Вихід першого пікового детектора 49 з'єднаний з об'єднаними першими входами сьомого суматора 53 і третього блока 57 множення, об'єднані другі входи яких з'єднані з виходом четвертого пікового детектора 52.

Вихід другого пікового детектора 50 з'єднаний з об'єднаними першими входами восьмого суматора 54 і четвертого блока 58 множення, об'єднані другі входи яких з'єднані з виходом третього пікового детектора 51. Виходи сьомого і восьмого суматорів 53 і 54 з'єднані з підсумовувальним і віднімальним входами відповідно дев'ятого суматора 55, а виходи третього і четвертого блоків 57 та 58 множення з'єднані з підсумовувальним і віднімальним входами відповідно десятого суматора 56. Виходи десятого і дев'ятого суматорів 56, 55 з'єднані з входами "Подільне" і "Подільник" відповідно другого блока 59 ділення, вихід якого через десятый ключ 61 з'єднаний з четвертим входом реєстратора 41, до першого входу якого через дев'ятий ключ 60 під'єднаний вихід першого блока 40 ділення.

Керувальні входи п'ятого, шостого, сьомого і восьмого ключів 45, 46, 47 і 48 під'єднані до прямих виходів відповідно першого, другого, третього і четвертого тригерів 24, 25, 26 і 27.

Керувальні входи дев'ятого і десятого ключів 60 та 61 об'єднані і з'єднані через п'ятий елемент 63 затримки з виходом формувача 62 імпульсів, вхід якого з'єднаний з R-входом четвертого тригера 27. Об'єднані входи дев'ятого і десятого ключів 60, 61 з'єднані через шостий елемент 64 затримки з об'єднаними входами "Зброс" першого, другого, третього і четвертого пікових детекторів 49, 50, 51, 52 відповідно.

Елементи блока 1 керування розгорткою частоти з'єднані таким чином (фіг.2).

Перший вхід 83 "Зброс" об'єднаний з входом 44 "Пуск" і сполучений з S-входом дев'ятого тригера 69. Другий вхід 84 "Пуск" сполучений з R-входом шостого, сьомого, восьмого і дев'ятого тригерів 66, 67, 68, 69 безпосередньо, а через сьомий елемент 79 затримки – з S-входом п'ятого тригера 65. Третій вхід 85 сполучений з R-входом п'ятого тригера 65 безпосередньо, а з S-входом шостого тригера 66 – через восьмий елемент 80 затримки.

Четвертий вхід 86 сполучений з R-входом шостого тригера 66 безпосередньо, а з S-входом

сьомого тригера 67 – через дев'ятий елемент 81 затримки.

П'ятий вхід 87 сполучений з R-входом сьомого тригера 67 безпосередньо, а з S-входом восьмого тригера 68 – через десятий елемент 82 затримки.

Вихід джерела 78 постійної напруги, сполучений з об'єднаними входами одинадцятого 70 і дванадцятого 71 ключів, керувальний вхід першого з яких сполучений з прямим виходом п'ятого тригера 65, а керувальний вхід другого сполучений з прямим виходом сьомого тригера 67.

Вихід одинадцятого ключа 70 через перший зарядно-розрядний резистор 75, а вихід дванадцятого ключа 71 через другий зарядно-розрядний резистор 76 об'єднані і сполучені через нагромаджувальний конденсатор 77 з шиною 89 нульового потенціалу. Паралельно нагромаджувальному конденсатору 77 під'єднаний тринадцятий ключ 72. Потенційний вихід нагромаджувального конденсатора 77 сполучений з виходом 88.

Керувальний вхід чотирнадцятого ключа 73 сполучений з прямим виходом шостого тригера 66, керувальний вхід дванадцятого ключа 71 сполучений з прямим виходом сьомого тригера 67, керувальний вхід п'ятнадцятого ключа 74 сполучений з прямим виходом восьмого тригера 68, керувальний вхід тринадцятого ключа 72 сполучений з прямим виходом дев'ятого тригера 69.

Пристрій для визначення параметрів коливальних елементів випробуваної конструкції працює таким чином.

В початковому стані перший, другий, третій і четвертий тригери 24, 25, 26, 27 установлені в нуль, частота задавального генератора 2 установлена на межі нижньої частоти діапазону розгортки частоти. Комутатор 22 установлений в нейтральне положення, в якому його виходи відключені від входу, а блок 1 керування розгорткою частоти установлений в такому стані, в якому частота задавального генератора 2 зафіксована. В початковому стані перший, другий і третій блоки 19, 20, 21 пам'яті, перший, другий, третій і четвертий пікові детектори 49, 50, 51, 52 установлені в нуль, інформація в реєстраторі 41 відсутня (стан реєстратора 41 нульовий).

При подачі стартового сигналу на вхід 44 "Пуск" перший тригер 24 установлюється в одиницю, на першому виході дешифратора 23 з'являється сигнал, що надходить далі на перший керувальний вхід комутатора 22 і на вхід 83 "Зброс" блока 1 керування розгорткою частоти.

Дешифратор 23 функціонує наступним чином.

При установленні на входах дешифратора 23 кодової комбінації "0000" (молодший розряд – перший справа) на виходах дешифратора 23 сигнали відсутності (нульові рівні), при установленні на входах кодової комбінації "0001" з'являється сигнал на першому виході дешифратора 23, при цьому сигнал з входу комутатора 22 подається на його перший вихід; сигнал з першого виходу дешифратора подається також на вхід 84 "Пуск" блока 1 керування розгорткою частоти, при цьому виникає підвищення частоти задавального генератора 2 з постійною швидкістю, що дорівнює  $V_s$ .

При установленні на входах дешифратора 23 кодових комбінацій "0010", "0100", "1000" з'являються сигнали на другому, третьому і четвертому

виходах дешифратора 23 відповідно, що забезпечує появу сигналів на об'єднаних других, третіх і четвертих входах комутатора 22 і входах 85, 86, 87 блока 1 керування розгорткою частоти відповідно.

При надходженні сигналів на другий керувальний вхід комутатора вхід 22 і вхід 85 блока 1 керування розгорткою частоти сигнал з'являється на другому виході комутатора 22, а частота задавального генератора 2 зменшується з постійною швидкістю  $V_s$ .

При надходженні сигналів на третій керувальний вхід комутатора 22 і вхід 86 блока 1 керування розгорткою частоти сигнал з'являється на третьому виході комутатора 22, а частота задавального генератора 2 збільшується з постійною швидкістю  $V_r$  ( $V_r < V_s$ ).

При надходженні сигналів на четвертий керувальний вхід комутатора 22 і вхід 87 блока 1 керування розгорткою частоти сигнал з'являється на четвертому виході комутатора 22, а частота задавального генератора 2 зменшується з постійною швидкістю  $V_r$  ( $V_r < V_s$ ).

Сигнал з виходу задавального генератора 2 через послідовно з'єднані регулятор 3 амплітуди і підсилювач 4 потужності подається в обмотку котушки рухомої системи (обмотку збудження) вібростенда 5 з установленим на його платформі (на фіг. не приведений) випробуваним об'єктом 6.

Сигнал з виходу першого віброперетворювача 7 через перший узгоджувальний підсилювач 9 та блок 12 зворотного зв'язку надходить на керувальний вхід регулятора 3 амплітуди для стабілізації рівня збудження вібростенда 5. Сигнал з виходу другого віброперетворювача 8 надходить на вхід другого узгоджувального підсилювача 10.

Сигнали з виходів першого і другого узгоджувальних підсилювачів 9 і 10 надходять на входи фазового детектора 11.

Спочатку реалізується режим сканування частот задавального генератора 2 з постійною швидкістю  $V_s$  ( $V_s > V_r$ ).

При порівнянні частоти сигналу збудження вібростенда 5, що змінюється з швидкістю  $V_s$ , з резонансною частотою випробуваного об'єкта 6 різниці фаз сигналів на входах фазового детектора 11 дорівнює  $\pi/2$ , а сигнал на його виході дорівнює нулю. Причому на виході першого нуль-органа 13 формується імпульсний сигнал, який подається на перший вихід комутатора 22 і далі на керувальний вхід першого ключа 15 і на вхід "Запис" першого блока 19 пам'яті, тим самим в перший блок 19 пам'яті вводиться сигнал, що відповідає значенню резонансної частоти  $\omega_s^+$  динамічного резонансного піку при швидкості  $V_s$  розгортки частоти.

При цьому маємо нерівність  $\omega_s^+ > \omega_0$  ( $\omega_0$  – резонансна частота статичного резонансного піку).

Окрім того імпульсний сигнал з першого виходу комутатора 22 через перший елемент 28 затримки подається на S-вхід другого тригера 25, установлюючи його в одиницю, а також на R-вхід першого тригера 24, установлюючи його в нуль.

При цьому з'являється сигнал на другому виході дешифратора 23, а також на другому керувальному вході комутатора 22 і вході 85 блока 1 керування розгорткою частоти. Частота задавально-

го генератора 2 починає змінюватись з постійною швидкістю  $V_s$  в сторону її зменшення.

При порівнянні лінійно зменшуваної частоти сигналу збудження вібростенда 5 з резонансною частотою елемента випробуваного об'єкта 6 різниця фаз сигналів на входах фазового детектора 11 знову має значення  $\pi/2$ , а сигнал на виході фазового детектора 11 знову приймає нульове значення.

При цьому на виході першого нуль-органа 13 знову з'являється імпульсний сигнал, що надходить на другий вихід комутатора 22, а тому і на керувальний вхід другого ключа 16 і на вхід "Запис" другого блока 20 пам'яті, де фіксується сигнал, що відповідає значенню резонансної частоти  $\omega_s$  динамічного резонансного піка при швидкості  $V_s$  розгортки частоти.

При цьому маємо нерівність  $\omega_s^- < \omega_0$ .

Сигнал з другого входу комутатора 22 через другий елемент 29 затримки надходить на S-вхід третього тригера 26, установлюючи його в одиницю, і на R-вхід другого тригера 25, установлюючи його в нуль.

Тепер з'являється сигнал на третьому виході дешифратора 23, а тому на третьому керувальному вході комутатора 22 і четвертому вході 86 блока 1 керування розгорткою частоти. Частота задавального генератора 2 починає змінюватись з постійною швидкістю  $V_r$  ( $V_r < V_s$ ) в бік її збільшення.

При порівнянні лінійно змінюваної з постійною швидкістю  $V_r$  частоти сигналу збудження вібростенда 5 з резонансною частотою елемента випробуваного об'єкта 6 різниця фаз сигналів на входах фазового детектора 11 знову дорівнює  $\pi/2$ , на виході фазового детектора 11 з'являється нульовий сигнал, а на виході першого нуль-органа 13 знову формується імпульсний сигнал, що надходить на третій вихід комутатора 22, а тому і на керувальний вхід третього ключа 17 і на вхід "Запис" третього блока 21 пам'яті, де фіксується сигнал, що відповідає значенню резонансної частоти  $\omega_r^+$  динамічного резонансного піку при швидкості  $V_r$  розгортки частоти.

При цьому маємо нерівність  $\omega_0 < \omega_r^+ < \omega_s^+$ . Сигнал з третього виходу комутатора 22 через третій елемент 30 затримки надходить на S-вхід четвертого тригера 27 установлюючи його в одиницю, і на R-вхід третього тригера 26, установлюючи його в нуль.

При цьому з'являється сигнал на четвертому виході дешифратора 23, а тому і на четвертому керувальному вході комутатора 22 і вході 87 блока 1 керування розгорткою частоти. Частота задавального генератора 2 починає змінюватись з постійною швидкістю  $V_r$  ( $V_r < V_s$ ) в сторону її зменшення.

При порівнянні лінійно змінюваної з швидкістю  $V_r$  частоти сигналу збудження вібростенда 5 з резонансною частотою елемента випробуваного об'єкта 6 різниця фаз сигналів на входах фазового детектора 11 знову дорівнює значенню  $\pi/2$ , сигнал на виході фазового детектора 11 дорівнює нулю, а на виході першого нуль-органа 13 з'являється імпульсний сигнал, що надходить на четвертий вихід комутатора 22, а тому і на керувальний вхід четвертого ключа 18 і на входи "Читання" першого,

другого, третього блоків 19, 20, 21 пам'яті безпосередньо, а через четвертий елемент 31 затримки - на R-вхід четвертого тригера 27, установлюючи його в нуль, а пристрій в цілому в вихідний стан.

Сигнали з виходів першого блока 19 пам'яті і четвертого ключа 18 надходять на входи першого блока 32 множення і на підсумовувальні входи третього суматора 36.

Сигнали з виходів другого і третього блоків 20, 21 пам'яті надходять до входів другого блока 33 множення і на підсумовувальні входи другого суматора 35. Сигнали з виходів першого і другого блоків 32 та 33 множення надходять на підсумовувальний та віднімальний входи відповідно першого суматора 34, сигнал з виходу якого надходить на вхід "Подільне" першого блока 40 ділення. Сигнали з виходів другого і третього суматорів 35 та 36 надходять до віднімального і підсумовувального входів відповідно четвертого суматора 37, вихідний сигнал якого надходить до входу "Подільник" першого блока 40 ділення.

Сигнали з виходів першого і третього блоків 19 і 21 пам'яті надходять до підсумовувального і віднімального входів відповідно п'ятого суматора 38.

Сигнали з виходів другого блока 20 пам'яті і четвертого ключа 18 надходять до віднімального і підсумовувального входів відповідно шостого суматора 39.

Сигнали з виходів п'ятого і шостого суматорів 38 та 39 надходять до входів блока 42 порівняння і другого нуль-органа 43.

Сигнал з виходу першого блока 40 ділення через дев'ятий ключ 60, сигнал з виходу блока 42 порівняння, і сигнал з виходу другого нуль-органа 43 надходять на перший, другий і третій інформаційні входи реєстратора 41 відповідно.

Сигнал з четвертого виходу комутатора 22 через четвертий елемент 31 затримки надходить на вхід формувача 62 імпульсів, сигнал в виходу якого через п'ятий елемент 63 затримки надходить на керувальний вхід дев'ятого ключа 60, тим самим фіксуючи в реєстраторі 41 сигнал з виходу першого блока 40 ділення, який дорівнює  $\omega_0$ , а саме

$$\omega_0 = (\omega_s^+ \omega_r^- - \omega_r^+ \omega_s^-) / [(\omega_s^+ + \omega_r^-) - (\omega_r^+ + \omega_s^-)].$$

Таким чином, виникнення та величина сигналу на першому вході реєстратора 41 відповідають умові, що якщо є резонансний пік, то фіксується значення резонансної частоти елемента випробуваного об'єкта 6. Виникнення сигналу на другому вході реєстратора 41 відповідають умові

$\Delta_{sr}^+ = (\omega_s^+ - \omega_r^+) > \Delta_{sr}^- = (\omega_r^- - \omega_s^-)$ , що фіксує твердження про те, що крутизна дорезонансної гілки резонансного піку більше крутизни його зарезонансної гілки. Виникнення сигналу на третьому вході реєстратора 41 відповідає умові

$\Delta_{sr}^+ = (\omega_s^+ - \omega_r^+) \cong (\omega_r^- - \omega_s^-) = \Delta_{sr}^-$ , що відповідає твердження про рівність крутизни дорезонансної та зарезонансної гілок резонансного піку.

Визначення значення обвідної напіврозмахів коливань на резонансній частоті статичного резонансного піку відбувається наступним чином.

В вихідному стані перший, другий, третій та четвертий пікові детектори 49, 50, 51, 52 установлені в нуль.



П'ятий, шостий, сьомий та восьмий ключі 45, 46, 47 та 48 розімкнуті, на четвертому інформаційному вході реєстратора 41 встановлений нульовий сигнал.

Після подачі стартового сигналу на вхід 44 "Пуск" перший тригер 24 встановлюється в одиницю, п'ятий ключ 45 замикається, перший піковий детектор 49 запам'ятовує максимальне значення  $Y_s^+$  обвідної напіврозмахів коливань елемента випробуваного об'єкта 6 при швидкості  $V_s$  розгортки частоти  $\omega(t)$  збуджувальної дії в напрямку її збільшення.

При установі другого тригера 25 в одиницю, а першого тригера 24 в нуль п'ятий ключ 45 розмикається, а шостий ключ 46 замикається, тому другий піковий детектор 50 запам'ятовує максимальне значення  $Y_s^-$  обвідної напіврозмахів коливань елемента випробуваного об'єкта 6 при швидкості  $V_s$  розгортки частоти  $\omega(t)$  збуджувальної дії в сторону її зменшення.

При установі третього тригера 26 в одиницю, а другого тригера 25 в нуль сьомий ключ 47 замикається, а шостий ключ 46 розмикається, тому третій піковий детектор 51 запам'ятовує максимальне значення  $Y_r^+$  обвідної напіврозмахів коливань елемента випробуваного об'єкта 6 при швидкості  $V_r$  розгортки частоти  $\omega(t)$  збуджувальної дії в сторону її збільшення ( $V_r < V_s$ ).

При установі четвертого тригера 27 в одиницю, а третього тригера 26 в нуль восьмий ключ 48 замикається, а сьомий ключ 47 розмикається, тому четвертий піковий детектор 52 запам'ятовує максимальне значення  $Y_r^-$  обвідної напіврозмахів коливань елемента випробуваного об'єкта 6 при швидкості  $V_r$  розгортки частоти  $\omega(t)$  збуджувальної дії в сторону її зменшення.

Сигнали з виходів першого та четвертого пікових детекторів 49 та 52 надходять на перший та другий підсумовувальні входи сьомого суматора 53, що об'єднані з першим та другим входами відповідно третього блока 57 множення.

Сигнали з виходів другого та третього пікових детекторів 50 та 51 надходять на перший та другий підсумовувальні входи восьмого суматора 54, що об'єднані з першим та другим входами відповідно четвертого блока 58 множення.

Сигнали з виходів сьомого та восьмого суматорів 53 та 54 надходять на підсумовувальний та віднімальний входи відповідно дев'ятого суматора 55. Сигнали з виходів третього та четвертого блоків 57 та 58 множення надходять на підсумовувальний та віднімальний входи відповідно десятого суматора 56.

Вихідні сигнали дев'ятого та десятого суматорів 55 та 56 надходять на входи "Подільник" та "Подільне" відповідно другого блока 59 ділення, вихідний сигнал якого через десятій ключ 61 надходить до четвертого входу реєстратора 41, тим самим реєстратором 41 фіксується сигнал, що дорівнює значенню

$$Y_0 = (Y_s^+ Y_r^- - Y_r^+ Y_s^-) / [(Y_s^+ + Y_r^-) - (Y_r^+ + Y_s^-)]$$

На керувальний вхід десятого ключа 61 надходить сигнал з виходу формувача 62 імпульсів через п'ятий елемент 63 затримки. Сигнал на вхід формувача 62 імпульсів надходить з четвертого

виходу комутатора 22 через четвертий елемент 31 затримки.

Імпульсний сигнал з виходу п'ятого елемента 63 затримки через шостий елемент 64 затримки надходить на об'єднані керувальні входи "Зброс" першого, другого, третього та четвертого пікових детекторів 49, 50, 51, 52, встановлюючи їх в нульовий стан.

Блок 1 керування розгорткою частоти працює таким чином.

При надходженні сигналу на вхід 83 "Зброс" дев'ятий тригер 69 буде в нулі (на його прямому виході нульовий потенціал). Тринадцятий ключ 72 буде замкнений. Нагромаджувальний конденсатор 77 буде в нульовому стані. На виході 88 присутній нульовий сигнал.

При надходженні сигналу на вхід 84 "Пуск" з першого виходу дешифратора 23 підтверджується нульовий стан п'ятого, шостого, сьомого, восьмого і дев'ятого тригерів 65, 66, 67, 68 і 69 відповідно.

При цьому одинадцятий ключ 70 замикається, а дванадцятий 71, тринадцятий 72, чотирнадцятий 73, п'ятнадцятий 74 ключі будуть розімкнені.

Нагромаджувальний конденсатор 77 через перший зарядно-розрядний резистор 75 заряджається. Напряга на виході 88 зростає по лінійному закону (з деякою похибкою нелінійності). Постійна заряду визначається номіналами резистора 75 і нагромаджувального конденсатора 77.

При надходженні сигналу на третій вхід 85 з другого виходу дешифратора 23 п'ятий тригер 65 встановлюється в нуль, а шостий тригер 66 встановлюється в одиницю.

При цьому одинадцятий ключ 70 розмикається, а чотирнадцятий ключ 73 замикається. Нагромаджувальний конденсатор 77 розряджується через перший зарядно-розрядний резистор 75 і чотирнадцятий ключ 73. Постійна розряду визначається номіналами резистора 75 і нагромаджувального конденсатора 77.

На виході 88 формується лінійно-спадаюча напруга (з деякою похибкою нелінійності).

При надходженні сигналу на четвертий вхід 86 з третього виходу дешифратора 23 шостий тригер 66 встановлюється в нуль, а сьомий тригер 67 – в одиницю.

При цьому чотирнадцятий ключ 73 розмикається, а дванадцятий ключ 71 замикається. Тим самим нагромаджувальний конденсатор 77 заряджається через дванадцятий ключ 71 і другий зарядно-розрядний резистор 76 від джерела 78 постійної напруги. На виході 88 формується лінійно-зростаюча напруга (з деякою похибкою нелінійності). Постійна заряду визначається номіналами резистора 76 і нагромаджувального конденсатора 77.

При надходженні сигналу на п'ятий вхід 87 з четвертого виходу дешифратора 23 сьомий тригер 67 встановлюється в нуль, а восьмий тригер 68 встановлюється в одиницю. При цьому дванадцятий ключ 71 розмикається, а п'ятнадцятий ключ 74 замикається. Нагромаджувальний конденсатор 77 розряджується через зарядно-розрядний резистор 76 і п'ятнадцятий ключ 74. На виході 88 формується лінійно-спадаюча напруга (з деякою похибкою нелінійності).

Постійна розряду визначається номіналами резистора 76 і нагромаджувального конденсатора 77.

Елементи 79, 80, 81, 82 затримки виконують завдання розділу установки відповідних тригерів в нуль і одиницю, тим самим досягається більш надійна робота відповідних контурів заряду і розряду конденсаторів.

Таким чином, запропонований пристрій для визначення параметрів коливань елементів випробуваного об'єкту дозволяє, окрім визначення резонансної частоти елементів без необхідності застосування підсилювачів сигналів з регульованими коефіцієнтами підсилення, що визначаються величинами швидкостей сканування частоти збуджувальної дії, і визначення характеру асиметрії статичного резонансного піку (розпізнавання взаємного співвідношення між крутизною дорезонансного та крутизною зарезонансної гілок резонансного піку), визначити також значення максимумів обвідних напіврозмахів коливань статичних резонансних піків без необхідності застосування підсилювачів сигналів з регульованими коефіцієнтами підсилення, які визначаються величинами швидкостей сканування частоти збуджувальної дії, що, в свою чергу, призводить до розширення класу розв'язуваних задач і області застосування пристрою.

Найменування елементів пристрою.

- 1 – блок керування розгорткою частоти
- 2 – задавальний генератор
- 3 – регулятор амплітуди
- 4 – підсилювач потужності
- 5 – вібростенд
- 6 – випробуваний об'єкт
- 7 – перший віброперетворювач
- 8 – другий віброперетворювач
- 9 – перший узгоджувальний підсилювач
- 10 – другий узгоджувальний підсилювач
- 11 – фазовий детектор
- 12 – блок зворотного зв'язку
- 13 – перший нуль-орган
- 14 – перетворювач "частота-напруга"
- 15 – перший ключ
- 16 – другий ключ
- 17 – третій ключ
- 18 – четвертий ключ
- 19 – перший блок пам'яті
- 20 – другий блок пам'яті
- 21 – третій блок пам'яті
- 22 – комутатор
- 23 – дешифратор
- 24 – перший тригер
- 25 – другий тригер
- 26 – третій тригер
- 27 – четвертий тригер
- 28 – перший елемент затримки
- 29 – другий елемент затримки
- 30 – третій елемент затримки
- 31 – четвертий елемент затримки

- 32 – перший блок множення
- 33 – другий блок множення
- 34 – перший суматор
- 35 – другий суматор
- 36 – третій суматор
- 37 – четвертий суматор
- 38 – п'ятий суматор
- 39 – шостий суматор
- 40 – перший блок ділення
- 41 – реєстратор
- 42 – блок порівняння
- 43 – другий нуль-орган
- 44 – вхід "Пуск"
- 45 – п'ятий ключ
- 46 – шостий ключ
- 47 – сьомий ключ
- 48 – восьмий ключ
- 49 – перший піковий детектор
- 50 – другий піковий детектор
- 51 – третій піковий детектор
- 52 – четвертий піковий детектор
- 53 – сьомий суматор
- 54 – восьмий суматор
- 55 – дев'ятий суматор
- 56 – десятий суматор
- 57 – третій блок множення
- 58 – четвертий блок множення
- 59 – другий блок ділення
- 60 – дев'ятий ключ
- 61 – десятий ключ
- 62 – формувач імпульсів
- 63 – п'ятий елемент затримки
- 64 – шостий елемент затримки
- 65 – п'ятий тригер
- 66 – шостий тригер
- 67 – сьомий тригер
- 68 – восьмий тригер
- 69 – дев'ятий тригер
- 70 – одинадцятий ключ
- 71 – дванадцятий ключ
- 72 – тринадцятий ключ
- 73 – чотирнадцятий ключ
- 74 – п'ятнадцятий ключ
- 75 – перший зарядно-розрядний резистор
- 76 – другий зарядно-розрядний резистор
- 77 – нагромаджувальний конденсатор
- 78 – джерело постійної напруги
- 79 – сьомий елемент затримки
- 80 – восьмий елемент затримки
- 81 – дев'ятий елемент затримки
- 82 – десятий елемент затримки
- 83 – перший вхід "Зброс"
- 84 – другий вхід "Пуск"
- 85 – третій вхід
- 86 – четвертий вхід
- 87 – п'ятий вхід
- 88 – вихід
- 89 – шина нульового потенціалу

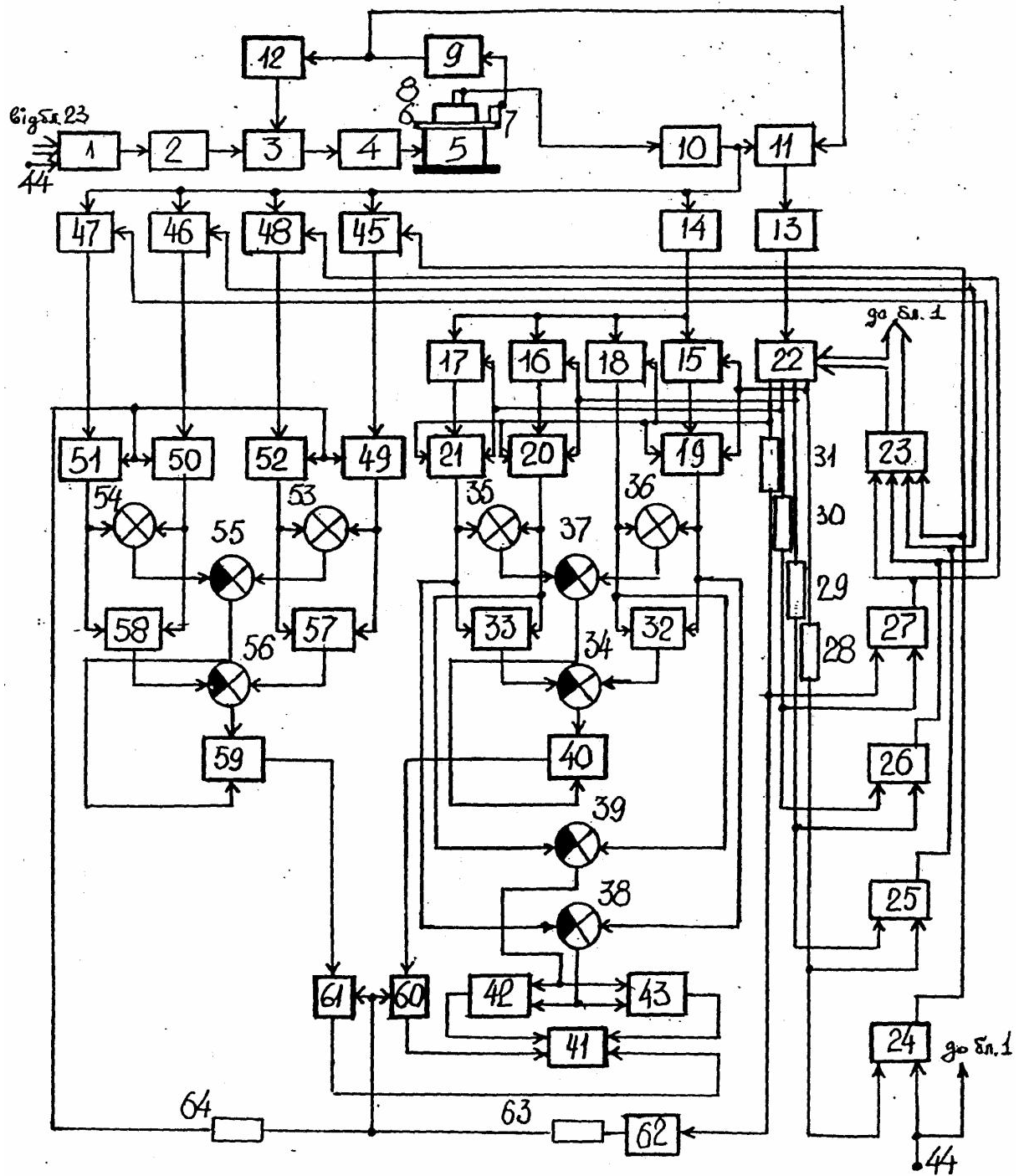


Fig. 1

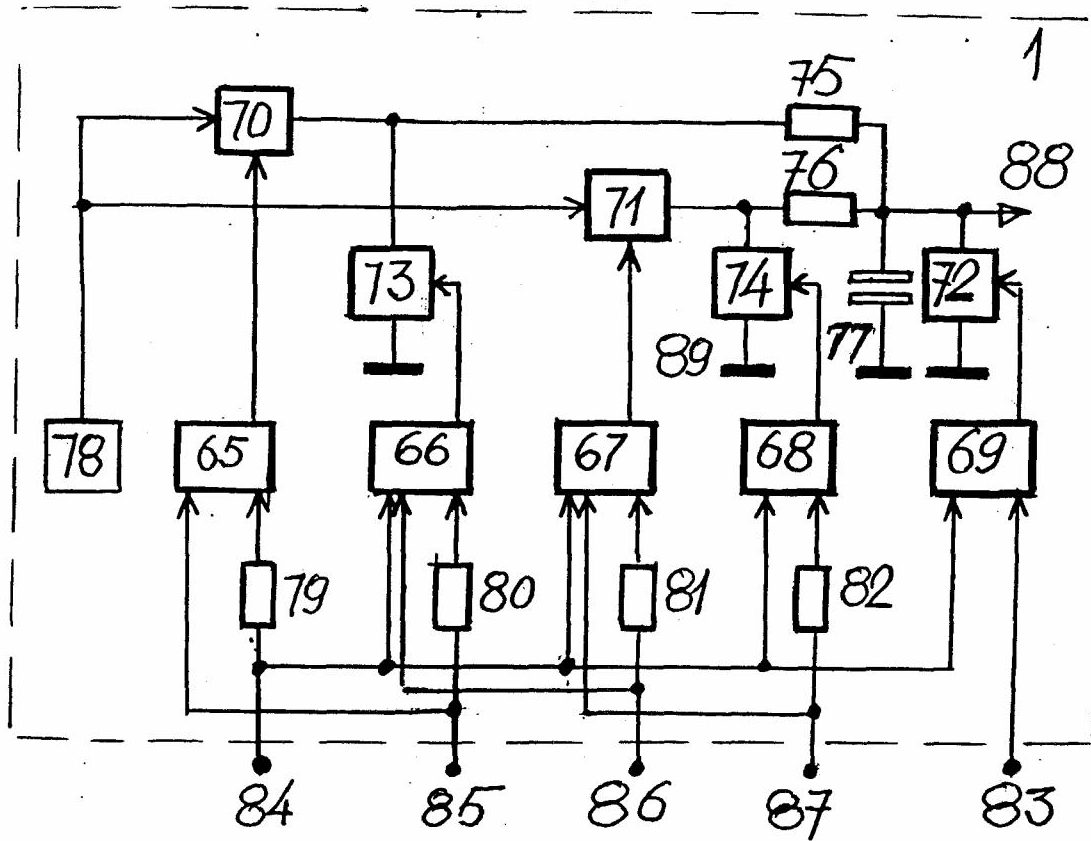


Fig. 2

ДП "Український інститут промислової власності" (Укрпатент)  
 Україна, 01133, Київ-133, бульв. Лесі Українки, 26  
 (044) 295-81-42, 295-61-97

Підписано до друку \_\_\_\_\_ 2001 р. Формат 60x84 1/8.  
 Обсяг \_\_\_\_\_ обл.-вид. арк. Тираж 50 прим. Зам. \_\_\_\_\_

УкрІНТЕІ, 03680, Київ-39 МСП, вул. Горького, 180.  
 (044) 268-25-22